PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-261335
(43)Date of publication of application : 13.09.2002

---

(51)Int.Cl. H01L 33/00
G09F 9/30
G09F 9/33
G09F 9/35

---

(21)Application number : 2001-200113
(22)Date of filing : 29.06.2001

(71)Applicant : SONY CORP
(72)Inventor : IWABUCHI TOSHIAKI
OHATA TOYOJI
DOI MASATO

---

(30)Priority

Priority number :	Priority date :	Priority country :
2000217953	18.07.2000	JP
2000217988	18.07.2000	
2000396225	26.12.2000	JP
		JP

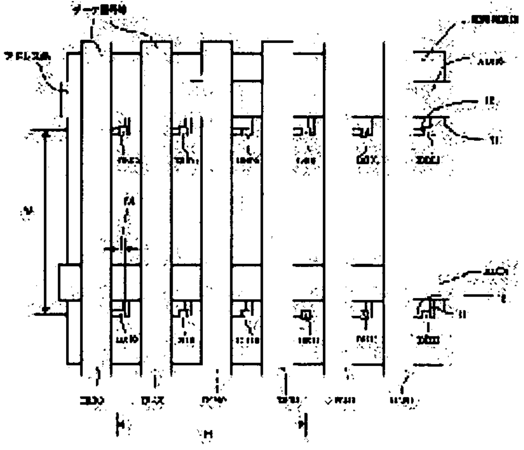
---

(54) IMAGE DISPLAY DEVICE AND MANUFACTURING METHOD THEREFOR

(57)Abstract:

PROBLEM TO BE SOLVED: To provide an image display device which is superior in various characteristics, such as resolution, image quality and light emission efficiency, and in which an image can be enlarged easily and manufacturing cost can be reduced, and to provide the manufacturing method.

SOLUTION: In the image display device, a plurality of light-emitting elements are arranged and the image is displayed corresponding to a prescribed image signal. The occupancy area of one light-emitting elements is set to 25 μm2 to 10,000 μm2, and it is mounted on a wiring substrate. At mounting, the enlargement transfer of two stages, which is a first transfer process for transferring the elements, so that they are detached much more than a state where the elements are arranged on a first substrate and holding them in a temporary holding member and a second transfer process for detaching the elements held by the temporary holding member much more and transferring them on a second substrate, is performed. A crystal growth layer, formed by the crystal growth of the light-emitting element, is mounted on the wiring substrate, so that it is inverted from that at the time of crystal growth in the normal direction of a substrate main face.



LEGAL STATUS

[Date of request for examination] 19.03.2003

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer.So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3.In the drawings, any words are not translated.

CLAIMS

[Claim(s)]
[Claim 1] It is image display equipment which occupancy area of the aforementioned light emitting device of a piece is made or less [10000-micrometer] into two by two or more [25-micrometer], and is characterized by mounting each aforementioned light emitting device in the substrate for wiring, respectively in the image display equipment which two or more light emitting devices are arranged, and displays a picture corresponding to a necessary picture signal.
[Claim 2] Image display equipment according to claim 1 with which the ratio of the occupancy area for 1 pixel on the image display equipment concerned to the occupancy area of each light emitting device is characterized by or more 10 being 40000 or less.
[Claim 3] Image display equipment according to claim 2 with which the ratio of the occupancy area for 1 pixel on the image display equipment concerned to the occupancy area of each light emitting device is characterized by or more 10 being 10000 or less.
[Claim 4] The aforementioned light emitting device is image display equipment according to claim 1 characterized by the bird clapper from the element chosen from the nitride semiconductor light emitting device, the arsenide semiconductor light emitting device, and the phosphide semiconductor light emitting device.
[Claim 5] The aforementioned light emitting device is image display equipment according to claim 1 characterized by constituting the pixel which consists of a group of three light emitting devices which changed wavelength mutually.
[Claim 6] Image display equipment according to claim 1 characterized by forming the current holding circuit for carrying out current maintenance which is electrically connected to the aforementioned light emitting device, and flows this light emitting device for every element.
[Claim 7] The aforementioned current holding circuit is image display equipment according to claim 1 characterized by being mounted in the aforementioned substrate for wiring like [it is formed in the shape of / individual / a chip, and] each light emitting device.
[Claim 8] the chip and the aforementioned light emitting device of the aforementioned current holding circuit in which the aforementioned current holding circuit was formed -- abbreviation -- the image display equipment according to claim 7 characterized by having the same size
[Claim 9] While preparing the substrate for wiring which arranged necessary wiring in the shape of a matrix in the manufacture method of the image display equipment which two or more light emitting devices are arranged, and displays a picture corresponding to a necessary picture signal The manufacture method of the image display equipment characterized by for the element occupancy area of the piece divided into the individual chip preparing two or more light emitting devices made or less [10000-micrometer] into two by two or more [25-micrometer], mounting so that this light emitting device may be connected to the aforementioned wiring, and constituting image display equipment.
[Claim 10] The manufacture method of the image display equipment according to claim 9 which carries out the laminating of the semiconductor layer on the necessary substrate for element formation, and is characterized by dissociating for every light emitting device and mounting each of that separated light emitting device in the aforementioned substrate for wiring after putting in order and forming two or more aforementioned light emitting devices in this semiconductor layer.
[Claim 11] The manufacture method of the image display equipment according to claim 10 characterized by forming the slot which arrives at the field between the elements of the aforementioned light emitting device on the substrate front face of the aforementioned substrate for element formation so that each light emitting device may be surrounded, making each light emitting device surrounded by this slot separate from the aforementioned substrate for element formation, and mounting each of that separated light emitting device in the aforementioned substrate for wiring.
[Claim 12] It is the manufacture method of the image display equipment according to claim 10 characterized by performing mounting to the aforementioned substrate for wiring of each light emitting device by which separation was

carried out [aforementioned] by carrying in the aforementioned substrate for wiring for every element, making the front face or rear face of a light emitting device stick to the fixture for adsorption.

[Claim 13] The separation from the aforementioned substrate for element formation of each aforementioned light emitting device is the manufacture method of the image display equipment according to claim 10 characterized by using irradiation of the energy beam from the rear face of this substrate for element formation.

[Claim 14] The manufacture method of the image-display equipment according to claim 13 characterized by to make each light emitting device on the aforementioned substrate for element formation hold to the substrate for maintenance temporarily, to make each light emitting device separate from the aforementioned substrate for element formation after irradiation of the aforementioned energy beam, and to make each light emitting device hold to the substrate for maintenance temporarily [aforementioned] before irradiation of the energy beam from the rear face of the aforementioned substrate for element formation.

[Claim 15] The substrate for maintenance is the manufacture method of the image display equipment according to claim 14 characterized by forming adhesion material in the whole surface and holding the front face of the aforementioned light emitting device temporarily at the adhesion material temporarily [aforementioned].

[Claim 16] It is the manufacture method of the image display equipment according to claim 10 characterized by performing mounting to the aforementioned substrate for wiring of each light emitting device by which separation was carried out [aforementioned] by sticking the electrode section on the aforementioned front face of a light emitting device to the electric conduction material on the aforementioned substrate for wiring by pressure.

[Claim 17] The manufacture method of the light emitting device which carries out the laminating of the semiconductor layer on a necessary substrate, and is characterized by separating each light emitting device also from the aforementioned substrate while dissociating for every light emitting device, after putting in order and forming two or more light emitting devices in this semiconductor layer.

[Claim 18] Each aforementioned light emitting device, the aforementioned substrate, and separation of a between are the manufacture method of the light emitting device according to claim 17 characterized by using irradiation of the energy beam from the rear face of this substrate.

[Claim 19] The manufacture method of the light emitting device according to claim 17 characterized by making each aforementioned light emitting device hold to the substrate for maintenance temporarily, making each light emitting device separate from the aforementioned substrate after irradiation of the aforementioned energy beam, and making each light emitting device hold to the substrate for maintenance before irradiation of the aforementioned energy beam temporarily [aforementioned].

[Claim 20] The substrate for maintenance is the manufacture method of the light emitting device according to claim 19 characterized by forming adhesion material in the whole surface and holding the front face of the aforementioned light emitting device temporarily at the adhesion material temporarily [aforementioned].

[Claim 21] The array method of an element characterized by providing the following of arranging two or more elements arranged on the first substrate on the second substrate. The first imprint process which the aforementioned element is imprinted [process] and makes this element hold to the member for maintenance temporarily so that it may be in the state where it estranged from the state where the aforementioned element was arranged on the first substrate of the above. The second imprint process which estranges further the aforementioned element held temporarily [aforementioned] at the member for maintenance, and imprints it on the second substrate of the above.

[Claim 22] The array method of the element according to claim 21 characterized by for the distance which the distance made to estrange at the aforementioned first imprint process is the abbreviation integral multiple of the pitch of the element arranged on the first substrate of the above, and is made to estrange at the aforementioned second imprint process to be the abbreviation integral multiple of the pitch of the element which the member for maintenance was made to arrange at the aforementioned first imprint process temporarily [aforementioned].

[Claim 23] The array method of the element according to claim 21 characterized by having the process which hardens an element by the resin after the aforementioned first imprint process, the process which forms the electrode of the aforementioned element on this resin, and the process which carries out the dicing of the aforementioned resin.

[Claim 24] The aforementioned element alternatively imprinted from the first substrate of the above is the array method of the element according to claim 21 characterized by being the aforementioned element which exists in the distance made to estrange when face to face is stood against the member for maintenance the first substrate of the above, and temporarily [aforementioned].

[Claim 25] The aforementioned element alternatively imprinted from the aforementioned member for 1:00 maintenance is the array method of the element according to claim 21 characterized by being the aforementioned element which exists in the distance made to estrange when face to face is stood against the member for maintenance, and the second substrate of the above temporarily [aforementioned].

[Claim 26] The array method of the element according to claim 21 characterized by locating next the element imprinted from the member for maintenance on the second substrate of the above temporarily [different / aforementioned].

[Claim 27] It is the array method of the element according to claim 21 characterized by performing the imprint to the second substrate of the above from the member for maintenance the imprint to the member for maintenance, and temporarily [aforementioned] temporarily [aforementioned] using either [at least] mechanical means or an optical means from the first substrate of the above.

[Claim 28] The aforementioned mechanical means are the array methods of the element according to claim 27 characterized by being the means which can imprint an element alternatively while applying a mechanical energy to each element.

[Claim 29] The aforementioned mechanical means are the array methods of the element according to claim 27 characterized by being the means which can imprint this element by adsorbing the aforementioned element alternatively.

[Claim 30] The aforementioned optical means is the array method of the element according to claim 27 characterized by imprinting alternatively, adding the light energy by optical irradiation to each element.

[Claim 31] The first substrate of the above is the array method of the element according to claim 30 characterized by being a translucency.

[Claim 32] It is the array method of the element according to claim 31 characterized by for the aforementioned element being a semiconductor device which used the nitride semiconductor, and the aforementioned optical irradiation being a laser beam.

[Claim 33] The aforementioned element is the array method of the element according to claim 21 characterized by being the element chosen from the light-emitting-device, liquid crystal controlling element, optoelectric-transducer, piezoelectric-device, TFT element, thin film diode element, resistance-element, switching element, minute magnetic-cell, and microoptics element, or its portion.

[Claim 34] The aforementioned element is the array method of the element according to claim 21 characterized by being created on the first substrate of the above.

[Claim 35] The array method of the element according to claim 21 characterized by forming a part of wiring in the aforementioned element where the aforementioned element is held temporarily [aforementioned] at the member for maintenance.

[Claim 36] A part of aforementioned wiring is the array method of the element according to claim 21 characterized by being an electrode pad.

[Claim 37] The manufacture method of the image display equipment which has arranged the light emitting device or liquid crystal controlling element characterized by providing the following in the shape of a matrix. The first imprint process which the aforementioned light emitting device or a liquid crystal controlling element is imprinted [process], and makes the aforementioned light emitting device or a liquid crystal controlling element hold to the member for maintenance temporarily so that it may be in the state where it estranged from the state where the light emitting device or the liquid crystal controlling element was arranged on the first substrate. The second imprint process which estranges further the aforementioned light emitting device or liquid crystal controlling element held temporarily [aforementioned] at the member for maintenance, and is imprinted on the second substrate. The wiring formation process which forms the wiring connected to each aforementioned light emitting device or a liquid crystal controlling element.

[Claim 38] The aforementioned light emitting device or the aforementioned liquid crystal controlling element is the manufacture method of the image display equipment according to claim 37 characterized by forming the pixel whose combination of two or more elements corresponding to different wavelength is one.

[Claim 39] The manufacture method of the image display equipment according to claim 37 characterized by forming an electrode pad in the aforementioned light emitting device or a liquid crystal controlling element, and wiring being made by the aforementioned electrode pad at the aforementioned wiring formation process where the aforementioned light emitting device or a liquid crystal controlling element is held temporarily [aforementioned] at the member for maintenance.

[Claim 40] Image display equipment with which the crystal-growth layer formed of the crystal growth of the aforementioned light emitting device is characterized by inverting and being mounted in the aforementioned substrate for wiring with the time of a crystal growth in the direction of a normal of the aforementioned substrate principal plane in the image display equipment which has the structure which arranged and mounted two or more light emitting devices on the substrate principal plane of the substrate for wiring.

[Claim 41] It is image display equipment according to claim 40 which the aforementioned light emitting device has the crystal-growth layer from which the substrate side at the time of a crystal growth serves as an optical ejection aperture, and is characterized by separating it from the substrate for growth before the aforementioned light emitting device is mounted in the aforementioned substrate for wiring.

[Claim 42] The 2nd electrode which connects with the 1st electrode which the 1st conductive layer, a barrier layer, and the 2nd conductive layer are formed, and is connected with the 1st conductive layer of the above, and the 2nd conductive layer of the above at the aforementioned crystal-growth layer which has the inclination crystal face toward which the aforementioned light emitting device inclined to the substrate principal plane is image display equipment according to claim 40 characterized by making the height from the substrate for growth almost of the same grade.

[Claim 43] It is image-display equipment according to claim 40 characterized at the aforementioned crystal-growth layer which has the inclination crystal face toward which the aforementioned light emitting device inclined to the substrate principal plane by to form the 1st conductive layer, a barrier layer, and the 2nd conductive layer, to divide the 1st electrode connected with the 1st conductive layer of the above, and the 2nd electrode linked to the 2nd conductive layer of the above, respectively, and to be formed it on both sides of the aforementioned crystal-growth layer in the direction of a normal of the aforementioned substrate principal plane.

[Claim 44] The aforementioned crystal-growth layer is image display equipment according to claim 40 characterized by the bird clapper from the wurtzite type nitride semiconductor formed of the selective growth.

[Claim 45] The aforementioned crystal-growth layer is image display equipment according to claim 40 characterized by the bird clapper from the hexagon-head drill configuration formed of the selective growth, or a hexagonal-block configuration.

[Claim 46] The 1st electrode which forms the crystal-growth layer used as the configuration which the substrate side opened by the selective growth on the substrate for growth, forms the 1st conductive layer, a barrier layer, and the 2nd conductive layer in this crystal-growth layer, constitutes a light emitting device, and connects with the 1st conductive layer of the above, The manufacture method of the image display equipment characterized by forming the 2nd electrode linked to the 2nd conductive layer of the above so that the height from the substrate for growth may become almost of the same grade, separating the aforementioned crystal-growth layer from the aforementioned substrate for growth, and inverting and mounting in the substrate for wiring.

[Claim 47] The manufacture method of the image display equipment according to claim 46 characterized by connecting with either [at least] the above 1st or the 2nd electrode so that the height whose connection material is both may become almost of the same grade.

[Claim 48] It is the manufacture method of the image display equipment according to claim 46 characterized by performing mounting to the aforementioned substrate for wiring by carrying in the aforementioned substrate for wiring for every element, making the front face or rear face of a light emitting device stick to the fixture for adsorption.

[Claim 49] The separation from the aforementioned substrate for growth of each aforementioned light emitting device is the manufacture method of the image display equipment according to claim 46 characterized by using irradiation of the energy beam from the rear face of this substrate for growth.

[Claim 50] It is the manufacture method of the image display equipment according to claim 49 characterized by performing alternatively irradiation of the energy beam for separating each aforementioned light emitting device to each light emitting device.

[Claim 51] The manufacture method of the image display equipment according to claim 49 characterized by making each light emitting device on the aforementioned substrate for element formation hold to the substrate for an imprint, making each light emitting device separate from the aforementioned substrate for growth after irradiation of the aforementioned energy beam, and making each light emitting device hold to the aforementioned substrate for an imprint before irradiation of the energy beam from the rear face of the aforementioned substrate for growth.

[Claim 52] The element mounting substrate to which the crystal-growth layer formed of the crystal growth of the aforementioned element is characterized by inverting and being mounted in the aforementioned substrate for wiring with the time of a crystal growth in the direction of a normal of the aforementioned substrate principal plane in the element mounting substrate which has the structure which arranged and mounted two or more elements on the substrate principal plane of the substrate for wiring.

[Claim 53] Flat sides other than the inclination crystal face toward which the aforementioned crystal-growth layer of each element inclined are element mounting substrates according to claim 52 characterized by being mounted so that it may become almost flat-tapped on a substrate front face.

[Translation done.]

* NOTICES *

Japan Patent Offic is not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.
2.**** shows the word which can not be translated.
3.In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]
[0001]
[The technical field to which invention belongs] A light emitting device is arranged in the shape of a matrix, and this invention is used for the image display equipment which performs image display according to the picture signal, the manufacture method of the image display equipment, and its image display equipment, and relates to the manufacture method of a suitable light emitting device. Moreover, it is related with the array method of the element which imprints more the element in which micro processing was carried out by especially the imprint process to a latus field, and the manufacture method of image display equipment about the array method of arranging elements, such as a semiconductor light emitting device and a liquid crystal controlling element, in on a substrate etc., and the manufacture method of image display equipment. Furthermore, it is related with the manufacture method of an element mounting substrate and image display equipment of having made the image display equipment which devised the mounting direction of a light emitting device, and the element arranging.
[0002]
[Description of the Prior Art] It is lightweight and various display is developed as thin image display equipment. For example, there are equipment using light emitting diode (Light Emitting Diode) as main categories of such image display equipment, equipment using the liquid crystal display, equipment using the plasma display, etc. As for these image display equipment, the scope is spreading with progress of computer technology, equipment with a size of 30 to about 150cm is used for a television receiver, video-recovery equipment, the output unit of a game machine machine, etc. in diagonal size, and it is used for the monitoring screen of an automobile loading type guide apparatus or videotape-recording equipment etc. in the thing of size smaller than it, for example.
[0003]
[Problem(s) to be Solved by the Invention] however, any of those image display equipments -- although -- it has the problem in respect of the point of properties, such as resolution, brightness, an optical output pair power efficiency, and quality of image, and big-screen-izing and cost etc. For example, an array consists of equipment using the luminescence diode array which arranged light emitting diode in the shape of a matrix, using each light emitting diode collectively. However, each light emitting diode is contained by the package, respectively, and has the size of about several mm, consequently the size which is 1 pixel will also become large, and resolution will fall. When the cost per pixel becomes high and constitutes especially the equipment of a big screen from image display equipment using a luminescence diode array simultaneously, the product price will become high.
[0004] With the image display equipment using the liquid crystal display, it puts into the film formation equipment which made substrates, such as glass which constitutes display, the vacuum, and formation of elements, such as a transistor, and formation of wiring are performed using photo lithography technology, and when it is going to make especially resolution of liquid crystal equipment high, the process control of micron order is needed. Therefore, process control strict with raising the yield of a product will be needed, and cost will become high in the case where it is going to create the liquid crystal display of a big screen. Moreover, a liquid crystal display has the angle-of-visibility dependency from which contrast and a tint change with the angles to see, and also has the problem that the reaction rate in the case of changing a color is slow.
[0005] Moreover, with the equipment using the plasma display, the mechanism of producing electric discharge in the narrow space of a pixel unit, exciting a fluorescent substance by the ultraviolet radiation from the occurring ionization gas, and generating the light is used. With the equipment using the plasma display, for this reason, the luminous efficiency itself is not high and power consumption will increase. Moreover, the light from the outside depended on a fluorescent substance reflects, the trouble that contrast falls is also generated, and the problem said that the color-reproduction range is narrow is also produced.

[0006] therefore, the above-mentioned image display equipment -- the any -- although -- it is not easy, and a manufacturing cost becomes high and large-sized screen-ization has become what had problems, such as resolution, a process, quality of image, and luminous efficiency, respectively

[0007] Then, in view of the above-mentioned technical technical problem of this invention, it excels in many properties, such as resolution, and quality of image, luminous efficiency, and big-screen-izing is easy and aims at offer of image display equipment which can also realize reduction of a manufacturing cost. Moreover, other purposes of this invention aim at offer of the manufacture method for manufacturing such highly efficient image display equipment. Furthermore, the purpose of further others of this invention is offering the manufacture method of the light emitting device which constitutes image display equipment. In case this invention imprints more the element by which micro processing was carried out to a latus field, it aims after an imprint at offering the array method of the element which can solve every problem with poor wiring, and the manufacture method of image display equipment further again, without spoiling alignment precision.

[0008]

[Means for Solving the Problem] In the image display equipment with which two or more light emitting devices are arranged, and, as for the image display equipment of this invention, display a picture corresponding to a necessary picture signal, occupancy area of the aforementioned light emitting device of a piece is made or less [10000-micrometer] into two by two or more [25-micrometer], and each aforementioned light emitting device is characterized by being mounted in the substrate for wiring, respectively. It is possible for each light emitting device itself to serve as minute size, and to arrange the light emitting device itself in the substrate for wiring with high density from occupancy area of the aforementioned light emitting device of a piece being made or less [10000-micrometer] into two by two or more [25-micrometer].

[0009] In the suitable image display equipment of this invention, the ratio of the occupancy area for 1 pixel on the image display equipment concerned to the occupancy area of each light emitting device is made or less [10 or more] into 40000, and is more preferably made or less [10 or more] into 10000.

[0010] Although minute size is not limited especially if the light emitting device used for the image display equipment of this invention is an element in which ****** mounting is possible, as the example, it can mention devices, such as light emitting diode and semiconductor laser, and can choose and constitute them from a nitride semiconductor light emitting device, an arsenide semiconductor light emitting device, and a phosphide semiconductor light emitting device especially. For colorization of image display, such a light emitting device constitutes the pixel which consists of a group of three light emitting devices which changed wavelength mutually, and can carry out the thing of it. A color screen can consist of combining the light emitting device of each color of red, green, and blue typically here.

[0011] Moreover, in the manufacture method of the image display equipment which two or more light emitting devices are arranged, and displays a picture corresponding to a necessary picture signal, this invention is characterized by preparing two or more light emitting devices divided into the individual chip, mounting so that this light emitting device may be connected to the aforementioned wiring, and constituting image display equipment while it prepares the substrate for wiring which arranged necessary wiring in the shape of a matrix. Since it mounts to the substrate for wiring after completing each light emitting device possible [arranging in the substrate for wiring with high density], since a light emitting device is minute size, the yield is good and big-screen-izing is also easy for it.

[0012] In the manufacture method of such image display equipment, the laminating of the semiconductor layer is carried out on the necessary substrate for element formation. After putting in order and forming two or more light emitting devices in this semiconductor layer, it dissociates for every light emitting device. Can mount each of that separated light emitting device in the substrate for wiring, and the slot which arrives at the field between the elements of a light emitting device on the substrate front face of the substrate for element formation is formed so that each light emitting device may be surrounded. Each light emitting device surrounded by this slot can be made to be able to separate from the substrate for element formation, and each of that separated light emitting device can be mounted in the aforementioned substrate for wiring.

[0013] As an example of the gestalt of more desirable operation, mounting to the substrate for wiring of each separated light emitting device can be performed by carrying in the substrate for wiring for every element, making the front face or rear face of a light emitting device stick to the fixture for adsorption, and the separation from the substrate for element formation of each light emitting device surrounded by the slot can use irradiation of the energy beam from the rear face of this substrate for element formation. Each light emitting device on the substrate for element formation is made to hold to the substrate for maintenance temporarily, each light emitting device may be made to separate from the substrate for element formation after irradiation of the aforementioned energy beam, and each light emitting device may be made to hold to the substrate for maintenance before irradiation of this energy beam temporarily. In this case, adhesion material may be formed in the whole surface and, as for the substrate for maintenance, the front face of the aforementioned light emitting device may be held temporarily at the adhesion material. Moreover, you may be made to perform mounting to the aforementioned substrate for wiring of each separated light emitting device by sticking the electrode section on the front face of a light emitting device to the electric conduction material on the aforementioned substrate for wiring by pressure.

[0014] Moreover, this invention is offered also about the manufacture method of the light emitting device which constitutes the above-mentioned image display equipment, and the manufacture method of the light emitting device of this invention carries out the laminating of the semiconductor layer on a necessary substrate, and after putting in order and forming two or more light emitting devices in this semiconductor layer, while dissociating for every light emitting device, it is characterized by separating each light emitting device also from the aforementioned substrate.

[0015] As for each aforementioned light emitting device, the aforementioned substrate, and separation of a between, in a desirable example of the manufacture method of a light emitting device, it is desirable for irradiation of the energy beam from the rear face of this substrate to be used, and to make each aforementioned light emitting device hold to the substrate for maintenance temporarily, to make each light emitting device separate from the aforementioned substrate after irradiation of the aforementioned energy beam before irradiation of the aforementioned energy beam, and to make each light emitting device hold to the substrate for maintenance temporarily. Moreover, adhesion material is formed in the whole surface and the front face of the aforementioned light emitting device may be made, as for the substrate for maintenance, to be held at the adhesion material temporarily.

[0016] In the array method of an element of on the other hand arranging two or more elements with which the array method of the element of this invention was arranged on the first substrate on the second substrate The first imprint process which the aforementioned element is imprinted [process] and makes this element hold to the member for maintenance temporarily so that it may be in the state where it estranged from the state where the aforementioned element was arranged on the first substrate of the above, It is characterized by having the second imprint process which estranges further the aforementioned element held temporarily [aforementioned] at the member for maintenance, and imprints it on the second substrate of the above.

[0017] According to the above-mentioned method, when an element is made to hold to the member for maintenance temporarily, already, distance between elements is enlarged and becomes possible [preparing an electrode with comparatively big size, an electrode pad, etc. using the spreading interval]. At the continuing second imprint process, since wiring which used an electrode with comparatively big size, an electrode pad, etc. of the member for maintenance temporarily is performed, even if it is the case that the size of final equipment is remarkable and big, as compared with element size, wiring can be formed easily.

[0018] Moreover, the manufacture method of the image display equipment of this invention of having applied the array method of the above-mentioned element It is the method of manufacturing the image display equipment which has arranged the light emitting device or the liquid crystal controlling element in the shape of a matrix. The first imprint process which the aforementioned light emitting device or a liquid crystal controlling element is imprinted [process], and makes the aforementioned light emitting device or a liquid crystal controlling element hold to the member for maintenance temporarily so that it may be in the state where it estranged from the state where the light emitting device or the liquid crystal controlling element was arranged on the first substrate, It is characterized by having the second imprint process which estranges further the aforementioned light emitting device or liquid crystal controlling element held temporarily [aforementioned] at the member for maintenance, and is imprinted on the second substrate, and the wiring formation process which forms the wiring connected to each aforementioned light emitting device or a liquid crystal controlling element.

[0019] According to the manufacture method of the above-mentioned image display equipment, it consists of that the image display portion of image display equipment arranges a light emitting device or a liquid crystal controlling element in the shape of a matrix. The light emitting device or liquid crystal controlling element on the first substrate makes it high, dense state, i.e., degree of integration, can perform and create micro processing, and becomes possible [preparing an electrode with comparatively big size, an electrode pad, etc. using the interval which spread when it imprinted estranging to the member for maintenance temporarily]. Therefore, the wiring after the second imprint can be easily formed like the array method of the above-mentioned element.

[0020] this invention offers the image display equipment which devised to mounting of a light emitting device in addition to the above, and its manufacture method. That is, the image display equipment of this this invention is characterized by for the crystal-growth layer formed of the crystal growth of the aforementioned light emitting device inverting with the time of a crystal growth in the direction of a normal of the aforementioned substrate principal plane, and being mounted in the substrate for wiring in the image display equipment which has the structure which arranged and mounted two or more light emitting devices on the substrate principal plane of the substrate for wiring.

[0021] Moreover, in the aforementioned composition, as for the image display equipment of this invention, a light emitting device has the crystal-growth layer from which the substrate side at the time of a crystal growth serves as an optical ejection aperture. Before each light emitting device is mounted in the aforementioned substrate for wiring, it can be made into dissociating-from substrate for growth structure, and it sets in the aforementioned composition. The 1st electrode by which the 1st conductive layer, a barrier layer, and the 2nd conductive layer are formed, and are connected to the aforementioned crystal-growth layer which has the inclination crystal face toward which the light emitting device inclined to the substrate principal plane with the 1st conductive layer of the above, The 2nd electrode linked to the 2nd conductive layer of the above can be made into the structure where the height from the substrate for growth is made almost of the same grade. Moreover, it is image display equipment which has the inverted crystal-growth layer, and it has the 1st conductive layer and the 2nd conductive layer which sandwich a barrier layer, and the 1st electrode connected with the 1st conductive layer and the 2nd electrode linked to the 2nd conductive layer can also be made into the structure which is divided, respectively and is formed on both sides of the aforementioned crystal-growth layer in the direction of a normal of the aforementioned substrate principal plane.

[0022] Furthermore, the manufacture method of the image display equipment of this invention The 1st electrode which forms the crystal-growth layer which will become if it becomes the configuration which the substrate side opened by the selective growth on the substrate for growth, forms the 1st conductive layer, a barrier layer, and the 2nd conductive layer in this crystal-growth layer, constitutes a light emitting device, and connects with the 1st conductive layer of the above, It is characterized by forming the 2nd electrode linked to the 2nd conductive layer of the above so that the height from the substrate for growth may become almost of the same grade, separating the aforementioned crystal-growth layer from the aforementioned substrate for growth, and inverting and mounting in the substrate for wiring.

[0023] Moreover, the element mounting substrate of this invention is characterized by for the crystal-growth layer formed of the crystal growth of the aforementioned element inverting with the time of a crystal growth in the direction of a normal of the aforementioned substrate principal plane, and being mounted in the aforementioned substrate for wiring in the substrate which has the structure which arranged and mounted two or more elements on the substrate principal plane of the substrate for wiring.

[0024] In the image display equipment of the above-mentioned this invention, since the crystal-growth layer of a light emitting device inverts in the direction of a normal of a substrate principal plane at the time of a crystal growth, even if it is the case where an electrode side is formed in the crystal-growth layer bottom, it will be located in the bottom which stands face to face against the substrate for wiring by inversion, and electrical installation can be easily planned by forming a wiring layer on the substrate for wiring in the case of mounting. Therefore, it is not necessary to carry out a package gestalt, and a light emitting device can also be arranged with high density.

[0025] Moreover, in the manufacture method of the image display equipment of this invention, since a crystal-growth layer is formed of a selective growth, when the crystal-growth layer which has the inclination crystal face which inclined to the substrate principal plane simply can be formed, therefore a crystal-growth layer is inverted, it becomes easy to take out in light and to use an aperture as the upper surface. Moreover, electric connection with the substrate for wiring can be made an easy thing by making the 2nd electrode linked to the 2nd conductive layer of the above the height from the substrate for growth become almost of the same grade.

[0026]

[Embodiments of the Invention] Hereafter, the manufacture method of the image display equipment which applied this invention, and image display equipment, and a further are explained in detail about the manufacture method of a light emitting device, the array method of an element, and an element mounting substrate, referring to a drawing.

[0027] Drawing 1 is drawing showing the layout of the important section of the image display equipment of the 1st example, and is illustrating the every 2 pixels important section to the perpendicular horizontal direction in drawing 1 . With the image display equipment of this example, two or more address lines ADD0 and ADD1 which extended horizontally on the principal plane of the substrate 1 for wiring are formed, and two or more data lines DLR0-DLB1 which extended perpendicularly through the layer insulation film which is not illustrated further are formed. As long as the substrate 1 for wiring is a substrate general-purpose to semiconductor manufacture of a glass substrate, the metal substrate covered with synthetic resin or the insulating layer or a silicon substrate, etc., etc. and is a substrate which can be formed in the precision which can ask for the address line or the data line, it may be what substrate.

[0028] The address lines ADD0 and ADD1 are formed of the combination of the conductive outstanding metallic-material layer and the conductive outstanding semiconductor-material layer, and a metallic-material layer etc., and as shown in drawing 1 , they can make the line breadth latus width of face as compared with the size M of light emitting diode. It can realize from mounting light emitting diode of the minute size by which occupancy area of the aforementioned light emitting device of a piece was made two or less [10000-micrometer] or more [25-micrometer] by two, and the delay by resistance of the address line in the case of scanning a pixel one by one, therefore making a necessary picture output itself can be reduced as much as possible so that this may be explained below. These address lines ADD0 and ADD1 are extended horizontally, and the one address line per each pixel passes. Therefore, the common address line is used for selection by the pixels which adjoin horizontally.

[0029] The data lines DLR0-DLB1 are formed like the address line of the combination of the conductive outstanding metallic-material layer and the conductive outstanding semiconductor-material layer, and a metallic-material layer etc., and they can also form the line breadth so that the abbreviation half grade of the monopoly area of the substrate 1 for wiring may be occupied, as shown in drawing 1 . Since occupancy area of the light emitting device of a piece is made or less [10000-micrometer] into two by two or more [25-micrometer] and light emitting diode of minute size is mounted like [such latus line breadth] the address line, it is possible. These data lines DLR0-DLB1 are extended perpendicularly, and the three data lines are used according to the number of light emitting diodes per each pixel. For example, the light emitting diode of the pixel of the upper left in drawing consists of the red light emitting diode DR00, green light emitting diode DG00, and blue light emitting diode DB00, and the data lines DLR0-DLB0 are also formed for every luminescent color. The common data line is used between the diodes of the luminescent color with the pixel same [the data lines DLR0-DLB1] which adjoins perpendicularly.

[0030] The image display equipment of this example arranges light emitting diode in the shape of a matrix, and is a necessary picture signal (a video signal, i.e., the signal for animations, is included.). the following -- the same . Luminescence which responded is performed. the dot order same as this drive method as active matrix liquid crystal display -- the image display equipment of this example is driven by the degree or the line sequential color TV system The double hetero structure multilayer crystal of the gallium-nitride system which grew on the sapphire substrate as blue and a green object for light emitting diodes can be used for light emitting diode, and the double hetero structure multilayer crystal of the aluminum-arsenide gallium or indium-phosphide aluminum gallium system which grew on the gallium-arsenide substrate as an object for red light emitting diodes can be used for it. Although light emitting diode constitutes the pixel which consists of a group of three light emitting devices which changed wavelength mutually, the group of different wavelength may be a group of red, green, and not only blue but other colors.

[0031] Subsequently in the image display equipment of this example, the red light emitting diodes DR00, DR01, DR10, and DR11, the green light emitting diodes DG00, DG01, DG10, and DG11, and the blue light emitting diodes DB00, DB01, DB10, and BG11 are horizontally located in a line in each pixel. For example, diode is arranged in order of the red light emitting diode DR00, green light emitting diode DG00, and the blue light emitting diode DB00, and the light emitting diode of the pixel of the upper left in drawing constitutes the group these three light emitting diodes of whose are one pixel.

[0032] Here, each light emitting diode has the configuration of an abbreviation square, respectively, for example, and has the chip structure mounted still in [of a minute package state (for example, below 1mm size grade)] the state still in the state in the state where it does not pack. Although not illustrated about the detailed layer structure of light emitting diode, the flat-surface configuration of light emitting diode is an abbreviation square, it is mounting the light emitting diode chip of the abbreviation square, and the array of the shape of a matrix of light emitting diode consists of layout patterns of drawing 1 , respectively. The position of each light emitting diode is a position corresponding to the intersection position of the address lines ADD0 and ADD1 and the data lines DLR0-DLB1, it connects with the address line electrically through the electrode putt section 11 linked to the address line, and each light emitting diode is similarly connected to the data line electrically through the electrode putt section 12 linked to the data line. The electrode pad section 11 is a small strip region which extends perpendicularly, and the electrode pad section 12 is a small strip region which extends horizontally. It connects with the address line and the data line electrically through these electrode pad sections 11 and 12, and each light emitting diode is driven by the point sequential or line sequential method.

[0033] Since the element occupancy area of the light emitting diode of a piece is two or less [10000-micrometer] or more [25-micrometer] in two, as for the size of each light emitting diode of an abbreviation square, let one of them be the size of 5 to about 100 microns. As light emitting diode mounted in the substrate for ****** wiring in such minute size, each light emitting diode is mounted in the substrate 1 for wiring still in the state in a minute package state or the state where it does not pack. Because of manufacture of each diode, it can manufacture using the manufacture method of the desirable below-mentioned light emitting diode. On the other hand, with the image display equipment of this example, the pitch per pixel is perpendicular and V, and it is horizontal, and it is H, for example, is set as the range of 0.1 to 1 millimeter. As image display equipment for the object for animations (a television receiver, a video device, game machine machine), or information (for example, for computers), this A 30 to 150cm thing is suitable in diagonal size, and a 300,000 to about 2 million pixels thing is desirable practically in general at the case where the number of pixels makes RGB 1 pixel in all. Moreover, it is because it is desirable to make a pixel pitch into 0.1 (personal highly minute display) to 1 millimeter (animation display for several persons) as image display equipment of a direct viewing type also from human being's visual-sense property. Therefore, it is desirable that the ratio of the occupancy area for 1 pixel on the image display equipment concerned to the occupancy area of each light emitting diode is 40000 or less [10 or more] in the case where one of them makes light emitting diode the size of 5 to about 100 microns, and it is more desirable that it is [or more further 10] 10000 or less.

[0034] Typically, the size of a 0.3mm mail angle is a chip size before a resin package, and when the light emitting device of usual image display equipment gives it a resin package, it will exceed 1 millimeter. When it follows, for example, a pixel pitch is temporarily made into 5mm It will be restored to the numeric value whose ratio of the occupancy area for 1 pixel on the image display equipment to the occupancy area of each aforementioned light emitting diode is one to about two. It is 40000 or less [10 or more] preferably as a range of the ratio of the occupancy area for 1 pixel on the image display equipment to the occupancy area of each light emitting diode like this example. It is or more 10 10000 or less range still more preferably, and typical image display equipment usual [from the range of this example] has become that from which the range of the ratio separated.

[0035] Although it is in the background of the image display equipment of this example to use the light emitting diode of such a detailed chip size, even if it is a detailed chip size, it is shown as follows that sufficient brightness is obtained. That is, as indoor-type display, a value required as the sufficient brightness is about two 500 cd/m, and if this is converted into an optical output, it will also serve as red and each green and blue color with 5 W/m2 in general. In order for image display equipment to realize this, a calculation top should just be the range of 0.017microW to 1.7microW about the average optical output of one light emitting diode. If it assumes that it is usually equivalent to light emitting diode and reliability is considered here As light emitting diode mounted in the substrate for wiring that light emitting diode should just have the size about 100 square microns from a 1 square micron even if it adds some margins when the drive current density is made equivalent It becomes reliability and what the field of brightness is enough as to set the occupancy area of the light emitting diode of a piece or less [10000-micrometer] to two by two or more [25-micrometer].

[0036] Each light emitting diode mounted with minute size has the size like ****, like the manufacture method mentioned later, it is formed on the substrate for element formation, it dissociates for every chip after that, and ****** mounting of the state where it does not pack, or the minute package state is carried out. The state where it does not pack points out the state where processing which covers the outside of diode chips, such as resin fabrication, has not been performed here. Moreover, although a minute package state is in the state covered by the thin thick resin etc., it points out the state where it has fitted in size (for example, thing about 1mm or less) smaller than the usual package size. Light emitting diode used for the image display equipment of this example is mounted on the substrate for wiring in size only with detailed part without a package or part with a minute package so that it may be explained in full detail by the below-mentioned manufacture method.

[0037] Next, the image display equipment of the 2nd example is explained, referring to drawing 2 and drawing 3 . this example is a modification of the image display equipment of the 1st example of the above, and the current holding circuit electrically connected especially to each light emitting diode is the example mounted in the shape of a chip.

[0038] The structure for 1 pixel (V1xH1) of the image display equipment of this example is shown by the layout pattern of drawing 2 . Address-line ADD and two power supply lines PW1 and PW2 which extend horizontally on the same substrate 21 for wiring as the thing of the 1st example are formed at the necessary intervals. These address-lines ADD and two power supply lines PW1 and PW2 are formed of the combination of the conductive outstanding metallic-material layer and the conductive outstanding semiconductor-material layer, and a metallic-material layer etc., and let the line breadth be latus width of face as compared with the size of the chip of light emitting diode or a current holding circuit. Moreover, in the same pixel, the signal lines DLR, DLG, and DLB for every light emitting diode are perpendicularly formed at the necessary intervals, and these signal lines DLR, DLG, and DLB are also formed with the same structure as address-line ADD, and the size.

[0039] With the image display equipment of this example, light emitting diodes DR, DG, and DB are arranged in the shape of a matrix, and perform luminescence according to the necessary picture signal. In the pixel concerned, diode is arranged in order of the red light emitting diode DR, green light emitting diode DG, and the blue light emitting diode DB, and the group these three light emitting diodes of whose are one pixel is constituted. Each light emitting diodes DR, DG, and DB of having the chip structure by which ****** mounting was carried out in size with a respectively minute abbreviation square are the same as that of the above-mentioned example. Each light emitting diodes DR, DG, and DB are mounted in the field between the power supply line PW1 and the power supply line PW2.

[0040] And in the image display equipment of this example, the current holding circuit PT for carrying out current maintenance which is electrically connected to each light emitting diodes DR, DG, and DB, and flows each light emitting diodes DR, DG, and DB is formed for every element. This current holding circuit PT is a circuit which consists of a transistor mentioned later and circuitry which has capacity, especially the current holding circuit PT is formed in the shape of [individual] a chip, and minute size is mounted in the substrate 21 for ****** wiring. the aforementioned current holding circuit chip which formed each light emitting diodes DR, DG, and DB and the current holding circuit PT in this example -- abbreviation -- it has the same chip size, and element occupancy area of the light emitting diode of a piece is made or less [10000-micrometer] into two by two or more [25-micrometer], and occupancy area of the chip of the current holding circuit PT of a piece is similarly made or less [10000-micrometer] into two by two or more [25-micrometer] such abbreviation -- by considering as the same chip size, mounting at the same mounting process is attained and a manufacturing process can be realized easily Each [these] current holding circuit PT is formed in the field between the power supply line PW1 and address-line ADD.

[0041] Between each light emitting diodes DR, DG, and DB and the current holding circuit PT and between each signal lines DLR, DLG, and DLB, or address-line ADD and the power supply lines PW1 and PW2, the required shell wiring sections 22-26 of wiring are formed. The wiring section 22 is a band-like smallness field which makes it a longitudinal direction perpendicularly, and connects the power supply line PW2 with light emitting diode. The wiring section 23 is a strip region which makes it a longitudinal direction perpendicularly, and connects between the current holding circuits PT for holding the current which drives light emitting diodes DR, DG, and DB and the light emitting diodes DR, DG, and DB of those, respectively. After the wiring section 24 extends horizontally from light emitting diode, in order to connect with the power supply line PW1, it is the band-like field which extended perpendicularly, and connects between the current holding circuit PT and the power supply lines PW1. The wiring section 25 is a band-like small field which makes it a longitudinal direction perpendicularly, and connects between the current holding circuit PT and address-line ADD. The wiring section 26 is the band-like small field which extended horizontally, and connects between the current holding circuit PT and signal lines DLR, DLG, and DLB, respectively. Each [these] wiring sections 22-26 can lay electric conduction material for junction which mentions each light emitting diodes DR, DG, and DB later when it mounts minute size in the substrate for ****** wiring, and can lay electric conduction material for junction which mentions the chip of the current holding circuit PT later similarly when it mounts minute size in the substrate for ****** wiring.

[0042] Drawing 3 is the circuit diagram of the shown image display equipment of this example drawing 2. Among drawing, diode 31 is light emitting diode and emits light in a predetermined color according to a picture signal. In addition, although diodes 31 are three colors of red, green, and blue and three diodes 31 horizontal and located in a line constitute one pixel, in order to simplify explanation, it is shown by the inside of the circuit diagram of drawing 3 , without distinguishing a color. The transistors 32 and 33 and capacity 34 which were connected to this diode 31 constitute a current holding circuit. A transistor 32 is connected with diode 31 in series between the power supply line PW1 and the power supply line PW2, when a transistor 32 is an ON state, it restricts, and diode 31 emits light. One side of the power supply line PW1 and the power supply line PW2 supplies grounding voltage, and another side supplies supply voltage. One side of the source drain field of the transistor 33 which functions as one terminal and switching transistor of capacity 34 connects with the gate of this transistor 32. The source drain field of another side of this transistor 33 is connected to the signal line DL to which a picture signal is supplied, and the gate of this transistor 33 is connected to address-line ADD which extends horizontally.

[0043] It means that address-line ADD has the structure where level is changed alternatively, by the shift register circuit 36, for example, only one of two or more address lines shifts to a high level, and the level address was chosen. A signal line DL is wiring for telling a picture (image) signal to each light emitting diode 31, and one signal line DL corresponds to each 311 light emitting diodes. Although the level shift of the address-line ADD is alternatively carried out by the shift register circuit 36, a signal line DL is scanned by the shift register transfer gate circuit 35, and a picture signal is supplied to the selected signal line DL through the shift register transfer gate circuit 35.

[0044] The capacity 34 which connects with the gate of a transistor 32 and is connected to one source drain field of a transistor 33 has the function to maintain the potential of the gate of a transistor 32 when a transistor 33 will be in an OFF state. Thus, since a gate voltage can be maintained even when a transistor 33 is turned off, it is possible to continue driving light emitting diode 31.

[0045] Operation is explained briefly here. If voltage is impressed to level address-line ADD from a shift register circuit 36 and the address is chosen, the switching transistor 33 of the selected line will be in an ON state. If a picture signal is added to the signal line DL which has extended perpendicularly as voltage, although the voltage will arrive at the gate of a transistor 32 through a switching transistor 33 then, capacity 34 also stores electricity the gate voltage simultaneously, and it operates so that the capacity 34 may maintain the gate voltage of a transistor 32. Even when the potential of the address line concerning selection will change to a low again and a transistor 33 will be in an OFF state after selection operation of horizontal address-line ADD stopped namely, capacity 34 can continue holding the gate voltage at the time of selection until capacity 34 continues maintaining a gate voltage and the next address selection produces it theoretically. While this capacity 34 is maintaining the gate voltage, it is also possible for a transistor 32 to perform operation according to the maintained voltage, and to continue passing drive current to light emitting diode 31.

Thus, by keeping long the time when light emitting diode 31 is emitting light, even if it makes low the drive current of each light emitting diode, the brightness of the whole picture can be made high.

[0046] Next, it explains as the 3rd example, referring to drawing 4 or drawing 12 about the manufacture method of the image display equipment of this invention. In addition, the explanation to the last process which can use the manufacture method of this image display equipment also as the manufacture method of a light emitting device as it is, and is mounted to the substrate for wiring is also explanation of the manufacture method of a light emitting device.

[0047] As shown in drawing 4 , first, the sapphire substrate 51 is prepared, and after forming the low temperature which is not illustrated and a hot buffer layer, the laminating of the 2nd conductivity-type clad layer 52, a barrier layer 53, and the 1st conductivity-type clad layer 54 is carried out one by one. The sapphire substrate 51 turns into a substrate for element formation. The 2nd conductivity-type clad layer 52, a barrier layer 53, and the 1st conductivity-type clad layer 54 can use a metaphor as a gallium-nitride system crystal-growth layer here, when manufacturing blue and green light emitting diode. Of growth of such each class, the light emitting diode of double hetero structure with pn junction is formed on the sapphire substrate 51.

[0048] Next, as shown in drawing 5 , using photo lithography technology, further, using vacuum evaporationo and reactive ion etching, n type electrode 55 is formed so that it may connect with the 2nd conductivity-type clad layer 52, and p type electrode 56 is also formed so that it may connect with the 1st conductivity-type clad layer 54 further. The separation slot 57 is formed in the place in which each electrodes 55 and 56 were formed for every element so that the circumference of each element may be separated. Although the pattern of this separation slot 57 becomes grid-like in order to make into the shape of a square light emitting diode generally left behind, it may not be limited to this but other configurations are sufficient as it. The depth of this separation slot 57 is the depth which the principal plane of the sapphire substrate 51 exposes, and the 2nd conductivity-type clad layer 52 was separated by this separation slot 57. The size of the light emitting diode made into the shape of a square is the size of the grade by which the occupancy area is made two or less [10000-micrometer] or more [25-micrometer] by two, and the size of one side follows and is 5 micrometers or 100 micrometers.

[0049] As shown in drawing 6 , the substrate 60 for maintenance is prepared temporarily. The substrate 60 for maintenance is a substrate for holding, when imprinting each light emitting diode temporarily [this]. The adhesion material layer 61 is applied to the front face of the substrate 60 for maintenance temporarily [this], and the front face 62 of the adhesion material layer 61 is stuck to the light emitting diode side in which the separation slot 57 was already formed by pressure. Then, the front-face side of each light emitting diode will adhere to the front face 62 of the adhesion material layer 61.

[0050] Next, as shown in drawing 7 , it irradiates so that high power pulse ultraviolet-rays laser, such as excimer laser light, may be penetrated from the rear-face side of the sapphire substrate 51 to a front-face side as an energy beam. By irradiation of this high power pulse ultraviolet-rays laser, between the sapphire substrate 51 and the 2nd conductivity-type clad layers 52 near the interface of the 2nd conductivity-type clad layer 52 grade which is a crystal layer which are the sapphire substrate 51 and a crystal layer as a gallium-nitride layer decomposes into nitrogen gas and a metal gallium, and the junction force between the 2nd conductivity-type clad layer 52 and sapphire substrate 51 becomes weak, consequently it is shown drawing 8 2 can be exfoliated easily.

[0051] After exfoliating the sapphire substrate 51, each light emitting diode is held temporarily at the adhesion material layer 61 of the substrate 60 for maintenance, where isolation is carried out, and as shown in drawing 9 , it adsorbs the field of the 2nd conductivity-type clad layer 52 with the fixture 70 for adsorption. the adsorption prepared in the fixture 70 for adsorption concerned in the place where the adsorption section 72 of the fixture 70 for adsorption touched the rear face of the 2nd conductivity-type clad layer 52 -- adsorption required of decompressing the internal pressure of a hole 71 is performed

[0052] In the place to which the rear face of the 2nd conductivity-type clad layer 52 of the light emitting diode concerning adsorption fully stuck, the fixture 70 for adsorption is separated from the substrate 60 for maintenance temporarily, and the light emitting diode which starts adsorption as shown in drawing 10 is individually removed from the substrate 60 for maintenance temporarily.

[0053] Although even this serves as the manufacture method of the light emitting device of individual small size, image display equipment is succeedingly manufactured by mounting in the substrate for wiring. Drawing 11 is drawing showing a state just before mounting light emitting diode by which the fixture 70 for adsorption is adsorbed in the substrate 80 for wiring, and ****** composition of this light emitting diode is carried out in the minute size by which occupancy area of the element of a piece is made two or less [10000-micrometer] or more [25-micrometer] by two. In this stage, the substrate 80 for wiring is already prepared and the wiring electrodes 81, such as a necessary signal line, the address line, a power supply line, and a grounding conductor, are already formed on this substrate 80 for wiring. As long as the substrate 80 for wiring is a substrate general-purpose to semiconductor manufacture of a glass substrate, the metal substrate covered with synthetic resin or the insulating layer or a silicon substrate, etc., etc. and is a substrate which can be formed in the precision which can ask for the address line or the data line, it may be what substrate. On the wiring electrode 81, the electric conduction material 82 for junction is formed. This electric conduction material 82 for junction should just be a material which achieves electric connection, deforming by being stuck by pressure.

[0054] Next, as shown in drawing 12 , bring the fixture 70 for adsorption close to the substrate 80 for wiring, light emitting diode is made to stick to a necessary position by pressure, and the light emitting diode concerned is mounted. Although the electric conduction material 82 for junction deforms by sticking by pressure of the light emitting diode in this state where it does not pack, it is certainly fixed and mounting is completed. The image display equipment with which the pixel was arranged in the shape of a matrix by repeating the mounting work of such light emitting diode about all diodes, and performing it is completed. It can mount still in the state in the state with the same said of a current holding circuit where it does not pack, and the circuitry which has a current holding circuit can also be manufactured easily.

[0055] By using the manufacture method of the image display equipment of this example, the means of laser etc. is unnecessary to the formation of a minute chip of the light emitting diode and the circuit element which are formed on the light emitting diode formed on a gallium-nitride substrate, or a silicon substrate, and can form a minute chip in it with the polish from a substrate rear face, grinding, chemical etching, or the combination of ETCHIGGU for separation slot formation.

[0056] In addition, although the above-mentioned example explained the example which adsorbs light emitting diode one [at a time], and mounts it, by using the fixture in which two or more adsorption sections were formed, it is also possible to raise the productivity, when forming an element on a silicon substrate or a compound semiconductor substrate, it is not limited to irradiation of an energy beam, but the polish from a substrate rear face, grinding, and chemical etching may be used.

[0057] Since Light Emitting Diode (light emitting diode) which is a light emitting device is expensive, it can do the image display equipment using Light Emitting Diode in a low cost by manufacturing much Light Emitting Diode chips from one wafer as mentioned above. That is, the thing of about 300-micrometer angle is made the Light Emitting Diode chip of dozens of micrometer angle as mentioned above for a Light Emitting Diode chip size, and if it is connected and image display equipment is manufactured, the price of image display equipment can be lowered.

[0058] then, each element -- a degree of integration -- technology, such as the thin film replica method which form highly, and it is made to move, making a latus field estrange each element by imprint etc., and there is technology which constitutes comparatively big display, such as image-display equipment, for example, is indicated by U.S. Pat. No. 5438241, and the formation method of the transistor array panel for a display indicated by JP,11-142878,A, is known In U.S. Pat. No. 5438241, the imprint method by which the element densely formed on the substrate is rearranged at ** is indicated, and an elasticity substrate is elongated in the direction of X, and the direction of Y, acting as the monitor of the interval and position of each element, after imprinting an element to an elasticity substrate with adhesives. And each element on the elongated substrate is imprinted on a necessary display panel. Moreover, with the technology indicated by JP,11-142878,A, the whole imprint of the TFT which constitutes the liquid crystal display section on the 1st substrate is carried out on the 2nd substrate, and the technology alternatively imprinted from the 2nd substrate to the 3rd substrate corresponding to a pixel pitch next is indicated.

[0059] However, the following problems arise with the above technology. First, as for the imprint method which rearranges to ** the device densely formed on the above-mentioned substrate, the device position has the essential problem of shifting only for the chip size (>=20micrometer) by the minimum by which position of the adhesion side of a device chip the fix point at the time of extension of an elasticity substrate (supporting point) becomes. Therefore, the precision position control for every device chip becomes indispensable. Therefore, formation of the highly minute TFT array panel which needs the alignment precision of about at least 1 micrometer takes great time at alignment including the position measurement and control for every TFT device chip. Furthermore, in the imprint to a resin film with a big coefficient of thermal expansion, it is tended to spoil the temperature / stress change before and behind positioning alignment precision. There is a very big problem in adopting as mass production technology from the above reason.

[0060] Moreover, with the technology indicated by JP,11-142878,A, a wiring electrode etc. is created after a final imprint. However, after the high integration for high-speed operation or low-cost-izing asks for making small element sizes, such as TFT and a light emitting device, and it arranges an element in the position of a necessary pixel pitch by it It is necessary to form wiring in the state where it is arranged in the field which the element chip which turned minutely was able to extend, and which technical problem with poor wiring will newly spout from the problem of the position precision of an element in the case where a wiring layer etc. is formed.

[0061] Then, in case the element by which micro processing was carried out is imprinted more to a latus field, the array method of an element that every problem with poor wiring can solve after an imprint, without spoiling alignment precision, and the manufacture method of image display equipment are needed. Then, the array method of this element and the manufacture method of image display equipment are explained hereafter.

[0062] The array method of the element of [stage expansion 2 Replica method] book operation gestalt, and the manufacture method of image display equipment Two steps of expansion imprints which imprint to the member for maintenance temporarily so that it may be in the state where the element created on the first substrate with high integration was estranged rather than the state where the element was arranged on the first substrate, estrange further the aforementioned element subsequently to the member for maintenance held temporarily, and imprint it on the second substrate are performed. In addition, although the imprint is made into two stages with this operation gestalt, also let imprints be three stages and a multi-stage story beyond it according to the degree of expansion which estranges and arranges an element.

[0063] Drawing 13 and drawing 14 are drawings showing the fundamental process of a 2 stage expansion replica method, respectively. First, an element 92 like a light emitting device or a liquid crystal controlling element is densely formed on the first substrate 90 shown in (a) of drawing 13 . When a liquid crystal controlling element forms a liquid crystal panel as a final product, they are elements, such as TFT which controls the orientation state of liquid crystal. By forming an element densely, the number of the elements generated by per each substrate can be made [many], and product cost can be lowered. The first substrate 90 may arrange what could form each element 92 directly on the first substrate 90, and was formed on other substrates, although for example, a semiconductor wafer, a glass substrate, a quartz-glass substrate, a sapphire substrate, a plastic plate, etc. are substrates in which element formation is possible variously.

[0064] Next, as shown in (b) of drawing 13 , each element 92 is imprinted from the first substrate 90 by the member 91 for maintenance temporarily which is shown by the drawing destructive line, and each element 92 is held on the member 91 for maintenance temporarily [this]. The element 92 which adjoins here is estranged and is allotted in the shape of a matrix like illustration. That is, although an element 92 is imprinted so that between elements may be extended also in the x directions, respectively, it imprints so that between elements may be extended also in the direction perpendicular to x directions of y, respectively. Especially the distance estranged at this time is not limited, but can be made into the distance which took into consideration resin section formation at a consecutive process, and formation of an electrode pad as an example. When it imprints from the first substrate 90 on the member 91 for maintenance temporarily, all the elements on the first substrate 90 can be estranged and imprinted. In this case, the size of the member 91 for maintenance should just be more than the size that multiplied by the distance estranged in the number of the elements 92 allotted in the shape of a matrix (x directions and the direction of y respectively) temporarily. Moreover, some elements on the first substrate 90 are able to estrange and imprint on the member 91 for maintenance temporarily.

[0065] After applying the resin which can perform the imprint of the element 92 to the member 91 for maintenance temporarily using the mechanical means using the necessary fixture for adsorption, a necessary actuator, etc. so that it may mention later, or produces reactions, such as softening, hardening, bridge formation, and degradation, by heat or light, heat and light are irradiated locally, ablation, adhesion, etc. are produced, and it may be made to imprint alternatively. Furthermore, you may make it imprint in the combination of heat, light, and mechanical means. Although it is common to confront the fields of the member 91 for maintenance and the first substrate 90 temporarily, and to imprint, an element 92 is scatteringly separated from the first substrate 90 for every chip, and you may make it once arrange each element 92 in the member 91 for maintenance anew temporarily.

[0066] As shown in (c) of drawing 13 after such a first imprint process, since the element 92 which exists on the member 91 for maintenance temporarily is estranged, covering of the resin of the circumference of an element and formation of an electrode pad are performed every element 92. An electrode pad is made easy to form and covering of the resin of the circumference of an element is formed for making easy the handling by the following second imprint process etc. Since formation of an electrode pad is performed after the second imprint process which final wiring follows so that it may mention later, it is formed in comparatively oversized size so that poor wiring may not arise in that case. In addition, the electrode pad is not illustrated to (c) of drawing 13 . The resin formation chip 94 is formed because a resin 93 covers the surroundings of each element 92. On a flat surface, although an element 92 is located in the center of abbreviation of the resin formation chip 94, it may exist in the position which inclined toward the one side and angle side.

[0067] Next, as shown in (d) of drawing 13 , the second imprint process is performed. At this second imprint process, it imprints on the second substrate 95 so that the element 92 allotted in the shape of a matrix on the member 91 for maintenance temporarily may estrange further the whole resin formation chip 94. Like [this imprint] the first imprint process, after applying the resin which can carry out using the mechanical means using the necessary fixture for adsorption, a necessary actuator, etc., or produces reactions, such as softening, hardening, bridge formation, and degradation, by heat or light, heat and light are irradiated locally, exfoliation, adhesion, etc. are produced, and it may be made to imprint alternatively. Furthermore, you may make it imprint in the combination of heat, light, and mechanical means.

[0068] Also in the second imprint process, the adjoining element 92 is estranged the whole resin formation chip 94, and is allotted in the shape of a matrix like illustration. That is, although an element 92 is imprinted so that between elements may be extended also in the x directions, respectively, it imprints so that between elements may be extended also in the direction perpendicular to x directions of y, respectively. Supposing the position of the element arranged by the second imprint process is a position corresponding to the pixel of final products, such as image display equipment, the abbreviation integral multiple of the pitch between the original elements 92 will serve as a pitch of the element 92 arranged by the second imprint process. When the dilation ratio of the estranged pitch in the member 91 for maintenance is set to n from the first substrate 90 here temporarily and the dilation ratio of the estranged pitch in the second substrate 95 is set to m from the member 91 for maintenance temporarily, the value E of an abbreviation integral multiple is expressed with E=nxm. dilation ratios n and m -- respectively -- an integer -- you may be -- an integer -- not but -- ** -- E becomes an integer -- combining (it being m= 5 at n= 2.4) -- it is -- ****ing .

[0069] Wiring is performed to each element 92 estranged the whole resin formation chip 94 on the second substrate 95. Wiring while stopping a faulty connection as much as possible using the electrode pad formed previously at this time is made. As for this wiring, in the case of light emitting devices, such as light emitting diode, an element 92 includes a selection-signal line, a voltage line, wiring of an orientation electrode layer etc., etc. including wiring to p electrode and n electrode, as for the case of a liquid crystal controlling element.

[0070] Next, drawing 14 is the modification of the 2 stage expansion replica method of drawing 13 , and is an operation gestalt from which the imprint method to member 91a for maintenance differs from on first substrate 90a temporarily. As shown in (a) of drawing 14 , an element 92 like a light emitting device or a liquid crystal controlling element is densely formed on first substrate 90a. Two or more elements 92 are arranged in the shape of a matrix on first substrate 90a, and as for the first substrate 90a itself, like the first substrate 90 of drawing 13 , although a semiconductor wafer, a glass substrate, a quartz-glass substrate, a sapphire substrate, a plastic plate, etc. are substrates in which element formation is possible variously You may arrange what could form each element 12 directly on the first substrate 90, and was formed on other substrates.

[0071] Thus, it imprints in the place which formed two or more elements 92 in the shape of a matrix on first substrate 90a, estranging an element 92 to member 91a for maintenance temporarily. In this case, it is held so that member 91a for maintenance may confront each other first substrate 90a and temporarily, and it imprints so that two or more elements 92 arranged in the shape of [on first substrate 90a] a matrix may be operated on a curtailed schedule. That is, when imprinting a certain element 92 on first substrate 90a, the element 92 of the position which estranged only necessary distance is imprinted while member 91a for maintenance confronts each other first substrate 90a and temporarily [concerned] without imprinting the element 92 of the circumference which adjoined. Although the element 92 of the circumference which adjoined is left behind to first substrate 90a by this infanticide imprint, it is imprinting to the member for maintenance temporarily [separate], and it is utilized effectively, without making useless the element 92 formed densely.

[0072] After applying the resin which can perform the imprint of the element 92 to member 91a for maintenance temporarily using the mechanical means using the necessary fixture for adsorption, a necessary actuator, etc. so that it may mention later, or produces reactions, such as softening, hardening, bridge formation, and degradation, by heat or light, heat and light are irradiated locally, ablation, adhesion, etc. are produced, and it may be made to imprint alternatively. Furthermore, you may make it imprint in the combination of heat, light, and mechanical means.

[0073] Since it is estranged, as are shown in (c) of drawing 14 after such a first imprint process, and covering of the resin 93 of the circumference of an element and formation of an electrode pad are performed every element 92 and the element 92 which exists on member 91a for maintenance temporarily shows continuously (d) of drawing 14 , the second imprint process is performed. At this second imprint process, it imprints on the second substrate 95 so that the element 92 allotted in the shape of a matrix on member 91a for maintenance temporarily may estrange further the whole resin formation chip 94. Covering of the resin 93 of the circumference of these elements, formation of an electrode pad, and the second imprint process are the same as the process explained using drawing 13 , and are said of the point that wiring necessary in after a 2 stage expansion imprint is formed. [of the same]

[0074] the space estranged after the first imprint in the 2 stage expansion replica method shown in these drawing 13 and drawing 14 -- using -- an electrode pad, resin hammer hardening, etc. -- it can carry out -- the [and] -- although wiring is performed after 2 imprints, wiring while stopping a faulty connection as much as possible using the electrode pad formed previously is made Therefore, the yield of image display equipment can be raised. Moreover, in the 2 stage expansion replica method of this operation gestalt, the processes which estrange the distance between elements are two processes, it is performing the expansion imprint of two or more processes which estranges the distance between such elements, and the number of times of an imprint will become fewer in practice. Namely, for example, the dilation ratio of the estranged pitch in the members 91 and 91a for maintenance is set to 2 (n= 2) from the first substrate 90 and 90a here temporarily. In the time of imprinting in the range temporarily expanded by the imprint once, when the dilation ratio of the estranged pitch in the second substrate 95 was set to 2 (m= 2) from the members 91 and 91a for maintenance temporarily Although the need that the last dilation ratio performs alignment of 16 imprints of the square, i.e., the first substrate, 16 times by 2x4 times 2 arises The number of times of alignment can be managed only with a total of 8 times added simply [the square of the dilation ratio 2 in 4 times and the second imprint process of the square of the dilation ratio 2 in the first imprint process] 4 times with the 2 stage expansion replica method of this operation gestalt. That is, only 2nm time can surely reduce the number of times of an imprint from it being 2(n+m) =n2+2 nm+m2, when meaning the same imprint scale factor. Therefore, a manufacturing process also serves as saving of time or cost by the number of times, especially it becomes useful when a dilation ratio is large.

[0075] In addition, in the 2 stage expansion replica method shown in drawing 13 and drawing 14 , although the element 92 is made into the light emitting device or the liquid crystal controlling element, you may be the element which was not limited to this but was chosen from the other element, for example, optoelectric transducer, piezoelectric-device, TFT element, thin film diode element, resistance-element, switching element, minute magnetic-cell, and microoptics element or its portion, such combination, etc.

[0076] [Example of everything but infanticide imprint] drawing 15 is drawing which was indicated to be (a) of drawing 14 by (b) and in which thinning out and showing other examples of an imprint. Although an infanticide imprint is performed by confronting the substrate of an imprinting agency, and the substrate (member) of an imprint place, and imprinting an element alternatively, it is making the substrate (member) of an imprint place into big size, and it is possible to move all of the elements on the substrate of an imprinting agency to the substrate (member) of an imprint place.

[0077] Drawing 15 shows the example in the case of the dilation ratio 3 in the first imprint process, and when first substrate 90c is made into a unit, member 91c for maintenance has a square 9 times the area of 3 temporarily. For this reason, in order to imprint all of the elements 92 on first substrate 90c which is the substrate of an imprinting agency, nine imprints are performed in all. The element 92 allotted in the shape of a matrix on first substrate 90c is divided every matrix unit of 3x3, one element 92 in it is imprinted one by one by member 91c for maintenance temporarily, and, finally the whole element 92 is imprinted.

[0078] (a) of drawing 15 shows typically the place where the 1st element 92 is imprinted by member 91c for maintenance temporarily by every matrix unit in [3x3] the element 92 on first substrate 90c, and (b) of drawing 15 shows typically the place where the 2nd element 92 is imprinted in every matrix unit of 3x3 by member 91c for maintenance temporarily. In the 2nd imprint, it has shifted to the perpendicular direction in drawing, and by repeating the same infanticide imprint, the alignment position to member 91c for momentary maintenance of first substrate 90c can make an element 92 able to estrange, and can arrange it. Moreover, (c) of drawing 15 shows typically the place where the element 92 of eye octavus watch is imprinted the whole matrix unit of 3x3 by member 91c for maintenance temporarily, and (d) of drawing 15 shows typically the place where the 9th element 92 is imprinted in every matrix unit of 3x3 by member 91c for maintenance temporarily. When the 9th element 92 is imprinted in every matrix unit of this of 3x3, an element 92 will be lost to first substrate 90c, and it will be held temporarily at member 91for maintenance c in form that two or more elements 92 were estranged by the shape of a matrix. Henceforth, a 2 stage expansion imprint is performed according to the process of (c) of drawing 13 and drawing 14 , and (d).

[0079] With reference to a [resin formation chip] next drawing 16 , and drawing 17 , it is formed on the member for maintenance temporarily, and the resin formation chip imprinted by the second substrate is explained. The resin formation chip 100 is a briquette by the resin 102 about the surroundings of the element 101 estranged and arranged, and when imprinting an element 101 from the member for maintenance to the second substrate temporarily, it can use such a resin formation chip 100.

[0080] Although an element 101 is the example of a light emitting device which is mentioned later, you may be not only a light emitting device but [especially] other elements. As for the resin formation chip 100, the main field is made into the shape of an abbreviation square on abbreviation monotonous. The configuration of this resin formation chip 100 is a configuration which hardened the resin 102 and was formed, and after specifically applying a non-hardened resin to the whole surface so that each element 101 may be included, and hardening this, it is the configuration acquired by cutting a marginal portion by dicing etc. The electrode pads 103 and 104 are formed in a front-face [of the abbreviation plate-like resin 22], and rear-face side, respectively. Formation of these electrode pads 103 and 104 forms conductive layers, such as a metal layer used as the material of the electrode pads 103 and 104, and a polycrystal silicon layer, in the whole surface, and it is formed by carrying out patterning to a necessary electrode configuration with photo lithography technology. These electrode pads 103 and 104 are formed so that it may connect with p electrode and n electrode of an element 101 which are a light emitting device, respectively, and a beer hall etc. is formed in a resin 102 when required.

[0081] Although the electrode pads 103 and 104 are formed in the front-face [of the resin formation chip 100], and rear-face side here, respectively, it is also possible to form both electrode pads in one field, for example, since there are the source, the gate, and three electrodes of a drain, by the case of TFT, you may form an electrode pad three or more than it. The position of the electrode pads 103 and 104 has shifted on a plate for making it not lap, even if it takes contact from the bottom at the time of final wiring formation. The configuration of the electrode pads 103 and 104 is not limited to a square, either, but is good also as other configurations.

[0082] Handling becomes easy, in being able to extend the electrode pads 103 and 104 to a latus field compared with an element 101 and advancing an imprint at the following second imprint process with an adsorption fixture, while the surroundings of an element 101 are covered with a resin 102 and can form the electrode pads 103 and 104 with a sufficient precision by flattening with constituting such a resin formation chip 100. Since it is carried out after the second imprint process which final wiring follows so that it may mention later, poor wiring is beforehand prevented by performing wiring using the electrode pads 103 and 104 of comparatively oversized size.

[0083] The structure of the light emitting device as an example of the element used for [light-emitting-device] drawing 18 with this operation gestalt is shown. (a) of drawing 18 is an element cross section, and (b) of drawing 18 is a plan. This light emitting device is the light emitting diode of a GaN system, for example, is an element by which a crystal growth is carried out on a sapphire substrate. In the light emitting diode of such a GaN system, laser ablation arises by the laser radiation which penetrates a substrate, film peeling arises in the interface between a sapphire substrate and the growth phase of a GaN system in connection with the phenomenon which the nitrogen of GaN evaporates, and it has the feature as for which isolation is made to an easy thing.

[0084] First, about the structure, the GaN layer 112 of the hexagon-head drill configuration by which the selective growth was carried out is formed on the ground growth phase 111 which consists of a GaN system semiconductor layer. In addition, the insulator layer which is not illustrated exists on the ground growth phase 111, and the GaN layer 112 of a hexagon-head drill configuration is formed in the portion which carried out opening of the insulator layer by the MOCVD method etc. This GaN layer 112 is a pyramid type growth phase covered by the Sth page (the 1 to 101st page), when the principal plane of the sapphire substrate used at the time of growth is made into the Cth page, and it is the field which made silicon dope. The portion of the Sth page toward which this GaN layer 112 inclined functions as clad of terrorism structure to double. The InGaN layer 113 which is a barrier layer is formed so that the Sth page toward which the GaN layer 112 inclined may be worn, and the GaN layer 114 of a magnesium dope is formed in the outside. The GaN layer 114 of this magnesium dope also functions as clad.

[0085] The p electrode 115 and the n electrode 116 are formed in such light emitting diode. The p electrode 115 carries out the vacuum evaporationo of the metallic materials, such as nickel/Pt/Au formed on the MAGUNESHUMUDOPU GaN layer 114, or nickel(Pd) / Pt/Au, and is formed. In the portion which carried out opening of the insulator layer which the above-mentioned does not illustrate, the n electrode 116 carries out the vacuum evaporationo of the metallic materials, such as Ti/aluminum/Pt/Au, and is formed. In addition, as shown in drawing 20 , when performing n electrode ejection from the rear-face side of the ground growth phase 111, formation of the n electrode 116 becomes unnecessary at the front-face side of the ground growth phase 111.

[0086] the element for which the light emitting diode of such a GaN system of structure can also blue emit light -- it is -- especially -- laser ablation -- it can exfoliate from a sapphire substrate comparatively easily, and alternative exfoliation is realized by irradiating a laser beam alternatively In addition, as light emitting diode of a GaN system, you may be the structure where a barrier layer is formed in a monotonous top or band-like, and may be the thing of the pyramid structure where the Cth page was formed in the upper-limit section. Moreover, you may be other nitride system light emitting devices, compound semiconductor element, etc.

[0087] The array method of a light emitting device is explained referring to the [array method of a light emitting device], next from drawing 19 to drawing 21 . The light emitting device uses the light emitting diode of the GaN system shown in drawing 18 .

[0088] First, as shown in drawing 19 , on the principal plane of the first substrate 121, two or more light emitting diodes 122 are formed in the shape of a matrix. The size of light emitting diode 122 can be set to about about 20 micrometers. Material with the high permeability of the wavelength of the laser which irradiates the optical diode 122 like a sapphire substrate as a component of the first substrate 121 is used. Although p electrode is formed in light emitting diode 122, final wiring is not yet made, but 122g of slots of separation between elements is formed, and each light emitting diode 122 is in the state of being separable. Formation of 122g of this slot is performed by reactive ion etching. Such first substrate 121 is confronted with the member 123 for maintenance temporarily, as shown in drawing 19 , and an alternative imprint is performed.

[0089] Stratum disjunctum 124 and the adhesives layer 125 turn into two-layer, and are formed in the field which stands face to face against the first substrate 121 of the member 123 for maintenance temporarily. As an example of the member 121 for maintenance, a glass substrate, a quartz-glass substrate, a plastic plate, etc. can be used, and a fluorine coat, silicone resin, water-soluble adhesives (for example, PVA), a polyimide, etc. can be used as an example of the stratum disjunctum 124 on the member 121 for maintenance here temporarily. Moreover, the layer which consists of (ultraviolet-rays UV) hardening type adhesives, a thermosetting adhesive, or a thermoplastic adhesive as an adhesives layer 125 of the member 123 for maintenance temporarily can be used. As an example, UV hardening type adhesives as an adhesives layer 125 are applied by about 20-micrometer ** after forming 4 micrometers of polyimide films as stratum disjunctum 124 temporarily, using a quartz-glass substrate as a member 123 for maintenance.

[0090] The adhesives layer 125 of the member 123 for maintenance is adjusted so that 125s of fields and non-hardened field 125y which were hardened may be intermingled, and alignment is carried out temporarily so that the light emitting diode 122 which starts a selection imprint at non-hardened field 125y may be located. What is necessary is for adjustment in which 125s of fields and non-hardened field 125y which were hardened are intermingled to carry out UV exposure for example, of the UV hardening type adhesives in 200-micrometer pitch alternatively with an exposure machine, and just to change the place which imprints light emitting diode 122 into the state of making it having hardened, by un-hardening except it. After such alignment, the light emitting diode 122 of the position is irradiated from the rear face of the first substrate 121 by laser, and light emitting diode 122 is exfoliated from the first substrate 121 using laser ablation. From decomposing into metaled Ga and metaled nitrogen by the interface with a sapphire, the light emitting diode 122 of a GaN system can exfoliate comparatively easily. As laser to irradiate, an excimer laser, a higher-harmonic YAG laser, etc. are used.

[0091] It dissociates by the interface of a GaN layer and the first substrate 121, and as selection irradiation **** or **************** 122 thrusts p electrode section of light emitting diode 122 into non-hardened field 125y of the adhesives layer 125 of an opposite side, it is imprinted by exfoliation using this laser ablation. Since it is 125s of fields which the portion of the corresponding adhesives layer 125 hardened and laser is not irradiated about the light emitting diode 122 of the field where other laser is not irradiated, either It does not imprint temporarily at the member 123 side for maintenance. In addition, although laser radiation only of the one light emitting diode 122 is alternatively carried out in drawing 19 , in the field estranged by n pitch, laser radiation of the light emitting diode 122 shall be carried out similarly. It estranges rather than the time of being arranged on the light emitting diode 122 first substrate 121 depending on such an alternative imprint, and is arranged on the member 123 for maintenance temporarily.

[0092] Next, the adhesives layer 125 of non-hardened field 125y is stiffened, and light emitting diode 122 is made to fix in the place which performed the imprint to the member 123 for maintenance from the first substrate 121 of the alternative light emitting diode 122 temporarily, as shown in drawing 20 . This hardening is possible by adding energy, such as heat and light. Light emitting diode 122 is in the state held temporarily at the adhesives layer 125 of the member 123 for maintenance, the rear face of light emitting diode 122 is on n electrode side (cathode electrode side), and since it is removed and washed so that there may be no resin (adhesives) in the rear face of light emitting diode 122, in the case where the electrode pad 126 is formed, the electrode pad 126 is electrically connected with the rear face of light emitting diode 122.

[0093] As an example of washing of the adhesives layer 125, etching and UV ozone irradiation wash the resin for adhesives with oxygen plasma. And since Ga deposits in the surface of separation when GaN system light emitting diode is exfoliated by laser from the first substrate 121 which consists of a sapphire substrate, to ********** will be required and NaOH solution or a rare nitric acid will perform the Ga. Then, patterning of the electrode pad 126 is carried out. The electrode pad by the side of the cathode at this time can be used as about 60-micrometer angle. As an electrode pad 126, material, such as transparent electrodes (ITO and ZnO systems etc.) or Ti/aluminum/Pt/Au, is used. Since in the case of a transparent electrode luminescence is not interrupted even if it is wearing the rear face of light emitting diode greatly, patterning precision is coarse, big electrode formation can be performed, and a patterning process becomes easy.

[0094] After drawing 21 imprints light emitting diode 122 from the member 123 for maintenance to the second member 127 for momentary maintenance temporarily and forms the beer hall 130 by the side of an anode electrode (p electrode), it forms the anode lateral-electrode pad 129, and shows the state where the dicing of the adhesives layer 125 which consists of a resin was carried out. As a result of this dicing, the isolation slot 131 was formed and light emitting diode 122 was classified for every element. The isolation slot 131 consists of two or more parallel lines extended in all directions as a flat-surface pattern in order to separate each matrix-like light emitting diode 122. At the bottom of the isolation slot 131, the front face of the second member 127 for momentary maintenance faces. Stratum disjunctum 128 is formed on the second member 127 for momentary maintenance. This stratum disjunctum 128 can be created using for example, a fluorine coat, silicone resin, water-soluble adhesives (for example, PVA), a polyimide, etc. The second member 127 for momentary maintenance is the so-called dicing sheet with which UV adhesion material is applied to the plastic plate as an example, and if UV is irradiated, it can use that to which adhesion falls. An excimer laser is irradiated from the rear face of an attachment component 127 temporarily. Thereby, in the case where a polyimide is formed as stratum disjunctum 124, exfoliation occurs by the ablation of a polyimide in the interface of a polyimide and a quartz substrate, and each light emitting diode 122 is imprinted at the momentary second attachment component 127 side.

[0095] As an example of this process, it **********s until the front face of light emitting diode 122 exposes the front face of the second member 127 for momentary maintenance with oxygen plasma. Formation of a beer hall 130 can use an excimer laser, a higher-harmonic YAG laser, and a carbon dioxide laser first. At this time, a beer hall will open an about 3-7-micrometer diameter. An anode lateral-electrode pad is formed by nickel/Pt/Au etc. A dicing process performs processing by the laser which used the above-mentioned laser, when the dicing using the usual blade and slitting with narrow width of face of 20 micrometers or less are required. It depends for the slitting width of face on the size of the light emitting diode 122 covered in the adhesives layer 125 which consists of a resin in the pixel of image display equipment. As an example, an excimer laser performs recessing of 40 micrometers of ****, and the configuration of a chip is formed.

[0096] Next, light emitting diode 122 exfoliates from the second member 127 for momentary maintenance using mechanical means. Drawing 22 is drawing having shown the place which takes up the light emitting diode 122 arranged on the second member 127 for momentary maintenance with an adsorber 133. the adsorption at this time -- opening of the hole 135 is carried out to the pixel pitch of image display equipment at the shape of a matrix, and they can adsorb light emitting diode 122 now by package [many] Opening of the diameter of opening at this time is carried out to the shape of a matrix of 600-micrometer pitch by abbreviation phi100micrometer, and it can adsorb about 300 pieces by package. the adsorption at this time -- what carried out hole processing of the metal plates 132, such as a thing produced by nickel electrocasting or SUS, by etching uses the member of a hole 135 -- having -- adsorption of a metal plate 132 -- the adsorption chamber 134 is formed in the inner part of the hole 135, and adsorption of light emitting diode 122 is attained by controlling this adsorption chamber 134 to negative pressure It is covered in the adhesives layer 125 which consists of a resin in this stage, abbreviation flattening of the upper surface is carried out, and, for this reason, light emitting diode 122 can advance alternative adsorption by the adsorber 133 easily.

[0097] Drawing 23 is drawing having shown the place which imprints light emitting diode 122 to the second substrate 140. In case the second substrate 140 is equipped, the adhesives layer 136 is beforehand applied to the second substrate 140, the adhesives layer 136 of the light emitting diode 122 undersurface can be stiffened, and the second substrate 140 can be made to fix and arrange light emitting diode 122. At the time of this wearing, the adsorption chamber 134 of an adsorber 133 will be in the state where a pressure is high, and the integrated state by adsorption with an adsorber 133 and light emitting diode 122 will be released. UV hardening type adhesives, a thermosetting adhesive, a thermoplastic adhesive, etc. can constitute the adhesives layer 136. The position where light emitting diode 122 is arranged becomes the member 123 for maintenance, and the thing estranged rather than the array on 127 temporarily. The energy which stiffens the resin of the adhesives layer 136 then is supplied from the rear face of the second substrate 140. In the case of UV hardening type adhesives, it is stiffened with UV irradiation equipment, in the case of a thermosetting adhesive, only the undersurface of light emitting diode 122 is stiffened by laser, and a thermoplastic-adhesive case pastes up by carrying out melting of the adhesives in laser radiation similarly.

[0098] Moreover, the electrode layer 137 which functions also as a shadow mask is arranged on the second substrate 140, and the black chromium layer 138 is formed in the field of the side in which those who look at especially, the front face, i.e., image display equipment concerned, by the side of the screen of the electrode layer 137, are. While being able to raise the contrast of a picture by doing in this way, the rate of energy absorption in the black chromium layer 138 is made high, and the adhesives layer 136 can harden early by the beam 153 irradiated alternatively. In the case of UV hardening type adhesives, about 1000 mJ/cm2 are irradiated as UV irradiation at the time of this imprint.

[0099] Drawing 24 is drawing showing the state where made the second substrate 140 arrange the light emitting diodes 122, 141, and 142 of three colors of RGB, and the insulating layer 139 was applied. The adsorber 133 used by drawing 22 and drawing 23 is used as it is, and if it mounts only by shifting the position mounted on the second substrate 140 in the position of the color, the pitch as a pixel can form the pixel which consists of three color while it has been fixed. As an insulating layer 139, transparent epoxy adhesive and UV hardening type adhesives, a polyimide, etc. can be used. As for the light emitting diodes 122, 141, and 142 of three colors, it is good not to be necessarily the same configuration. Although it considers as the structure where the red light emitting diode 141 does not have the GaN layer of a hexagon-head drill and other light emitting diodes 122 and 142 differ from the configuration of those in drawing 24 , in this stage, each light emitting diodes 122, 141, and 142 are covered in the adhesives layer 125 which already consists of a resin as a resin formation chip, and the same handling is realized in spite of the difference in element structure.

[0100] Drawing 25 is drawing showing a wiring formation process. It is drawing which formed openings 145, 146, 147, 148, 149, and 150 in the insulating layer 139, and formed the wiring 143, 144, and 151 which connects the electrode layer 137 for wiring of the second substrate 140 with the anode of light emitting diodes 122, 141, and 142, and the electrode pad of a cathode. Since area of the electrode pads 126 and 129 of light emitting diodes 122, 141, and 142 is enlarged, opening, i.e., the beer hall, formed at this time, a beer hall configuration is large and can be formed in a coarse precision compared with the beer hall which also forms the position precision of a beer hall in each light emitting diode directly. The beer hall at this time can form an abbreviation phi20micrometer thing to the electrode pads 126 and 129 of about 60-micrometer angle. Moreover, although it connects with the thing linked to a wiring substrate, the thing linked to an anode electrode, and a cathode electrode, since the depth of a beer hall has three kinds of depth, it is controlled by the pulse number of laser, and it carries out opening of the optimal depth. Then, a protective layer is formed on wiring and the panel of image display equipment is completed. The protective layer at this time can use the same material, such as the insulating layer 139 of drawing 25 , and a transparent epoxy adhesive. Heat hardening is carried out and this protective layer is completely a wrap about wiring. Then, a driver IC will be connected from wiring of a panel edge, and a drive panel will be manufactured.

[0101] In the array method of the above light emitting devices, when light emitting diode 122 is made to hold to the member 123 for maintenance temporarily, already, distance between elements is enlarged and becomes possible [forming the electrode pads 126 and 129 of size etc. comparatively using the spreading interval]. Since wiring using the electrode pads 126 and 129 with these big comparison-size is performed, even if it is the case that the size of final equipment is remarkable and big, as compared with element size, wiring can be formed easily. Moreover, by the array method of the light emitting device of this operation form, while being covered with the adhesives layer 125 which the circumference of a light emitting device hardened and being able to form the electrode pad 126,129 with a sufficient precision by flattening, in being able to extend the electrode pad 126,129 to a large field compared with an element and advancing an imprint at the following second imprint process with an adsorption fixture, handling becomes easy. Moreover, in the imprint to the member 123 for momentary maintenance of light emitting diode 122, it can exfoliate comparatively easily using GaN system material decomposing into metaled Ga and metaled nitrogen by the interface with a sapphire.

[0102] The array method of a liquid crystal controlling element is explained referring to the [array method of a liquid crystal controlling element], next from drawing 26 to drawing 31 . When a liquid crystal controlling element specifically forms a liquid crystal panel as a final product in this operation gestalt, it is TFT which controls the orientation state of liquid crystal.

[0103] As first shown in drawing 26 , the amorphous silicon film 162 is formed on the first substrate 161, such as a quartz-glass substrate. This amorphous silicon film 162 is an ablation film which falls victim at a next process. On this amorphous silicon film 162, a silicon oxide 163 is formed as a ground insulator layer, and TFT 164 is densely formed in the shape of a matrix on it. TFT 164 forms a gate oxide film and a gate electrode on a polysilicon contest film, and forms a source drain field in a polysilicon contest film. These TFT 164 is formed in the grade to which isolation is carried out, for example, the slot for isolation exposes some amorphous silicon films 162 by methods, such as reactive ion etching.

[0104] Next, as shown in drawing 27 , such first substrate 161 is confronted with the member 165 for maintenance temporarily, and an alternative imprint is performed. Stratum disjunctum 166 and the adhesives layer 167 turn into two-layer, and are formed in the field which stands face to face against the first substrate 161 of the member 165 for maintenance temporarily. As an example of the member 165 for maintenance, a glass substrate, a quartz-glass substrate, a plastic plate, etc. can be used, and a fluorine coat, silicone resin, water-soluble adhesives (for example, PVA), a polyimide, etc. can be used as an example of the stratum disjunctum 166 on the member 165 for maintenance here temporarily. Moreover, the layer which consists of (ultraviolet-rays UV) hardening type adhesives, a thermosetting adhesive, or a thermoplastic adhesive as an adhesives layer 167 of the member 165 for maintenance temporarily can be used.

[0105] The adhesives layer 167 of the member 165 for maintenance is adjusted so that 167s of fields and non-hardened field 167y which were hardened may be intermingled, and alignment is carried out temporarily so that TFT 164 which starts a selection imprint at non-hardened field 167y may be located. What is necessary is for 167s of hardened fields and adjustment in which non-hardened field 167y is intermingled to expose for example, UV hardening type adhesives alternatively with an exposure machine, and just to change the place which imprints TFT 164 into the state of making it having hardened, by un-hardening except it. After such alignment, TFT 164 of the position is irradiated from the rear face of the first substrate 161 by laser, and TFT 164 is exfoliated from the first substrate 161 using laser ablation. As laser to irradiate, an excimer laser, a higher-harmonic YAG laser, etc. are used.

[0106] TFT 164 concerning selective irradiation is imprinted by ablation using this laser ablation at non-hardened field 167y of the adhesives layer 167 of an opposite side. About TFT 164 of the field where other laser is not irradiated, since it is 167s of fields which the portion of the corresponding adhesives layer 167 hardened and laser is not irradiated, either, it does not imprint temporarily at the member 165 side for maintenance. In addition, although laser radiation only of one TFT 164 is alternatively carried out in drawing 27 , in the field estranged by n pitch, similarly, laser radiation of TFT 164 shall be carried out, and it shall be imprinted. TFT 164 is estranged rather than the time of being arranged on the first substrate 161, and is arranged by such alternative imprint on the member 165 for maintenance temporarily.

[0107] Next, the adhesives layer 167 of non-hardened field 167y is stiffened, and ** is made to fix in the place which performed the imprint to the member 165 for maintenance from the first substrate 161 of alternative TFT 164 temporarily, as shown in drawing 28 . This hardening is possible by adding energy, such as heat and light. TFT 164 is in the state held temporarily at the adhesives layer 167 of the member 165 for maintenance, and is held certainly.

[0108] As shown in drawing 29 , next, TFT 164 is imprinted from the member 165 for maintenance to the 2nd member 168 for momentary maintenance temporarily. The 2nd member 168 for momentary maintenance does not need to use the 2nd member 168 for momentary maintenance, when it is used in order to carry the thin-film-semiconductor layer side of TFT 164 on the second substrate, and especially the front reverse side of TFT 164 does not pose a problem. When the 2nd member 168 for momentary maintenance imprints from the member 165 for maintenance temporarily, 167g of separation slots is formed so that it can dissociate by each TFT 164. The pars basilaris ossis occipitalis of 167g of separation slots has resulted to stratum disjunctum 166. Or stratum disjunctum 166 also separates 167g of separation slots.

[0109] It imprints, estranging on the second substrate by the adsorption means which imprints TFT 164 from the member 165 for maintenance to the 2nd member 168 for momentary maintenance temporarily (drawing 30), then is not illustrated by making it exfoliate in this stratum disjunctum 166 (the second imprint process). This process is the same as the process shown by drawing 22 in the array method of the above-mentioned light emitting device.

[0110] Finally, as shown in drawing 31 , TFT 164 is estranged and formed on the second substrate 176, such as a glass substrate and a transparent plastic plate, a gate electrode line, a source electrode, and a drain electrode are formed, and it connects with the source of TFT 164, and a drain. The transparent-electrode film 172 and the orientation film 173 are formed on it, the thing in which the transparent-electrode film 175 and the orientation film 174 were formed on the opposite substrate 169 and its front face is confronted with an opposite side, liquid crystal is enclosed, and a liquid crystal panel is created. TFT 164 on the second substrate 176 functions as a controlling element of liquid crystal. TFT 164 is fully estranged by two steps of expansion imprints on the second substrate 176, and the imprint estranged by each of the first imprint process and the second imprint process is performed. In the 2 stage expansion replica method of this operation gestalt, when meaning the same imprint scale factor and the dilation ratio of the first imprint process and the second imprint process is made into n times and m times, compared with the case where it expands so much at once, only 2nm time can surely reduce the number of times of an imprint from it being 2(n+m) =n2+2 nm+m2. Therefore, a manufacturing process also serves as saving of time or cost by the number of times, especially it becomes useful when a dilation ratio is large.

[0111] By the way, when manufacturing the image display equipment which arranged light emitting devices, such as light emitting diode, in the shape of a matrix, and constituted the element, some equipments which mount and manufacture each light emitting device on the substrate for wiring are known.

[0112] Drawing 32 is light emitting diode indicated by the specification of patent No. 2895566, and the drawing as a mounting gestalt of light emitting diode. the lead which forms the electrode of the positive/negative couple which this element was the example of the light emitting diode of the so-called flip chip method which has the polar zone of a positive/negative couple in the same side side, and the leadframe 200 separated the interval and was arranged in parallel -- it is constituted by members 201 and 206 both leads -- the flat parts 203 and 208 which lay the luminescence chip 190 in those points 202 and 207 are formed in members 201 and 206 Moreover, from these flat parts 203 and 208, it inclines outside and the reflective sections 204 and 209 are formed in the side peripheral surface following flat parts 203 and 208 in one. the lead with which each electrode section of the luminescence chip 190 which is a GaN blue luminescence chip serves as a negative electrode through the solder bump 205 -- the lead used as a member 201 and a positive electrode -- it is joined to the member 206, respectively

[0113] Drawing 33 shows the example of the chip type Light Emitting Diode (light emitting diode) explained in JP,9-293904,A. This lays the Light Emitting Diode element 213 on the insulating ceramic supporter material 211 in which the conductive layer was formed, carries out wire bonding of the electrode 214 and electrode terminal 212 of the Light

Emitting Diode element 213 with a wire 215, and has the structure which filled the closure resin 216 and was solidified in the mold cavity.

[0114] Drawing 34 is the example of the chip type Light Emitting Diode similarly indicated by JP,9-293904,A. The electrode terminal 222 of a couple is formed in the supporter material 221 of ceramics, and flip chip bonding of the electrode 224 of the couple of the front face of the Light Emitting Diode element 223 is carried out by the conductive brazing filler metal 225. In order to paste up the Light Emitting Diode element 223 firmly with ceramic supporter material, the closure resin 226 is poured into the crevice between a Light Emitting Diode element and a base material.

[0115] However, when arranging such light emitting diode in the shape of a matrix and manufacturing image display equipment, after containing light emitting diode in a package individually, it will be necessary to put in order and mount two or more light emitting diodes in the shape of an array for the assembly to flat-surface type image display equipment etc. Since the dicing of the Light Emitting Diode chip is carried out for each chip of every from the state of a wafer and it is closed by the package, respectively, one Light Emitting Diode chip is the size of a submillimeter angle in the state of a bare chip, and has the size of about several mm in the state where it contained in the package. Consequently, the size of 1 pixel should also become large, resolution should fall, and it should be easily assembled by highly minute and small image display equipment. Moreover, when light emitting diode is the nitride semiconductor of a GaN system, in order to usually form light emitting diode on a sapphire substrate, the package had become thickness thicker than the thickness of a sapphire substrate.

[0116] Then, high definition image display is made possible and the mounting method of the light emitting device which can moreover manufacture in a short time, and can also cut down the cost on a manufacture process is explained.

[0117] Example 1 drawing 35 is the important section cross section showing an example of image display equipment which devised the mounting method of a light emitting device. The image display equipment of this example is the color picture display 231 of full color correspondence, as shown in drawing 35 , and it arranges red, green, and the light emitting diode in which each blue luminescence is possible in the shape of a matrix as each light emitting device.

[0118] In the image display equipment 231 of this example, the wiring layers 247 and 248 beforehand formed by having a necessary circuit pattern are formed in the substrate principal plane 241 of the substrate 240 for wiring which consists of a glass substrate or a plastic plate. A wiring layer 248 is wiring for supplying a signal to p electrode, and a wiring layer 247 is wiring for supplying a signal to n electrode here. One side of these wiring layers 247 and 248 can also be communalized.

[0119] On the wiring layer 248, the state at the time of a crystal growth is matched with the crystal-growth layer 243 inverted and arranged through the p electrode 244. The crystal-growth layer 243 is a layer which grew from the ground growth phase 245 which inverts through the window part of a mask layer by the selective growth, and comes to be located in the bottom, as mentioned later. This crystal-growth layer 243 is made from the GaN layer of the silicon dope which is the nitride semiconductor material which has the wurtzite type crystal structure, and presents the hexagon-head drill configuration where the inclined side was being worn by the Sth page (the 1 to 101st page). Moreover, since drawing 35 is a cross section, the cross section of the crystal-growth layer 243 serves as an inverted abbreviation equilateral-triangle configuration.

[0120] The luminescence field which sandwiched the barrier layer in the n-type-semiconductor layer and the p type semiconductor layer is formed in this crystal-growth layer 243. A barrier layer is formed near the maximum outline of the inverted hexagon-head drill configuration. Although the bandgap energy of the barrier layer of an adjoining light emitting device differs and has become a thing corresponding to red and one of the green and blue luminescent color in this example, respectively, other structures and sizes are almost the same.

[0121] The crystal-growth layer 243 of a hexagon-head drill configuration is mounted on the substrate 240 for wiring so that it may become vertical reverse in the direction of a normal of a substrate principal plane compared with the sense at the time of a crystal growth. Therefore, the base of a hexagon-head drill configuration turns into the upper surface exactly, and the upper surface becomes the drawing side of light. In detail, the crystal-growth layer 243 of a hexagon-head drill configuration is connected with the ground growth phase 245 through the window part of the mask layer which is used at the time of a crystal growth and which is not illustrated, and the window part of the mask layer serves as output port of light as it is.

[0122] Although the ground growth phase 245 functions as a seed layer of a selective growth, the crystal-growth layer 243 is connected through the window part of a mask layer, and the flat upper surface of the ground growth phase 245 is used also as an optical drawing side 250. Furthermore, the ground growth phase 245 serves as the n electrode 249 which functions also as a part of wiring by the side of n electrode, and consists of a metal layer, and a current path between the crystal-growth layers 243. Since the crystal-growth layer 243 is a layer which grew more greatly than the n electrode 249, it forms the bump 246 of the lower part of the n electrode 249, and it is made to double the crystal-growth layer 243 and height, although the n electrode 249 is located in the lower part of the ground growth phase 245 by inversion of a light emitting device. A bump 246 is a connection formed using a galvanizer degree etc., bumps, such as Cu and nickel, are formed in a height of about 10 microns by electrolysis or no electrolyzing, and, as for the front face, about 0.1-micron Au plating is given for antioxidizing. A bump's 246 lower part is connected to the wiring layer 247 arranged on the substrate principal plane 241 at the time of mounting.

[0123] It fills up with a bump's 246 circumference, the circumference of wiring layers 247 and 248, and the adhesives layer 242 that consist of adhesives, such as heat-curing adhesives and ultraviolet-rays hardening type adhesives, with the image display equipment of this example [section / opening / the] although the opening section is further formed in the circumference of the crystal-growth layer 243 on the function of an element.

[0124] Drawing 36 is drawing showing each light emitting diode mounted in the image display equipment of this example, (A) is the cross section of an element, and (B) is the plan of an element. With the image display equipment shown in drawing 35 , since the light emitting diode by which plurality is arranged inverts, respectively and is mounted, with the thing of drawing 36 , it becomes vertical reverse in the direction of a normal of a substrate principal plane.

[0125] Explanation of the light emitting diode shown in drawing 36 here uses a selective-growth method for forming [which is different in the substrate 240 for wiring] the crystal-growth layer 243 of a hexagon-head drill configuration or a hexagonal-block form configuration on the ground growth phase 245 preferably, for example using substrates for growth, such as a sapphire substrate. When forming the crystal-growth layer 243 by the selective growth, the crystal-growth layer 243 presents easily the structure with the inclination crystal faces, such as the Sth page, which inclined to the substrate principal plane, for example. Especially the Sth page is stable sides seen when a selective growth is carried out on C+ side, is fields which are comparatively easy to acquire, and is a field in the indices of crystal plane of hexagonal system (0 1, -1, 1). About this Sth page, when a crystal layer is constituted from a gallium-nitride system compound semiconductor, the Bond number in the Sth page will become [most]. Therefore, it is V/III in efficiency. A ratio will go up and it is advantageous to the crystalline improvement in a laminated structure. Moreover, if it grows up to be a different direction from a substrate, since the transposition extended upwards from the substrate will bend, it becomes advantageous also to reduction of a defect.

[0126] Although the crystal-growth layer 243 is not limited especially, it is [that what is necessary is just the 1st conductivity-type layer, a barrier layer 251, and the material layer that can form the luminescence field which reaches and consists of the 2nd conductivity-type layer 252] desirable to have the wurtzite type crystal structure also in it here. As such a crystal layer, an III group system compound semiconductor, a BeMgZnCdS system compound semiconductor, and a BeMgZnCdO system compound semiconductor can be used, for example, a gallium-nitride (GaN) system compound semiconductor, an alumimium nitride (AlN) system compound semiconductor, an indium-nitride (InN) system compound semiconductor, an indium-nitride gallium (InGaN) system compound semiconductor, and an alumimium nitride gallium (AlGaN) system compound semiconductor can be formed further preferably, and nitride semiconductors, such as a gallium-nitride system compound semiconductor, are especially desirable. In addition, in this invention, even if InGaN, AlGaN, GaN, etc. contain aluminum of the minute amount in the range to which only mixed crystal does not point out the nitride semiconductor [of 2 yuan] of only mixed crystal of 3 yuan, for example, an operation of InGaN is not not necessarily changed by InGaN, and other impurities, it cannot be overemphasized that it is the range of this invention.

[0127] Various vapor growths can be mentioned as the selective-growth method of this crystal layer, for example, vapor growths, such as an organometallic compound vapor growth (the MOCVD (MOVPE) method) and a molecular beam epitaxy method (the MBE method), a hydride vapor growth (the HVPE method), etc. can be used. According to the MOCVD method, a crystalline good thing is quickly obtained also in it. As the Ga source, as TMG (trimethylgallium), TEG (triethylgallium), and the aluminum source, many trialkyl metallic compounds, such as TMI (trimethylindium) and TEI (triethylindium), are used, and gas, such as ammonia and a hydrazine, is used as a nitrogen source as TMA (trimethylaluminum), TEA (triethylaluminum), and the In source by the MOCVD method. moreover -- if it is Si as the impurity source, it is silane gas and germanium and it is germane gas and Mg -- Cp2 -- if it is Mg (magnesium cyclopentadienyl) and Zn, gas, such as DEZ (diethyl zinc), will be used By the MOCVD method, an InAlGaN system compound semiconductor can be grown epitaxially by supplying these gas to the front face of the substrate heated for example, more than 600 degreeC, and decomposing gas.

[0128] A selective growth is possible also for forming a thin mask layer, carrying out opening of the mask layer alternatively, and forming window region on the ground growth phase 245, as a concrete selective-growth method. For example, a silicon-oxide layer or a silicon-nitride layer can constitute a mask layer. Although window region is opening formed in a mask layer, for example, can be made into a hexagon, it can be made various configurations, such as the shape of the shape of the shape of other configurations, for example, a circle configuration, and a square, and a triangle, and a rectangle, a rhombus, elliptical, and these deformation configurations. In the selective growth from the window region of a mask layer, since a crystal growth progresses to a longitudinal direction, the advantage which stops penetration transposition is also produced.

[0129] A barrier layer 251 is made into the structure which extended in the field parallel to the inclined crystal face, and was inserted into the 1st conductive layer and the 2nd conductive layer 252 in the light emitting diode used for the image display equipment of this invention. Although a barrier layer 252 is formed in the crystal-growth layer 243, it contains, in case [both] the interior of a crystal-growth layer and a front face form, the case where the laminating of the semiconductor layer is carried out to being formed in the crystal-growth layer 243 to the crystal-growth layer 243, and.

[0130] The 1st conductivity type is p type or an n type clad layer, and the 2nd conductivity type is the opposite conductivity type. For example, in the case where the gallium-nitride system compound semiconductor layer of a silicon dope constitutes a crystal-growth layer, the gallium-nitride system compound semiconductor layer of a silicon dope can constitute n type clad layer, an InGaN layer can be formed as a barrier layer 251 on it, the gallium-nitride system compound semiconductor layer of a magnesium dope can be further formed as a p type clad layer on it, and double hetero structure can be taken. It is also possible to consider as the structure whose InGaN layer which is a barrier layer 251 is pinched in an AlGaN layer. Moreover, a barrier layer 251 may form quantum well structures, such as single quantum well (SQW) structure, double quantum well (DQW) structure, and multiplex quantum well (MQW) structure, although constituting from a single bulk barrier layer is also possible. A barrier layer is used together by quantum well structure if needed for separation of a quantum well. Especially when a barrier layer 251 is used as an InGaN layer, it becomes the structure which a manufacturing process top also tends to manufacture, and the luminescence property of an element can be improved. That it is easy to crystallize, moreover, crystallinity also becomes good and, furthermore, this InGaN layer can raise luminous efficiency especially by the growth on the Sth page which is the structures from which a nitrogen atom cannot be desorbed easily.

[0131] Although the p electrode 244 formed on the crystal-growth layer 243 is an electrode for pouring current into a barrier layer 251 The front face of the inclination crystal face which has the inclined crystal face in this example is covered. Since the light emitting diode element itself finally inverts, the p electrode 244 can function also as a reflective film opened upward, and improvement in optical drawing efficiency can be aimed at from the structure which the light emitting diode element itself inverts.

[0132] In the image display equipment of this example, with the time of a crystal growth, each light emitting diode element inverts and is arranged on the substrate 240 for wiring. At this time, the upper surface of the flat ground growth phase 245 can function as an optical drawing side 250 of the light from the barrier layer 251 of the crystal-growth layer 243, can also help the function as a reflective film of the p electrode 244, and can make optical drawing efficiency high. Although the crystal-growth layer 243 has a hexagon-head drill configuration by the selective growth, the bump 246 is arranged in the n electrode 249 side, the ground growth phase 245 for every element which functions as an optical drawing side 250 of the generated light can be maintained at the horizontally same almost flat-tapped namely, height, and a problem to which the crystal-growth layer 243 etc. inclines by hardening the circumference with adhesives 242 further can also be prevented beforehand.

[0133] Since each light emitting diode element is mounted after element completion, it is made not to mount an element with a defect, and the yield improves to the whole image display equipment. Moreover, by the bump 246, an element becomes the structure where the electrode of a positive/negative couple was brought together in the substrate 240 side for wiring, and an electrode does not reduce the area for optical drawing. High definition color display is possible for the image display equipment of the example of the book from this point, and the manufacture process top has also become what incorporated the advantage of a selective growth skillfully.

[0134] In addition, in the image display equipment of this example, the n electrode 249, a bump 246, etc. may be good also as common between adjoining diodes, and the ground growth phase 245 may be the structure common and non-separating between the adjoining elements. Moreover, although [this example] image display equipment is color display, you may be the equipment of 2 color displays, and image display equipment concerning the combination of the luminescent color other than RGB. Moreover, it is also possible to allot the selection transistor for driving each diode etc. on the substrate 240 for wiring.

[0135] Moreover, although the element was explained as a light emitting device in this example, without being limited to this, the element inverted on a substrate may constitute the element mounting substrate which may be the semiconductor device of a transistor or others and allotted such an element, and may complete image display equipment and other semiconductor devices at a next process.

[0136] The example of two examples is equipment of structure using the light emitting diode of the structure where the image display equipment of Example 1 differs. As the image display equipment of this example is shown in drawing

37 , wiring layers 268 and 269 are formed on the substrate principal plane 261 of the substrate 260 for wiring, bumps 266 and 267 are formed on these wiring layers 268 and 269, respectively, and the crystal-growth layer 263 is connected to the bumps 266 and 267 bottom through the p electrode 264 and the n electrode 265. The crystal-growth layer 263 is abbreviation plate-like, the barrier layer which is not illustrated has extended, after forming so that the p electrode 264 and the n electrode 265 may be electrically connected to the 1st conductive layer and the 2nd conductive layer which sandwich a barrier layer, it inverts and the p electrode 264 and the n electrode 265 which are located in the undersurface of the crystal-growth layer 263 connect with bumps' 266 and 267 upper part. Bumps' 266 and 267 circumference is filled up with the adhesives layer 262 which consists of adhesives, such as heat-curing adhesives and ultraviolet-rays hardening type adhesives, like Example 1.

[0137] In the image display equipment of this example, the p electrode 264 and the n electrode 265 can be connected to bumps 266 and 267, the crystal-growth layer 263 which generates light can be maintained at the horizontally same height, and a problem to which the crystal-growth layer 263 etc. inclines by hardening the circumference in the adhesives layer 262 further can also be prevented beforehand. Moreover, since each light emitting diode element is mounted after element completion, it is made not to mount an element with a defect, and the yield improves to the whole image display equipment. Moreover, by bumps 266 and 267, an element becomes the structure where the electrode of a positive/negative couple was brought together in the substrate 260 side for wiring, and an electrode does not reduce the area for optical drawing. High definition color display is possible for the image display equipment of this point to this example.

[0138] The example of three examples is an example of the manufacture method of the image display equipment of Example 1, and it is explained in order of the process, referring to drawing 38 or drawing 46 .

[0139] The substrate 270 for growth which consists of a sapphire substrate which makes the Cth page a principal plane as shown in drawing 38 is used, the ground growth phase 271 which consists of a buffer layer of low temperature and an elevated temperature etc. is formed on the substrate 270 for growth, the mask layer which covers the ground growth phase 271 and consists of a silicon oxide or a nitride is formed, and window region is formed in the mask layer corresponding to the field which carries out a crystal growth. Subsequently, the crystal-growth layer 272 of the hexagon-head drill configuration covered by the Sth page toward which the side inclined is obtained from the crystal growth by the selective growth from window region. The 1st conductive layer which is not illustrated in this crystal-growth layer 272, a barrier layer, and the 2nd conductive layer are formed. Furthermore, the p electrode 273 is constituted by multilevel-metal films, such as nickel/Pt/Au, and it is formed in the portion to which the n electrode 274 carried out opening of the mask layer with multilevel-metal films, such as Ti/aluminum/Pt/Au. Although the p electrode 273 is formed of vacuum evaporationo, the n electrode 274 of another side is formed using technique, such as a lift off.

[0140] Thus, after forming the p electrode 273 and the n electrode 274, the ground growth phase 271 on the substrate 270 for growth is separated for every element. Reactive ion etching is used for separation for every element of this. Although the element itself is the size for example, about a 20-micron angle when it illustrates about the chip size of each element, the pitch of a chip becomes about about 25 microns.

[0141] Next, the resist layer 275 is formed all over the substrate 270 for growth, and thickness of the resist layer 275 at this time is made of the same grade as the height of the peak portion of the p electrode 273. Subsequently, opening of the field corresponding to the aforementioned n electrode 274 of the resist layer 275 is carried out, opening 276 is formed in the resist layer 275 concerned, and the aforementioned n electrode 274 is made to face a pars basilaris ossis occipitalis, as shown in drawing 39 .

[0142] A bump 277 is formed in the opening 276 of the resist layer 275 using a galvanizer degree etc. Namely, this bump 277 is a connection formed using a galvanizer degree etc., bumps, such as Cu and nickel, are formed in a height of about 10 microns by electrolysis or no electrolyzing, and, as for the front face, about 0.1-micron Au plating is given for antioxidizing. As shown in drawing 40 after the plating bump's 277 formation, the resist layer 275 is removed.

[0143] That by which the imprint material 278 was applied on the substrate 280 for an imprint constituted with a glass substrate etc. is prepared, and the substrate 270 for growth in which the previous bump 277 was formed is made to counter the substrate 280 for an imprint, as shown in drawing 41 after removal of the resist layer 275. The imprint material 278 is adhesion material etc. and its low material of absorption is desirable to the wavelength of the laser beam irradiated by the degree here. This has the low ablation by the laser beam, and is because the position precision of the separated light emitting device becomes good. In the place which the principal planes of the substrate 270 for growth and the substrate 280 for an imprint were made to counter, laser beams, such as a KrF excimer laser or a 3 time wave YAG laser, are irradiated from the rear face of the substrate 270 for growth, i.e., the rear face of a light emitting device. By irradiation of this laser beam, nitrogen is generated in the interface of the ground growth phase 271 and the substrate 270 for growth, and light emitting diode is divided into it the whole element.

[0144] Each light emitting diode separated by irradiation of this laser beam is held temporarily at the substrate 280 for an imprint, being buried by the imprint material 278 as shown in drawing 42 . At this time, the Ga layer 281 has adhered to the upper surface of the ground growth phase 271 which is the field where the substrate 270 for growth separated exactly. The upper surface of this ground growth phase 271 needs to remove the Ga layer 281 from an optical drawing side and a bird clapper, and etching etc. is given. As for this etching, an etching reagent is selected so that the adhesion intensity of the imprint material 278 may not fall to an alkali system or an acid system, although any are sufficient.

[0145] Since a rule target makes the light emitting device of the monochrome of RGB arrange and image display equipment is constituted, as shown in drawing 43 , it takes out a light emitting device from the substrate 280 for an imprint alternatively according to the electrode pitch of the substrate for wiring. It is based on a premise that the light emitting diode by which this was held on the substrate of the substrate 280 for an imprint is the same and it has monochromatic luminescence wavelength, and in order to mount the element of different luminescence wavelength, two or more substrates 280 for an imprint are used. In this example, the adsorption head 282 is used for the ejection of an alternative light emitting device. the point 284 of the adsorption head 282 -- suction -- a hole 283 is formed and the pitch has become what met the electrode pitch of the substrate for wiring at the point 284 the point 284 of the adsorption head 282 -- suction -- it is supposed around a hole 283 that it is flat, and the upper surface of the ground growth phase 271 which becomes the flat portion with the optical drawing side of a light emitting device adsorbs Although it is also possible to do this adsorption work for each element of every, like this example, two or more light emitting devices can be made to adsorb simultaneously according to the electrode pitch of the substrate for wiring, a manufacture process is simplified by using this example, and a manufacturing cost can be reduced.

[0146] As shown in drawing 44 , two or more light emitting devices corresponding to the electrode pitch of the substrate for wiring are carried till the place of the substrate 290 for wiring, and each element pastes them up to a substrate principal plane from a direction perpendicular to the principal plane of this substrate 290 for wiring. Wiring layers 291 and 292 are beforehand formed in the principal plane of the substrate 290 for wiring, and if it opens after the adsorption head 282 sticks each element to the principal plane of the substrate 290 for wiring by pressure, temporary adhesion of each light emitting device will be carried out at the substrate 290 for wiring. Adhesives 293 are applied to the principal plane of the substrate 290 for wiring, and it contributes to holding each element by the principal plane of the substrate 290 for wiring. Adhesives 293 are for example, heat-hardened type adhesives and ultraviolet-rays hardening type adhesives here.

[0147] If conveyance to the principal plane of such a substrate 290 for wiring is performed about each element in three primary colors, it will be in the state which shows in drawing 45 . Wavelength shall differ in the light in which the element which adjoins at this time emits light. Each element is certainly mounted, while it had been horizontally maintained to the substrate principal plane using the bump 277.

[0148] Subsequently, the pressurization head 295 is forced from the upper surface of the ground growth phase 271 which is the optical drawing side of each element, and adhesives 293 are stiffened. It is desirable to irradiate ultraviolet rays from the rear-face side of the substrate 290 for wiring, pressurizing [can consider as the heating pressurization head heated by pulse heat as a pressurization head 295 when adhesives 293 are heat-hardened type adhesives, and], in being ultraviolet-rays hardening type adhesives. Or the pressurization head 295 is constituted from light-transmission material, such as glass and quartz glass, and ultraviolet rays can be irradiated from the bottom.

[0149] In the manufacture method of the image display equipment of this example, since it is collectively mounted in the principal plane of the substrate 290 for wiring by two or more light emitting devices doubled with the electrode pitch of the substrate 290 for wiring, while being able to reduce the manufacturing cost, manufacture in a short time is possible. Moreover, without inclining by certainly being horizontally mounted using a bump 277, the margin for alignment of each element may also be small, from a bird clapper, it can have a light emitting device arranged with high precision, and positive electric wiring and maximization of optical drawing efficiency can also plan it using a bump 277.

[0150] Moreover, in the state where it is held at the substrate 280 for an imprint, a light emitting device can be inspected, a poor element is removed at an early stage, and the yield can be improved. Moreover, Ga layer can be removed before mounting to the substrate 290 for wiring, and a problem which damages the substrate 290 for wiring by etching can also be avoided.

[0151] The example of four examples is an example which forms a light emitting device according to the electrode pitch of the substrate for wiring, and is mounted in the substrate for direct wiring, as shown in drawing 47 and drawing 48 .

[0152] As shown in drawing 47 , on the substrate 305 for growth, the light emitting device is formed according to the electrode pitch of the substrate for wiring. The hexagon-head drill-like crystal-growth layer 312 is formed on the ground growth phase 311 like the example of the above-mentioned [a light emitting device], the p electrode 313 is formed on the crystal-growth layer 312, the n electrode 314 is further formed on the ground growth phase 311, and the bump 315 for making the p electrode 313 and height of the same grade is formed. On the substrate 305 for growth, two or more light emitting devices are formed, and the interval has become a thing corresponding to the pitch of the electrode layers 303 and 302 of the substrate 301 for wiring.

[0153] By irradiating laser beams, such as a KrF excimer laser or a 3 time wave YAG laser, from the rear face of the substrate 305 for growth, the substrate 305 for growth in which the light emitting device was formed is made to counter with the substrate 301 for wiring, nitrogen is generated in the interface of the ground growth phase 311 and the substrate 305 for growth, it dissociates the whole element and a light emitting device is held at the substrate 301 for wiring.

[0154] Drawing 48 shows the state where the light emitting device was held at the substrate 301 for wiring, it mounts also about the light emitting device of other wavelength henceforth, and image display equipment is completed by stiffening adhesives 307. Since the Ga layer 316 is formed in the upper surface of the ground growth phase 311 at this time, in the case where the adhesives layer 307 is an ultraviolet-rays hardening type, ultraviolet rays are irradiated from the rear-face side of the substrate 301 for wiring. It is good at the hardening process in the conditions same in the case where the adhesives layer 307 is a heat-hardened type as Example 3. By removing the Ga layer 316, after the adhesives layer 307 hardens, the damage to the substrate 301 for wiring can be reduced remarkably.

[0155] The example of five examples is an example which irradiates a laser beam alternatively according to the electrode pitch of the substrate for wiring, and mounts a light emitting device in the substrate for direct wiring, as shown in drawing 49 .

[0156] As shown in drawing 49 , the hexagon-head drill-like crystal-growth layer 324 is formed on the ground growth phase 327 like the example of the above-mentioned [a light emitting device] by forming two or more light emitting devices on the substrate 328 for growth, the p electrode 326 is formed on the crystal-growth layer 324, n electrode is further formed on the ground growth phase 327, and the bump 325 for making the p electrode 326 and height of the same grade is formed.

[0157] On the other hand, the electrode layers 321 and 322 are formed in the principal plane of the substrate 320 for wiring in the necessary pitch, and where the substrate 328 for growth and the substrate 320 for wiring countered and are held, a laser beam is irradiated according to the electrode pitch of the substrate for wiring. Although nitrogen is generated in the interface of the ground growth phase 327 and the substrate 328 for growth, a light emitting device is divided into it the whole element and it is held at the substrate 320 for wiring by irradiating laser beams, such as a KrF excimer laser or a 3 time wave YAG laser, from the rear face of the substrate 328 for growth Since irradiation of a laser beam is the alternative thing doubled with the electrode pitch, all the light emitting devices on the substrate 328 for growth do not dissociate, and only the element of the monochrome doubled with the electrode pitch of the substrate for wiring is imprinted certainly. Image display equipment is completed by repeating this process to the element of other wavelength. A laser beam has the method of carrying out the scan of the single beam, and the method of moving the substrate for growth, and the substrate for wiring with a single beam.

[0158] The example of six examples is an example mounted twice using the substrate for an imprint, and it explains this example, referring to drawing 50 or drawing 54 .

[0159] The hexagon-head drill-like crystal-growth layer 333 is formed on the ground growth phase 332 so that a light emitting device may be constituted on the substrate 336 for growth, as shown in drawing 50 , the p electrode 334 is formed on the crystal-growth layer 333, n electrode is further formed on the ground growth phase 332, and the bump 335 for making the p electrode 334 and height of the same grade is formed. On the substrate 336 for growth, the light emitting device is estranged according to the electrode pitch of the substrate for wiring. This substrate 336 for growth is held so that it may counter with the substrate 330 for an imprint, it is irradiating a laser beam from the rear face of the substrate 336 for growth, and it dissociates the whole element and a light emitting device is imprinted by the substrate 330 for an imprint. The imprint material 331 which becomes the substrate 330 for an imprint from silicone resin etc. at this time is formed, and a light emitting device is held by this imprint material 331 for every element.

[0160] Next, as shown in drawing 51 , it is held by removal of Ga layer in the form where an optical drawing side becomes the substrate 330 for an imprint with an outside, and as further shown in drawing 52 , the 2nd substrate 341 for an imprint by which the imprint material 340 was applied to the upper surface is stuck. In this case, the imprint material 340 is for example, ultraviolet-rays hardening type adhesion material, and the 2nd substrate 341 for an imprint is glass or quartz glass.

[0161] Next, as shown in drawing 53 by the first substrate 330 for an imprint being removed, a light emitting device is imprinted by the 2nd substrate 341 for an imprint.

[0162] And as shown in drawing 54 , according to the electrode pitch of the substrate for wiring by which the 2nd substrate 341 for an imprint and substrate 342 for wiring countered, and were held, a laser beam is irradiated by the principal plane of the substrate 342 for wiring in the place in which the electrode layers 343 and 344 are formed in the necessary pitch. By irradiating a laser beam from the rear face of the substrate 328 for growth, a light emitting device is separated by the ablation of the imprint material 340 the whole element, and it is held at the substrate 342 for wiring. Since irradiation of a laser beam is the alternative thing doubled with the electrode pitch, all the light emitting devices on the substrate 328 for growth do not separate this imprint, and only the element of the monochrome doubled with the electrode pitch of the substrate for wiring is imprinted certainly. To the element of other wavelength, repeatedly, the adhesives 345 on the substrate 342 for wiring are stiffened, and image display equipment completes this process. In addition, when the residue of the ablation of the imprint material 340 has adhered to the light-emitting-device rear face, the process of washing or polish is added.

[0163] Although the hexagon-head drill-like crystal-growth layer 354 is formed on the ground growth phase 353 and the bump 355 for making p electrode and height of the same grade is formed in the imprint material 351 on the 2nd substrate 350 for an imprint so that a light emitting device may be constituted as the example of seven examples is a modification of Example 6 and is shown in drawing 55 On the 2nd substrate 350 for an imprint, the light emitting device is not estranged according to the electrode pitch of the substrate for wiring, is on manufacture and is allotted in the expedient pitch. In addition, in other processes, it is substantially [as Example 6] the same.

[0164] Subsequently, as shown in drawing 56 , a light emitting device is separated from the rear face of the 2nd substrate 350 for an imprint by the ablation of the imprint material 351 the whole element by irradiating a laser beam alternatively, and it is held at the substrate 360 for wiring which has wiring layers 362 and 363. Since irradiation of a laser beam is the alternative thing doubled with the electrode pitch, all light emitting devices do not separate this imprint at once, and only the element of the monochrome doubled with the electrode pitch of the substrate for wiring is imprinted certainly. To the element of other wavelength, repeatedly, the adhesives 361 on the substrate 360 for wiring are stiffened, and image display equipment completes this process. In addition, when the residue of the ablation of the imprint material 351 has adhered to the light-emitting-device rear face, the process of washing or polish is added.

[0165] The example of eight examples is an example of the image display equipment which divided n electrode wiring and p electrode wiring up and down, and formed them about the crystal-growth layer. As shown in drawing 57 , p electrode wiring 372 is formed on the substrate principal plane 371 of the substrate 370 for wiring, in the form linked to the upper limit of the p electrode wiring 372, the crystal-growth layer 374 which has the inclination crystal face toward which the hexagon-head drill configuration inclined is embedded in the adhesives layer 373 of the circumference, and the image display equipment of this example is supported. The 1st conductive layer which is not illustrated, a barrier layer, and the 2nd conductive layer are formed in the crystal-growth layer 374, and this crystal-growth layer 374 is supported by the adhesives layer 373 in the inverted form with the time of a crystal growth. The p electrode 375 is formed in the field parallel to the inclination crystal face of the crystal-growth layer 374. to the crystal-growth layer 374 up side The plate-like ground growth phase 376 used at the time of a crystal growth exists, and the upper surface side of this ground growth phase 376 is made into the optical ejection side 377, and sets to the optical ejection side 377 of this ground growth phase 376. n electrode wiring 378 is formed in the corner of the ground growth phase 376 which does not lap in the direction of a normal of the substrate principal plane 371, and the laminating section of the 1st conductive layer used as a luminescence field, a barrier layer, and the 2nd conductive layer is electrically connected to it. After the adhesives layer 373 which a part of this n electrode wiring 378 has extended also on the aforementioned adhesives layer 373, for example, consists of a resin layer hardens, n electrode wiring 378 is formed in a necessary pattern. n electrode wiring 378 is covered with the protective layer 379 which consists of resin layers, such as a polyimide.

[0166] In the image display equipment of this example, since n electrode wiring 378 at least is located in the optical ejection side 377 side of the ground growth phase 376 unlike the light emitting device by which the both sides of p electrode and n electrode exist in a crystal-growth side side, only the part of wiring can make the chip size of a light emitting device small. Moreover, since n electrode wiring 378 and p electrode wiring 372 will be divided up and down, will be formed about the crystal-growth layer 374 and will be left in three dimensions, connecting too hastily is lost and it becomes possible to form wiring width of face widely. Therefore, formation of wiring can also be performed easily.

[0167] In addition, although the above-mentioned example explained the bump as what made the coat of Au Cu and nickel, you may be connection by the solder bump. The bump on the electrode of a light emitting device can be formed of solder plating or solder vacuum evaporationo, can use flux instead of the adhesives held at the substrate for wiring, and can apply to the substrate for wiring beforehand. A light emitting device is held on the substrate for wiring by the adhesiveness of the flux. If the light emitting device of three colors is exfoliated and imprinted, a reflow of the substrate for wiring may be carried out collectively, and a light emitting device may be connected with the substrate for wiring. Since the substrate for wiring will be put into a reflow furnace at this time, a glass substrate is used. After connection performs flux washing, puts in a sealing agent between a chip and the substrate for wiring, and stiffens a sealing agent. Since in the connection using solder connection resistance turns into low resistance, the alignment precision of a light emitting device is improved by the self-alignment at the time of solder melting and a pixel pitch comes to be in agreement with the patterning precision of a wiring electrode, a pixel pitch becomes fixed and image display equipment will become high definition. When fixing a light emitting device, lighting inspection of a light emitting device is conducted before pouring of a sealing agent, and when a defect occurs, it fixes by fusing a solder bump with the local heating of the light emitting device.

[0168] In this invention, that image display equipment should just be the display (display unit) using light emitting devices, such as light emitting diode (Light Emitting Diode) and semiconductor laser Still in instantiation from the thing of the structure where a light emitting device is arranged on the substrate for wiring, and is included in other electronic equipment etc. The monitor of the electronic equipment of a television receiver, video-recovery equipment, a computer, etc., In the thing of comparatively small size, you may be monitoring screens, such as an automobile loading type guide apparatus, a cellular phone, a Personal Digital Assistant, videotape-recording equipment, and supervisory equipment, etc., including monitors, such as an output unit of a game machine machine, and electronic household electric appliances, etc.

[0169]

[Effect of the Invention] As mentioned above, according to the image display equipment of this invention, it excels in many properties, such as resolution, and quality of image, luminous efficiency, and big-screen-izing is easy, and the image display equipment which can also realize reduction of a manufacturing cost can be obtained. Especially, since a light emitting device is the detailed size by which occupancy area of the element of a piece was made two or less [10000-micrometer] or more [25-micrometer] by two according to the image display equipment of this invention Since it mounts to the substrate for wiring after completing each light emitting device possible [arranging the light emitting device itself in the substrate for wiring with high density], the yield is good, and even when big-screen-izing, the strict process control of the micron order covering the whole screen etc. becomes unnecessary.

[0170] Moreover, according to the manufacture method of the image display equipment of this invention, it can mount in the necessary position of the substrate for wiring, imprinting a minute element because realize easily and arranging the light emitting device itself in the substrate for wiring with high density utilizes the substrate for maintenance, and an energy beam temporarily.

[0171] On the other hand, according to the array method of the element of this invention, and the manufacture method of image formation equipment, when an element is made to hold to the member for maintenance temporarily, already, distance between elements is enlarged and becomes possible [preparing the electrode pad of size etc. comparatively using the spreading interval]. Since wiring using the electrode pad with these big comparison-size is performed, even if it is the case that the size of final equipment is remarkable and big, as compared with element size, wiring can be formed easily.

[0172] Moreover, handling becomes easy, in being able to extend an electrode pad to a latus field compared with an element and advancing an imprint at the following second imprint process with an adsorption fixture, while according to the array method of the element of this invention, and the manufacture method of image formation equipment being covered with the adhesives layer which the circumference of a light emitting device hardened and being able to form an electrode pad with a sufficient precision by flattening. Moreover, in the imprint to the member for momentary maintenance of light emitting diode, it can exfoliate comparatively easily using GaN system material decomposing into metaled Ga and metaled nitrogen by the interface with a sapphire.

[0173] Furthermore, when according to the array method of the element of this invention, and the manufacture method of image formation equipment meaning the same imprint scale factor and the dilation ratio of the first imprint process and the second imprint process is made into n times and m times, compared with the case where it expands so much at once, only 2nm time can surely reduce the number of times of an imprint from it being 2(n+m) =n2+2 nm+m2. Therefore, a manufacturing process also serves as saving of time or cost by the number of times, especially it becomes useful when a dilation ratio is large.

[0174] Moreover, in the image display equipment of this invention which each light emitting diode element inverts with the time of a crystal growth, and is arranged on the substrate for wiring, the upper surface of a flat ground growth phase can function as an optical drawing side of light, can also help the function as a reflective film of p electrode, and can make optical drawing efficiency high. Although a crystal-growth layer has for example, a hexagon-head drill configuration by the selective growth, the bump is arranged in n electrode side, the ground growth phase and crystal-growth layer for every element can be maintained at the horizontally same height, and a problem to which a crystal-growth layer etc. inclines by hardening the circumference with adhesives further can also be prevented beforehand.

[0175] Since each light emitting diode element is mounted after element completion, it is made not to mount an element with a defect, and the yield improves to the whole image display equipment. Moreover, by the bump, an element becomes the structure where the electrode of a positive/negative couple was brought together in the substrate side for wiring, and an electrode does not reduce the area for optical drawing. High definition color display is possible for the image display equipment of this point to this example, and it has become that to which the manufacture process top also incorporated the advantage of a selective growth skillfully.

[0176] In the manufacture method of the image display equipment of this example, since it is collectively mounted in the principal plane of the substrate for wiring by two or more light emitting devices doubled with the electrode pitch of the substrate for wiring, while being able to reduce the manufacturing cost, manufacture in a short time is possible. Moreover, without inclining by certainly being horizontally mounted using a bump, the margin for alignment of each element may also be small, from a bird clapper, it can have a light emitting device arranged with high precision, and positive electric wiring and maximization of optical drawing efficiency can also plan it using a bump.

[Translation done.]

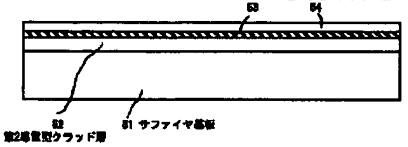
* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

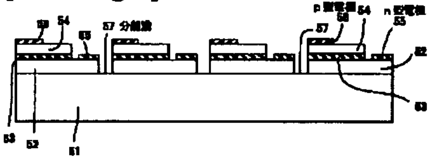
1.This document has been translated by computer. So the translation may not reflect the original precisely.
2.**** shows the word which can not be translated.
3.In the drawings, any words are not translated.

DRAWINGS

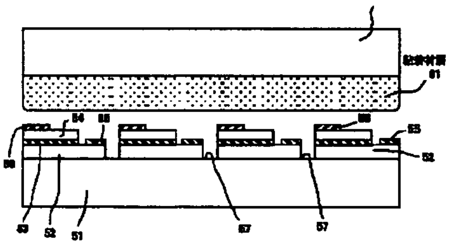
[Drawing 4]



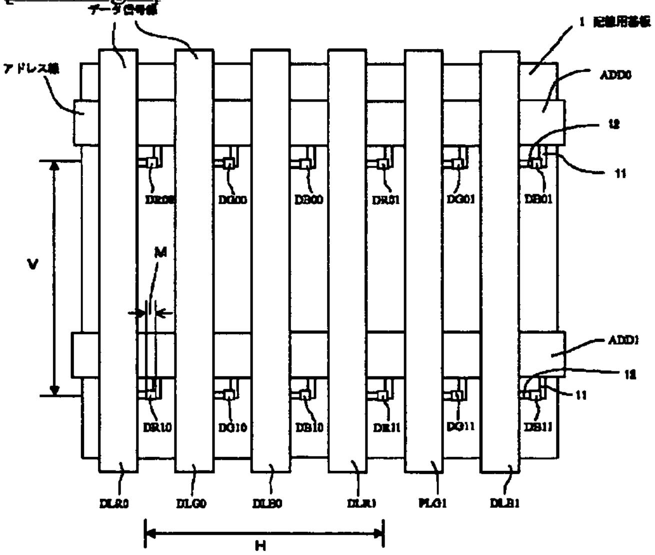
[Drawing 5]



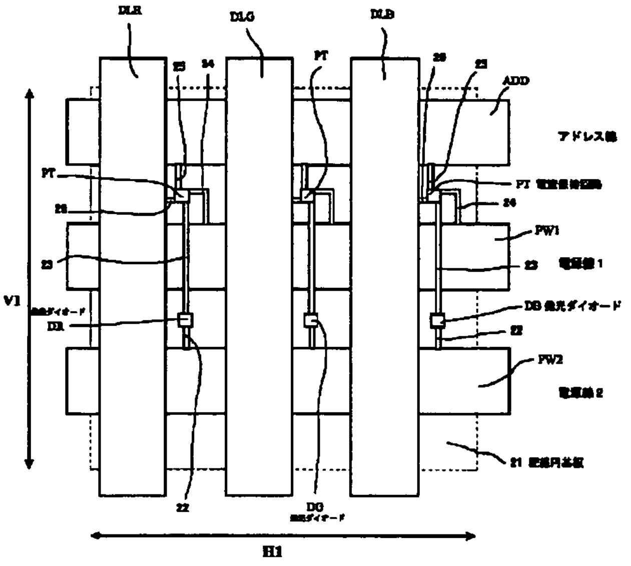
[Drawing 6]



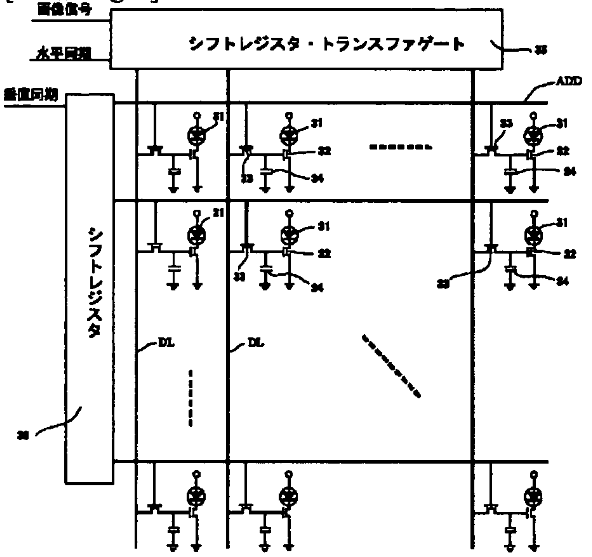
[Drawing 1]



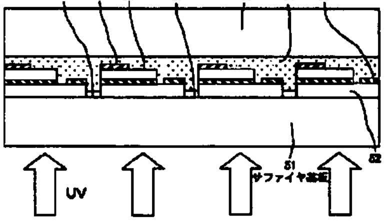
[Drawing 2]



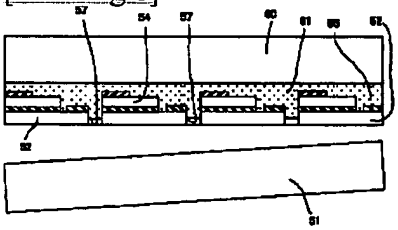
[Drawing 3]



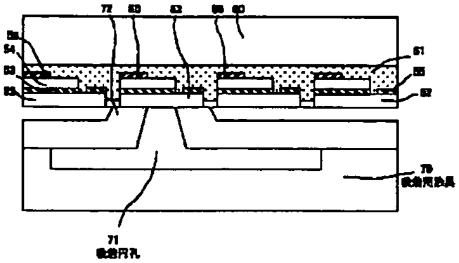
[Drawing 7]



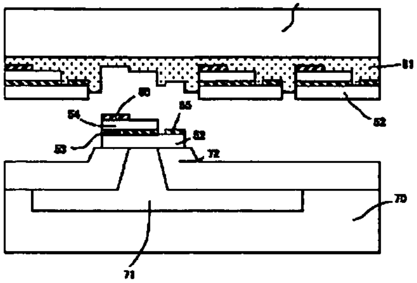
[Drawing 8]



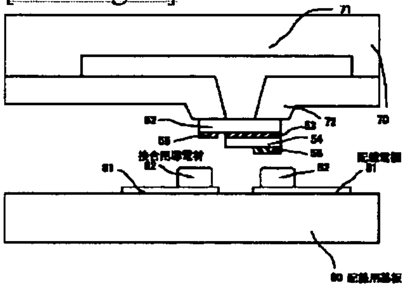
[Drawing 9]



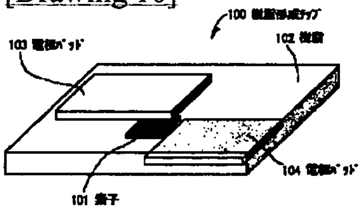
[Drawing 10]



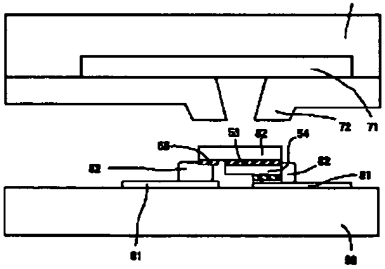
[Drawing 11]



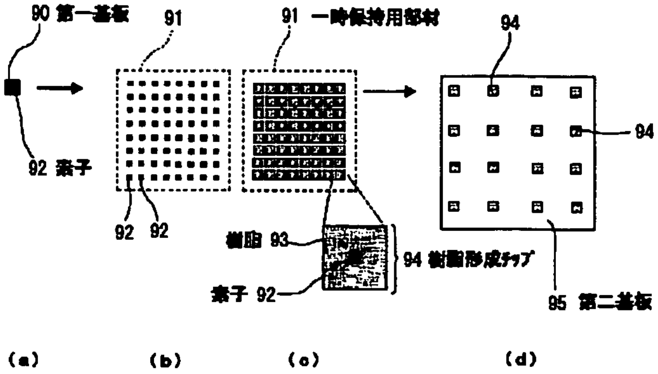
[Drawing 16]



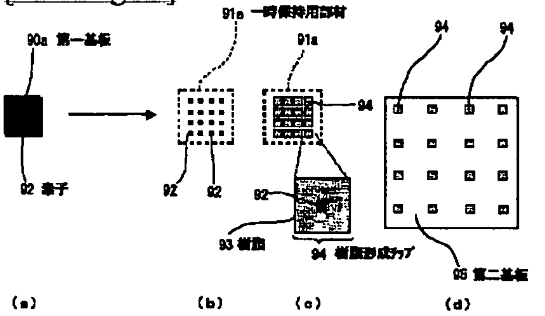
[Drawing 12]



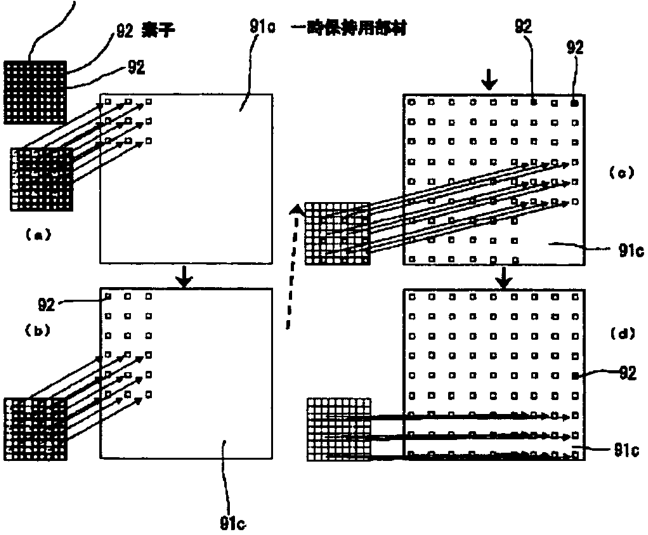
[Drawing 13]



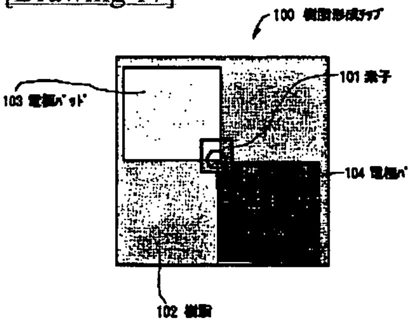
[Drawing 14]



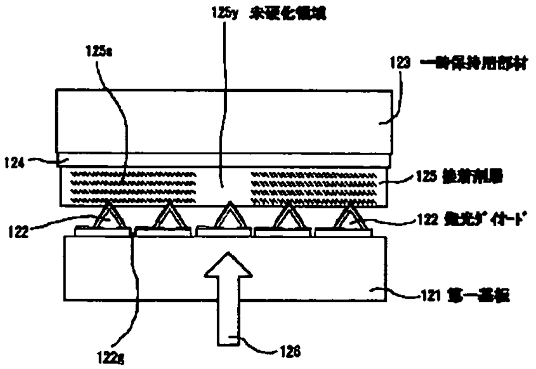
[Drawing 15]



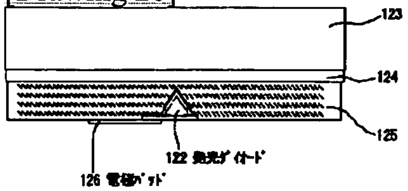
[Drawing 17]



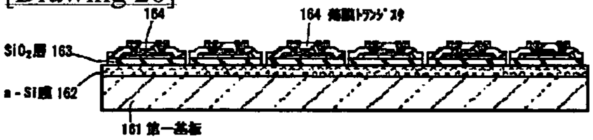
[Drawing 19]



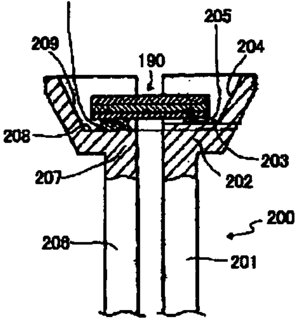
[Drawing 20]



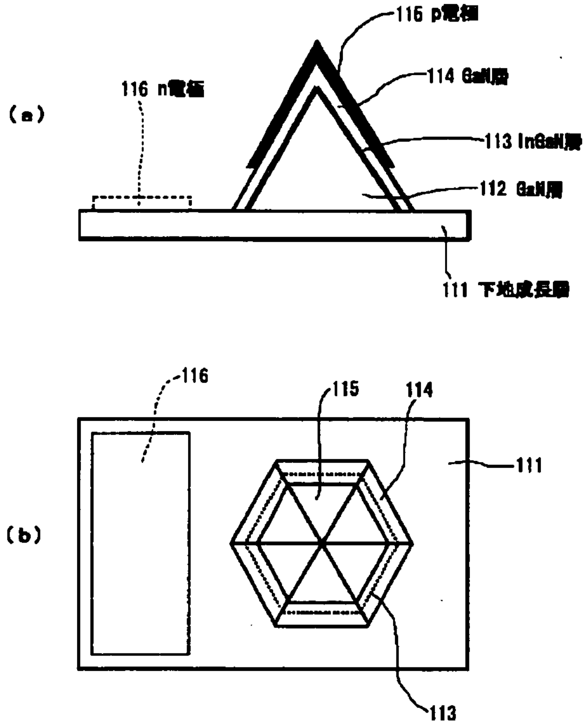
[Drawing 26]



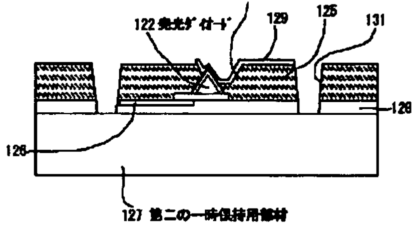
[Drawing 32]



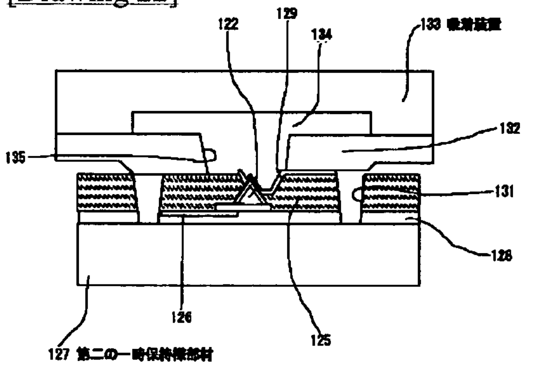
[Drawing 18]



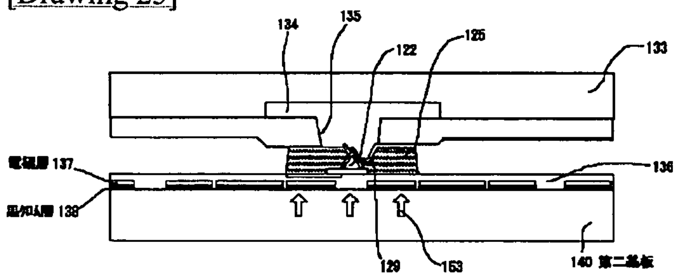
[Drawing 21]



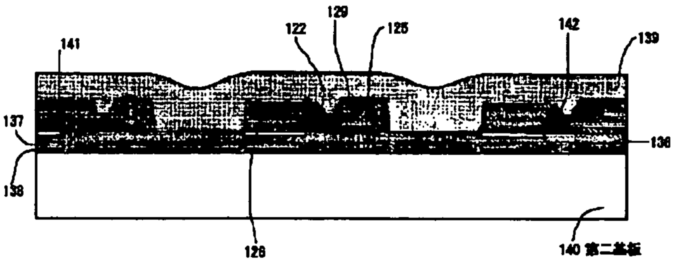
[Drawing 22]



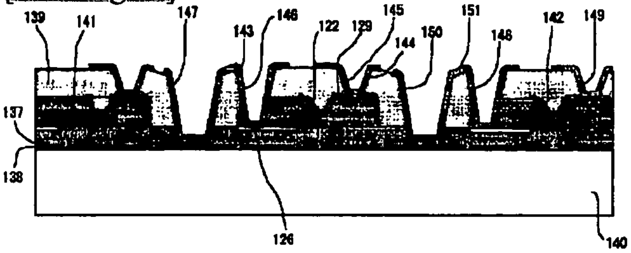
[Drawing 23]



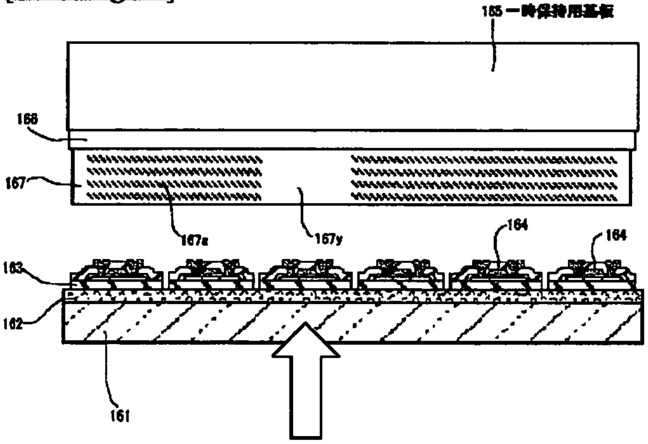
[Drawing 24]



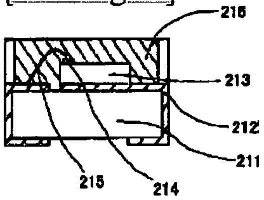
[Drawing 25]



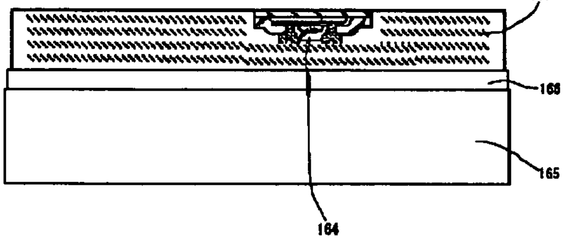
[Drawing 27]



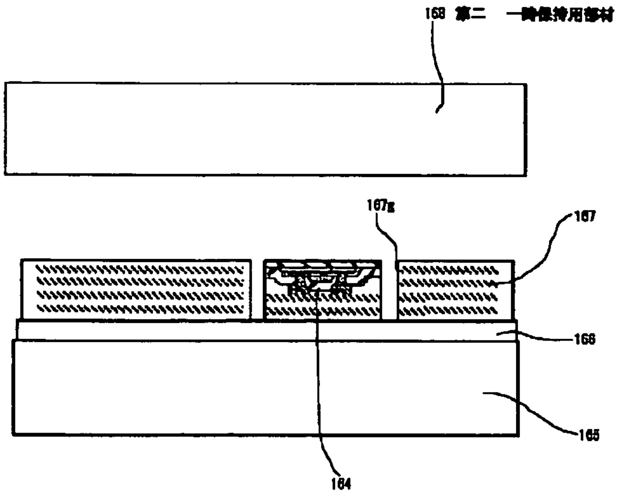
[Drawing 33]



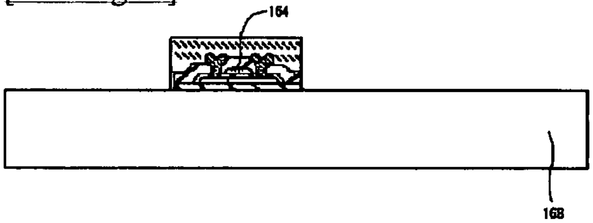
[Drawing 28]



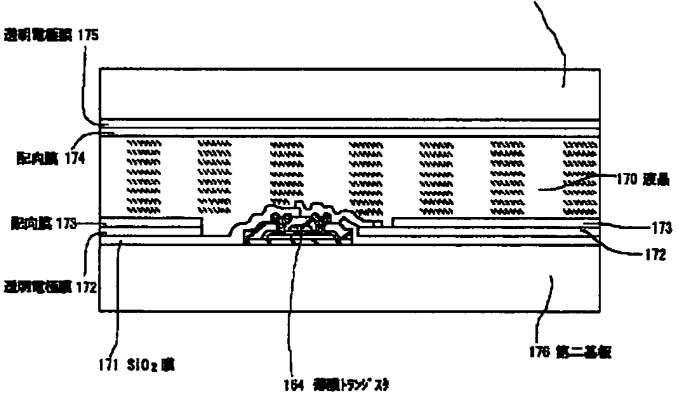
[Drawing 29]



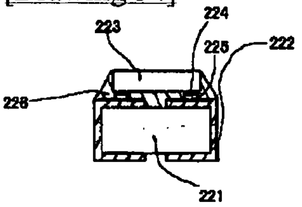
[Drawing 30]



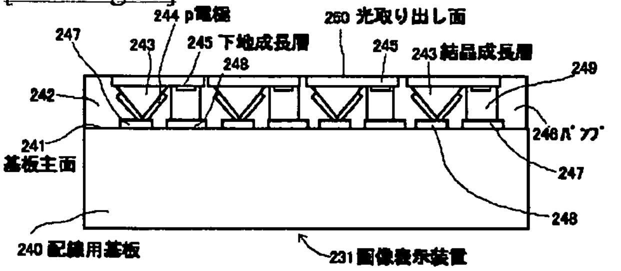
[Drawing 31]



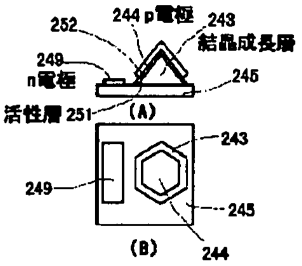
[Drawing 34]



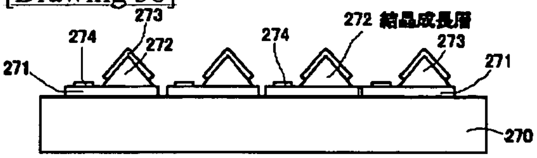
[Drawing 35]



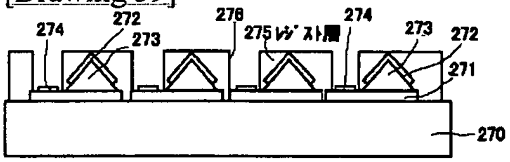
[Drawing 36]



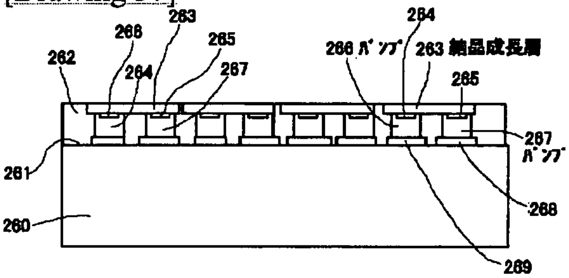
[Drawing 38]



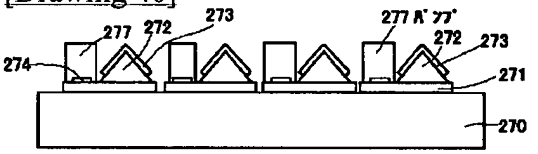
[Drawing 39]



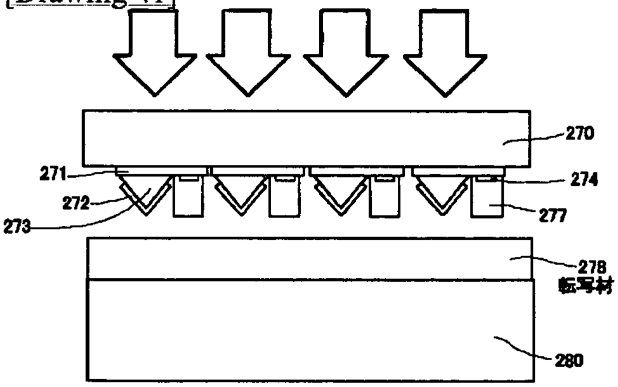
[Drawing 37]



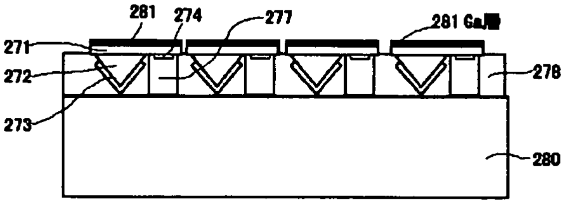
[Drawing 40]



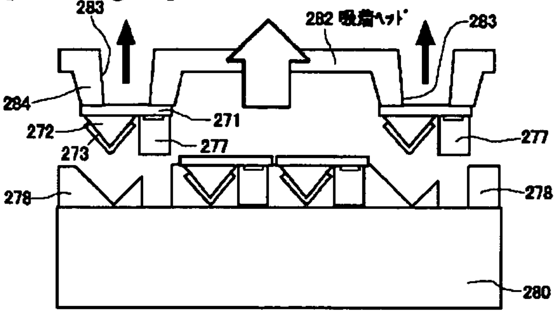
[Drawing 41]



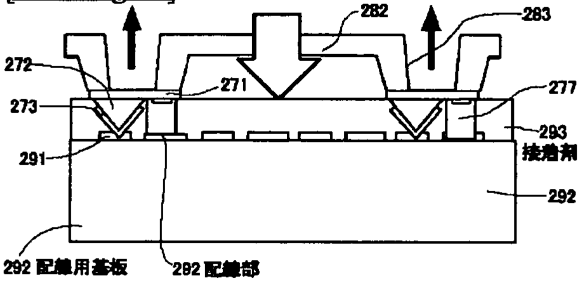
[Drawing 42]



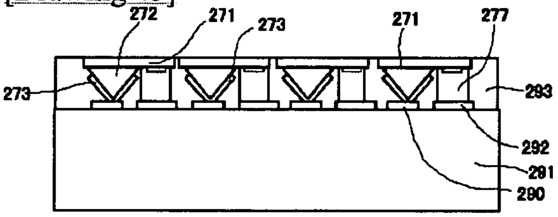
[Drawing 43]



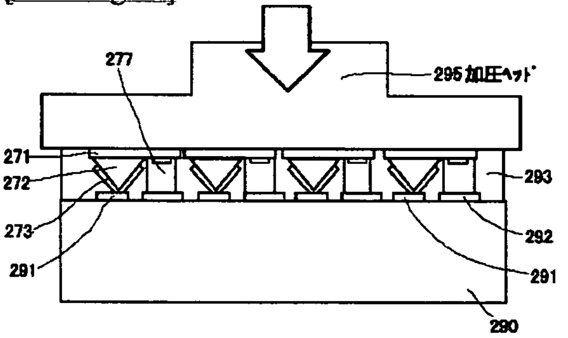
[Drawing 44]



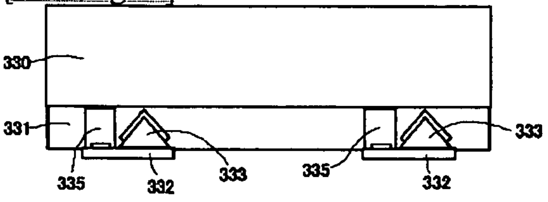
[Drawing 45]



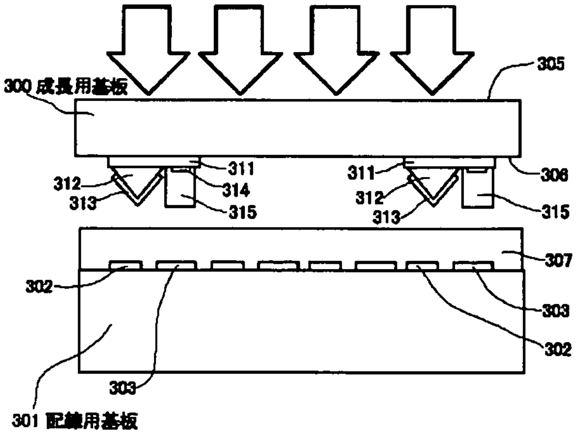
[Drawing 46]



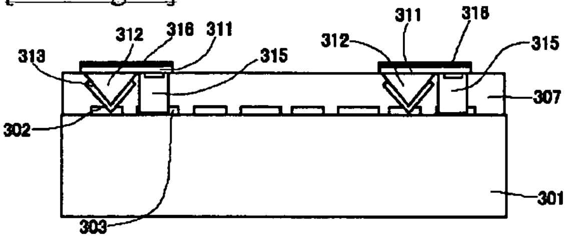
[Drawing 51]



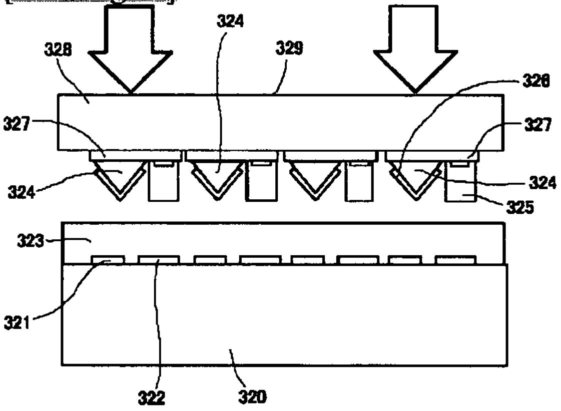
[Drawing 47]



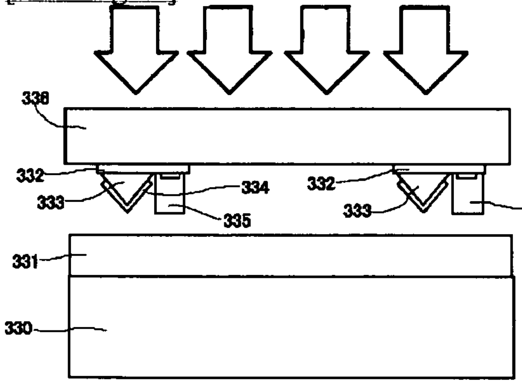
[Drawing 48]



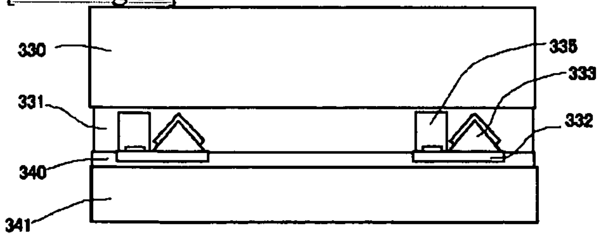
[Drawing 49]



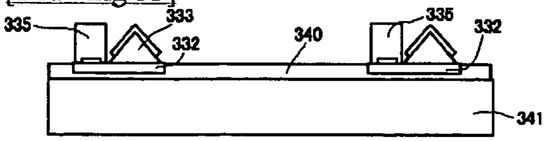
[Drawing 50]



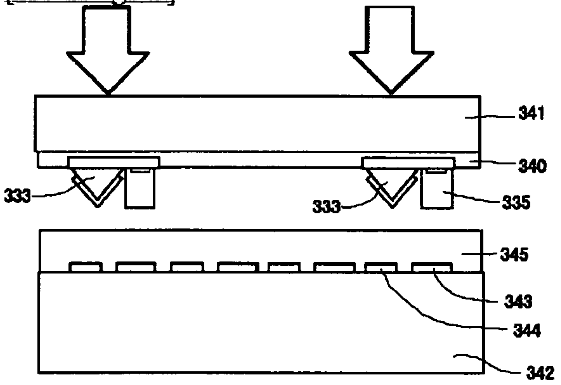
[Drawing 52]



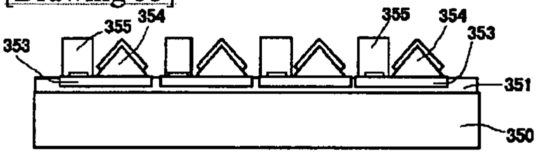
[Drawing 53]



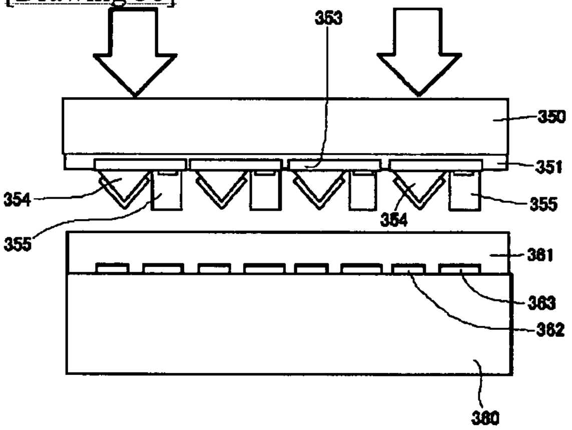
[Drawing 54]



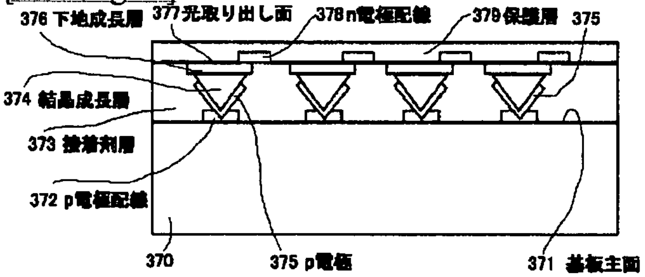
[Drawing 55]



[Drawing 56]



[Drawing 57]



[Translation done.]

(19)日本国特許庁（ＪＰ）

(12) **公開特許公報**（Ａ）

(11)特許出願公開番号
特開2002－261335
（P2002－261335A）

(43)公開日　平成14年９月13日(2002.9.13)

(51)Int.Cl.^{7}	識別記号	ＦＩ	テーマコード゛（参考）
Ｈ０１Ｌ　33/00		Ｈ０１Ｌ　33/00　Ｎ	５Ｃ０９４
Ｇ０９Ｆ　9/30	３３０	Ｇ０９Ｆ　9/30　３３０Ｚ	５Ｆ０４１
	３３８	３３８	
9/33		9/33　Ｚ	
9/35		9/35	

審査請求　未請求　請求項の数53　ＯＬ　（全 33 頁）

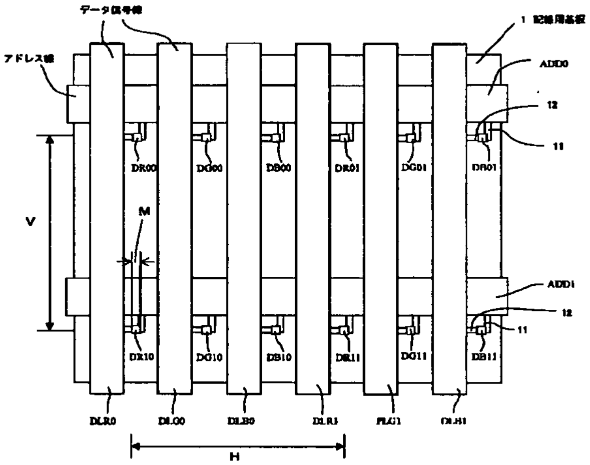
(21)出願番号　特願2001－200113(P2001－200113)
(22)出願日　平成13年６月29日(2001.6.29)
(31)優先権主張番号　特願2000－217953(P2000－217953)
(32)優先日　平成12年７月18日(2000.7.18)
(33)優先権主張国　日本（ＪＰ）
(31)優先権主張番号　特願2000－217988(P2000－217988)
(32)優先日　平成12年７月18日(2000.7.18)
(33)優先権主張国　日本（ＪＰ）
(31)優先権主張番号　特願2000－396225(P2000－396225)
(32)優先日　平成12年12月26日(2000.12.26)
(33)優先権主張国　日本（ＪＰ）

(71)出願人　000002185
ソニー株式会社
東京都品川区北品川６丁目７番35号
(72)発明者　岩渕　寿章
東京都品川区北品川６丁目７番35号　ソニー株式会社内
(72)発明者　大畑　豊治
東京都品川区北品川６丁目７番35号　ソニー株式会社内
(74)代理人　100110434
弁理士　佐藤　勝

最終頁に続く

(54)【発明の名称】　画像表示装置及び画像表示装置の製造方法

(57)【要約】
【課題】　解像度や画質、発光効率などの諸特性に優れ、且つ大画面化が容易で、製造コストの低減も実現できる画像表示装置とその製造方法を提供する。
【解決手段】　複数の発光素子が配列され所要の画像信号に対応して画像を表示する画像表示装置である。発光素子は一個の素子の占有面積が２５μｍ^{2}以上１００００μｍ^{2}以下とされて配線用基板に実装される。実装に際しては、例えば第一基板上で素子が配列された状態よりは離間した状態となるように素子を転写して一時保持用部材に保持させる第一転写工程と、一時保持用部材に保持された素子をさらに離間して第二基板上に転写する第二転写工程との２段階の拡大転写を行う。また、発光素子の結晶成長によって形成される結晶成長層が基板主面の法線方向において結晶成長時とは倒置するように配線用基板に実装する。



【特許請求の範囲】

【請求項１】　複数の発光素子が配列され所要の画像信号に対応して画像を表示する画像表示装置において、一個の前記発光素子の占有面積が２５μｍ^{2}以上で１００００μｍ^{2}以下とされ、前記各発光素子はそれぞれ配線用基板に実装されたものであることを特徴とする画像表示装置。

【請求項２】　各発光素子の占有面積に対する当該画像表示装置上の一画素分の占有面積の比が１０以上４０００００以下であることを特徴とする請求項１記載の画像表示装置。

【請求項３】　各発光素子の占有面積に対する当該画像表示装置上の一画素分の占有面積の比が１０以上１０００００以下であることを特徴とする請求項２記載の画像表示装置。

【請求項４】　前記発光素子は窒化物半導体発光素子、砒化物半導体発光素子、および燐化物半導体発光素子から選ばれた素子からなることを特徴とする請求項１記載の画像表示装置。

【請求項５】　前記発光素子は互いに波長を異ならせた３つの発光素子の組からなる画素を構成することを特徴とする請求項１記載の画像表示装置。

【請求項６】　前記発光素子に電気的に接続され該発光素子を流れる電流保持するための電流保持回路が各素子毎に形成されることを特徴とする請求項１記載の画像表示装置。

【請求項７】　前記電流保持回路は個別のチップ状に形成され且つ各発光素子と同様に前記配線用基板に実装されたものであることを特徴とする請求項１記載の画像表示装置。

【請求項８】　前記電流保持回路を形成した前記電流保持回路のチップと前記発光素子は略同一のサイズを有することを特徴とする請求項７記載の画像表示装置。

【請求項９】　複数の発光素子が配列され所要の画像信号に対応して画像を表示する画像表示装置の製造方法において、所要の配線をマトリクス状に配設した配線用基板を用意すると共に、個別のチップに分離された一個の素子占有面積が２５μｍ^{2}以上で１００００μｍ^{2}以下とされる複数の発光素子を用意し、該発光素子を前記配線に接続するように実装して画像表示装置を構成することを特徴とする画像表示装置の製造方法。

【請求項１０】　所要の素子形成用基板上に半導体層を積層し、該半導体層に前記複数の発光素子を並べて形成した後、各発光素子毎に分離し、その分離した各発光素子を前記配線用基板に実装することを特徴とする請求項９記載の画像表示装置の製造方法。

【請求項１１】　前記発光素子の素子間の領域に前記素子形成用基板の基板表面に達する溝を各発光素子を囲むように形成し、該溝に囲まれた各発光素子を前記素子形成用基板から分離させ、その分離された各発光素子を前記配線用基板に実装することを特徴とする請求項１０記載の画像表示装置の製造方法。

【請求項１２】　前記分離された各発光素子の前記配線用基板への実装は吸着用治具に発光素子の表面または裏面を吸着させながら前記配線用基板に素子毎に搭載することで行うことを特徴とする請求項１０記載の画像表示装置の製造方法。

【請求項１３】　前記各発光素子の前記素子形成用基板からの分離は、該素子形成用基板の裏面からのエネルギービームの照射を利用することを特徴とする請求項１０記載の画像表示装置の製造方法。

【請求項１４】　前記素子形成用基板の裏面からのエネルギービームの照射前に、前記素子形成用基板上の各発光素子を一時保持用基板に保持させ、前記エネルギービームの照射後に各発光素子を前記素子形成用基板から分離させ、各発光素子を前記一時保持用基板に保持させることを特徴とする請求項１３記載の画像表示装置の製造方法。

【請求項１５】　前記一時保持用基板は全面に粘着材が形成され、その粘着材に前記発光素子の表面が一時的に保持されることを特徴とする請求項１４記載の画像表示装置の製造方法。

【請求項１６】　前記分離された各発光素子の前記配線用基板への実装は前記発光素子表面の電極部分を前記配線用基板上の導電材に圧着することで行うことを特徴とする請求項１０記載の画像表示装置の製造方法。

【請求項１７】　所要の基板上に半導体層を積層し、該半導体層に複数の発光素子を並べて形成した後、各発光素子毎に分離すると共に各発光素子を前記基板からも分離することを特徴とする発光素子の製造方法。

【請求項１８】　前記各発光素子と前記基板と間の分離は、該基板の裏面からのエネルギービームの照射を利用することを特徴とする請求項１７記載の発光素子の製造方法。

【請求項１９】　前記エネルギービームの照射前に、前記各発光素子を一時保持用基板に保持させ、前記エネルギービームの照射後に各発光素子を前記基板から分離させ、各発光素子を前記一時保持用基板に保持させることを特徴とする請求項１７記載の発光素子の製造方法。

【請求項２０】　前記一時保持用基板は全面に粘着材が形成され、その粘着材に前記発光素子の表面が一時的に保持されることを特徴とする請求項１９記載の発光素子の製造方法。

【請求項２１】　第一基板上に配列された複数の素子を第二基板上に配列する素子の配列方法において、前記第一基板上で前記素子が配列された状態よりは離間した状態となるように前記素子を転写して一時保持用部材に該素子を保持させる第一転写工程と、前記一時保持用部材に保持された前記素子をさらに離間して前記第二基板上に転写する第二転写工程を有することを特徴とする素子

の配列方法。

【請求項２２】　前記第一転写工程で離間させる距離が前記第一基板上に配列された素子のピッチの略整数倍になっており且つ前記第二転写工程で離間させる距離が前記第一転写工程で前記一時保持用部材に配列させた素子のピッチの略整数倍になっていることを特徴とする請求項２１記載の素子の配列方法。

【請求項２３】　前記第一転写工程後に素子を樹脂で固める工程と、前記素子の電極を該樹脂上に形成する工程と、前記樹脂をダイシングする工程を有することを特徴とする請求項２１記載の素子の配列方法。

【請求項２４】　前記第一基板から選択的に転写される前記素子は、前記第一基板と前記一時保持用部材と対峙した時に離間させる距離に存在する前記素子であることを特徴とする請求項２１記載の素子の配列方法。

【請求項２５】　前記一時保持用部材から選択的に転写される前記素子は、前記一時保持用部材と前記第二基板と対峙した時に離間させる距離に存在する前記素子であることを特徴とする請求項２１記載の素子の配列方法。

【請求項２６】　前記第二基板上では、異なる前記一時保持用部材から転写された素子が隣に位置することを特徴とする請求項２１記載の素子の配列方法。

【請求項２７】　前記第一基板から前記一時保持用部材への転写および前記一時保持用部材から前記第二基板への転写は機械的手段または光学的手段の少なくとも一方を用いて行われることを特徴とする請求項２１記載の素子の配列方法。

【請求項２８】　前記機械的手段は各素子に力学的エネルギーを加えながら選択的に素子を転写できる手段であることを特徴とする請求項２７記載の素子の配列方法。

【請求項２９】　前記機械的手段は前記素子を選択的に吸着することで該素子を転写できる手段であることを特徴とする請求項２７記載の素子の配列方法。

【請求項３０】　前記光学的手段は各素子に光照射による光エネルギーを加えながら選択的に転写することを特徴とする請求項２７記載の素子の配列方法。

【請求項３１】　前記第一基板は透光性であることを特徴とする請求項３０記載の素子の配列方法。

【請求項３２】　前記素子は窒化物半導体を用いた半導体素子であり、前記光照射はレーザービームであることを特徴とする請求項３１記載の素子の配列方法。

【請求項３３】　前記素子は発光素子、液晶制御素子、光電変換素子、圧電素子、薄膜トランジスタ素子、薄膜ダイオード素子、抵抗素子、スイッチング素子、微小磁気素子、微小光学素子から選ばれた素子若しくはその部分であることを特徴とする請求項２１記載の素子の配列方法。

【請求項３４】　前記素子は前記第一基板上に作成されることを特徴とする請求項２１記載の素子の配列方法。

【請求項３５】　前記一時保持用部材に前記素子が保持された状態で、配線の一部が前記素子に形成されることを特徴とする請求項２１記載の素子の配列方法。

【請求項３６】　前記配線の一部は電極パッドであることを特徴とする請求項２１記載の素子の配列方法。

【請求項３７】　発光素子若しくは液晶制御素子をマトリクス状に配置した画像表示装置の製造方法において、第一基板上で発光素子若しくは液晶制御素子が配列された状態よりは離間した状態となるように前記発光素子若しくは液晶制御素子を転写して一時保持用部材に前記発光素子若しくは液晶制御素子を保持させる第一転写工程と、前記一時保持用部材に保持された前記発光素子若しくは液晶制御素子をさらに離間して第二基板上に転写する第二転写工程と、前記各発光素子若しくは液晶制御素子に接続させる配線を形成する配線形成工程とを有することを特徴とする画像表示装置の製造方法。

【請求項３８】　前記発光素子若しくは前記液晶制御素子は異なる波長に対応する複数の素子の組み合わせが１つの画素を形成するものとされることを特徴とする請求項３７記載の画像表示装置の製造方法。

【請求項３９】　前記一時保持用部材に前記発光素子若しくは液晶制御素子が保持された状態で、電極パッドが前記発光素子若しくは液晶制御素子に形成され、前記配線形成工程では前記電極パッドに配線がなされることを特徴とする請求項３７記載の画像表示装置の製造方法。

【請求項４０】　複数の発光素子を配線用基板の基板主面上に配列して実装した構造を有する画像表示装置において、前記発光素子の結晶成長によって形成される結晶成長層が前記基板主面の法線方向において結晶成長時とは倒置されて前記配線用基板に実装されることを特徴とする画像表示装置。

【請求項４１】　前記発光素子は結晶成長時の基板側が光取り出し窓となる結晶成長層を有し、前記発光素子は前記配線用基板に実装される前に成長用基板から分離されることを特徴とする請求項４０記載の画像表示装置。

【請求項４２】　前記発光素子は基板主面に対して傾斜した傾斜結晶面を有する前記結晶成長層に第１導電層、活性層、及び第２導電層が形成され、前記第１導電層と接続される第１電極と、前記第２導電層と接続する第２電極は成長用基板からの高さがほぼ同程度とされることを特徴とする請求項４０記載の画像表示装置。

【請求項４３】　前記発光素子は基板主面に対して傾斜した傾斜結晶面を有する前記結晶成長層に第１導電層、活性層、及び第２導電層が形成され、前記第１導電層と接続される第１電極と、前記第２導電層と接続する第２電極は前記基板主面の法線方向において前記結晶成長層を挟んでそれぞれ分けられて形成されることを特徴とする請求項４０記載の画像表示装置。

【請求項４４】　前記結晶成長層は選択成長により形成されたウルツ鉱型の窒化物半導体からなることを特徴と

する請求項４０記載の画像表示装置。

【請求項４５】　前記結晶成長層は選択成長により形成された六角錐形状若しくは六角台形状からなることを特徴とする請求項４０記載の画像表示装置。

【請求項４６】　成長用基板上に選択成長により基板側が開いた形状となる結晶成長層を形成し、該結晶成長層に第１導電層、活性層、及び第２導電層を形成して発光素子を構成し、前記第１導電層と接続する第１電極と、前記第２導電層と接続する第２電極を成長用基板からの高さがほぼ同程度となるように形成し、前記結晶成長層を前記成長用基板から分離して配線用基板に倒置して実装することを特徴とする画像表示装置の製造方法。

【請求項４７】　前記第１及び第２電極の少なくとも一方には接続部材が両者の高さがほぼ同程度となるように接続されることを特徴とする請求項４６記載の画像表示装置の製造方法。

【請求項４８】　前記配線用基板への実装は吸着用治具に発光素子の表面または裏面を吸着させながら前記配線用基板に素子毎に搭載することで行うことを特徴とする請求項４６記載の画像表示装置の製造方法。

【請求項４９】　前記各発光素子の前記成長用基板からの分離は、該成長用基板の裏面からのエネルギービームの照射を利用することを特徴とする請求項４６記載の画像表示装置の製造方法。

【請求項５０】　前記各発光素子を分離するためのエネルギービームの照射は、各発光素子に対して選択的に行われることを特徴とする請求項４９記載の画像表示装置の製造方法。

【請求項５１】　前記成長用基板の裏面からのエネルギービームの照射前に、前記素子形成用基板上の各発光素子を転写用基板に保持させ、前記エネルギービームの照射後に各発光素子を前記成長用基板から分離させ、各発光素子を前記転写用基板に保持させることを特徴とする請求項４９記載の画像表示装置の製造方法。

【請求項５２】　複数の素子を配線用基板の基板主面上に配列して実装した構造を有する素子実装基板において、前記素子の結晶成長によって形成される結晶成長層が前記基板主面の法線方向において結晶成長時とは倒置されて前記配線用基板に実装されていることを特徴とする素子実装基板。

【請求項５３】　各素子の前記結晶成長層の傾斜した傾斜結晶面以外の平坦面は基板表面上ほぼ面一となるように実装されることを特徴とする請求項５２記載の素子実装基板。

【発明の詳細な説明】

【０００１】

【発明の属する技術分野】本発明は、発光素子がマトリクス状に配列され、画像信号に応じた画像表示を行う画像表示装置、その画像表示装置の製造方法、その画像表示装置に使用して好適な発光素子の製造方法に関する。また、半導体発光素子や液晶制御素子などの素子を基板上などに並べる配列方法および画像表示装置の製造方法に関し、特に転写工程によって微細加工された素子をより広い領域に転写する素子の配列方法および画像表示装置の製造方法に関する。さらには、発光素子の実装方向を工夫した画像表示装置、素子を配列させた素子実装基板、画像表示装置の製造方法に関する。

【０００２】

【従来の技術】軽量で薄型の画像表示装置として、種々の表示装置が開発されている。このような画像表示装置の主なカテゴリーとしては、例えば発光ダイオード（ＬＥＤ）を用いた装置、液晶ディスプレイを用いた装置、プラズマディスプレイを用いた装置などがある。これら画像表示装置は、コンピューター技術の進展と共に、その適用範囲が広がりつつあり、例えば対角サイズで３０センチから１５０センチ程度の大きさの装置は、テレビジョン受像機、ビデオ再生装置、ゲーム機器の出力装置などに用いられ、また、それより小さいなサイズのものでは、例えば自動車搭載型案内装置や録画装置のモニター画面などに用いられている。

【０００３】

【発明が解決しようとする課題】ところが、それらの画像表示装置のいずれもが解像度、輝度、光出力対電力効率、画質などの特性の点や、大画面化、コスト面などで問題を抱えている。例えば、発光ダイオードをマトリクス状に配列した発光ダイオードアレイを用いる装置では、個々の発光ダイオードを集合的に用いてアレイを構成する。ところが、個々の発光ダイオードはそれぞれパッケージに収納されていて数ミリ程度のサイズがあり、その結果、一画素の大きさも大きくなって解像度が低下してしまう。同時に、発光ダイオードアレイを用いる画像表示装置では、画素当たりのコストが高くなり、特に大画面の装置を構成した場合には、その製品価格が高いものになってしまう。

【０００４】液晶ディスプレイを用いた画像表示装置では、表示装置を構成するガラスなどの基板を真空にした膜形成装置等に入れ、フォトリソグラフィー技術を用いてトランジスタ等の素子の形成や配線の形成を行っており、特に液晶装置の解像度を高くしようとした場合には、ミクロンオーダーのプロセス制御が必要となる。従って、製品の歩留りを向上させるには厳格なプロセス管理が必要となり、大画面の液晶表示装置を作成しようとする場合では、コストが高くなってしまう。また、液晶表示は見る角度によってコントラストや色合いが変化する視野角依存性があり、色を変化させる場合の反応速度が遅いといった問題も抱えている。

【０００５】また、プラズマディスプレイを用いた装置では、画素単位の狭い空間で放電を生じさせ、発生する電離ガスからの紫外光によって蛍光体を励起して可視光を発生させるというメカニズムを利用している。プラズ

マディスプレイを用いた装置では、このため発光効率そのものが高くはなく、消費電力が多くなってしまう。また、蛍光体による外からの光が反射して、コントラストが低下するという問題点も発生し、色再現範囲が狭いと言った問題も生ずる。

【０００６】従って、上記画像表示装置は、そのいずれもが大型画面化が容易ではなく且つ製造コストが高くなり、それぞれ解像度やプロセス、画質、発光効率などの問題を抱えたものとなっている。

【０００７】そこで、本発明の上述の技術的な課題に鑑み、解像度や画質、発光効率などの諸特性に優れ、且つ大画面化が容易で、製造コストの低減も実現できる画像表示装置の提供を目的とする。また、本発明の他の目的は、そのような高性能の画像表示装置を製造するための製造方法の提供を目的とする。さらに、本発明の更に他の目的は、画像表示装置を構成する発光素子の製造方法を提供することである。さらにまた、本発明は、微細加工された素子をより広い領域に転写する際に、転写後も位置合わせ精度が損なわれることもなく、また配線不良などの問題も解決できる素子の配列方法および画像表示装置の製造方法を提供することを目的とする。

【０００８】

【課題を解決するための手段】本発明の画像表示装置は、複数の発光素子が配列され所要の画像信号に対応して画像を表示する画像表示装置において、一個の前記発光素子の占有面積が２５μm^2以上で１００００μm^2以下とされ、前記各発光素子はそれぞれ配線用基板に実装されたものであることを特徴とする。一個の前記発光素子の占有面積が２５μm^2以上で１００００μm^2以下とされることから、個々の発光素子自体は微小なサイズとなり、発光素子自体を高密度に配線用基板に配設することが可能である。

【０００９】本発明の好適な画像表示装置においては、各発光素子の占有面積に対する当該画像表示装置上の一画素分の占有面積の比が１０以上４００００以下とされ、より好ましくは１０以上１００００以下とされる。

【００１０】本発明の画像表示装置に使用される発光素子は、微小なサイズを以って実装が可能な素子であれば特に限定されるものではないが、その一例としては、発光ダイオードや半導体レーザーなどのデバイスを挙げることができ、特に、窒化物半導体発光素子、砒化物半導体発光素子、および燐化物半導体発光素子から選んで構成することができる。このような発光素子は、画像表示のカラー化のために、互いに波長を異ならせた３つの発光素子の組からなる画素を構成することできる。ここで典型的には赤、緑、青の各色の発光素子を組合せることでカラー画面を構成できる。

【００１１】また、本発明は、複数の発光素子が配列され所要の画像信号に対応して画像を表示する画像表示装置の製造方法において、所要の配線をマトリクス状に配設した配線用基板を用意すると共に、個別のチップに分離された複数の発光素子を用意し、該発光素子を前記配線に接続するように実装して画像表示装置を構成することを特徴とする。発光素子が微小なサイズであるために高密度に配線用基板に配設することが可能であり、また、個々の発光素子を完成させた後に配線用基板に対して実装するために歩留りは良好であり、大画面化も容易である。

【００１２】このような画像表示装置の製造方法において、所要の素子形成用基板上に半導体層を積層し、該半導体層に複数の発光素子を並べて形成した後、各発光素子毎に分離し、その分離した各発光素子を配線用基板に実装することができ、発光素子の素子間の領域に素子形成用基板の基板表面に達する溝を各発光素子を囲むように形成し、該溝に囲まれた各発光素子を素子形成用基板から分離させ、その分離された各発光素子を前記配線用基板に実装することができる。

【００１３】より好ましい実施の形態の一例としては、分離された各発光素子の配線用基板への実装は吸着用治具に発光素子の表面または裏面を吸着させながら配線用基板に素子毎に搭載することで行うことができ、溝に囲まれた各発光素子の素子形成用基板からの分離は、該素子形成用基板の裏面からのエネルギービームの照射を利用するようにすることができる。このエネルギービームの照射前に、素子形成用基板上の各発光素子を一時保持用基板に保持させ、前記エネルギービームの照射後に各発光素子を素子形成用基板から分離させ、各発光素子を一時保持用基板に保持させても良い。その場合に一時保持用基板は全面に粘着材が形成され、その粘着材に前記発光素子の表面が一時的に保持されても良い。また、分離された各発光素子の前記配線用基板への実装は発光素子表面の電極部分を前記配線用基板上の導電材に圧着することで行うようにしても良い。

【００１４】また、本発明は前述の画像表示装置を構成する発光素子の製造方法についても提供するものであり、本発明の発光素子の製造方法は、所要の基板上に半導体層を積層し、該半導体層に複数の発光素子を並べて形成した後、各発光素子毎に分離すると共に各発光素子を前記基板からも分離することを特徴とする。

【００１５】発光素子の製造方法の好ましい一例においては、前記各発光素子と前記基板と間の分離は、該基板の裏面からのエネルギービームの照射が利用され、前記エネルギービームの照射前に、前記各発光素子を一時保持用基板に保持させ、前記エネルギービームの照射後に各発光素子を前記基板から分離させ、各発光素子を一時保持用基板に保持させることが好ましい。また、一時保持用基板は全面に粘着材が形成され、その粘着材に前記発光素子の表面が一時的に保持されるようにして良い。

【００１６】一方、本発明の素子の配列方法は、第一基板上に配列された複数の素子を第二基板上に配列する素

子の配列方法において、前記第一基板上で前記素子が配列された状態よりは離間した状態となるように前記素子を転写して一時保持用部材に該素子を保持させる第一転写工程と、前記一時保持用部材に保持された前記素子をさらに離間して前記第二基板上に転写する第二転写工程を有することを特徴とする。

【００１７】上記方法によれば、一時保持用部材に素子を保持させた時点で既に、素子間の距離が大きくされ、その広がった間隔を利用して比較的サイズの大きな電極や電極パッドなどを設けることが可能となる。続く第二転写工程では一時保持用部材の比較的サイズの大きな電極や電極パッドなどを利用した配線が行われるために、素子サイズに比較して最終的な装置のサイズが著しく大きな場合であっても容易に配線を形成できる。

【００１８】また、上記素子の配列方法を応用した本発明の画像表示装置の製造方法は、発光素子若しくは液晶制御素子をマトリクス状に配置した画像表示装置を製造する方法であって、第一基板上で発光素子若しくは液晶制御素子が配列された状態よりは離間した状態となるように前記発光素子若しくは液晶制御素子を転写して一時保持用部材に前記発光素子若しくは液晶制御素子を保持させる第一転写工程と、前記一時保持用部材に保持された前記発光素子若しくは液晶制御素子をさらに離間して第二基板上に転写する第二転写工程と、前記各発光素子若しくは液晶制御素子に接続させる配線を形成する配線形成工程とを有することを特徴とする。

【００１９】上記画像表示装置の製造方法によれば、画像表示装置の画像表示部分が発光素子若しくは液晶制御素子をマトリクス状に配置することで構成される。第一基板上の発光素子若しくは液晶制御素子は、密な状態すなわち集積度を高くして微細加工を施して作成でき、一時保持用部材に離間しながら転写された時点で広がった間隔を利用して比較的サイズの大きな電極や電極パッドなどを設けることが可能となる。したがって、前述の素子の配列方法と同様に、第二転写後の配線を容易に形成できる。

【００２０】本発明は、上記に加えて発光素子の実装に工夫を施した画像表示装置、その製造方法を提供する。すなわち、かかる本発明の画像表示装置は、複数の発光素子を配線用基板の基板主面上に配列して実装した構造を有する画像表示装置において、前記発光素子の結晶成長によって形成される結晶成長層が前記基板主面の法線方向において結晶成長時とは倒置されて配線用基板に実装されることを特徴とする。

【００２１】また、本発明の画像表示装置は、前記構成において、発光素子が結晶成長時の基板側が光取り出し窓となる結晶成長層を有し、各発光素子は前記配線用基板に実装される前に成長用基板から分離されること構造とすることができ、また、前記構成において、発光素子は基板主面に対して傾斜した傾斜結晶面を有する前記結晶成長層に第１導電層、活性層、及び第２導電層が形成され、前記第１導電層と接続される第１電極と、前記第２導電層と接続する第２電極は成長用基板からの高さがほぼ同程度とされる構造とすることができる。また、倒置された結晶成長層を有する画像表示装置であって、活性層を挟む第１導電層と第２導電層を有し、第１導電層と接続される第１電極と、第２導電層と接続する第２電極は前記基板主面の法線方向において前記結晶成長層を挟んでそれぞれ分けられて形成される構造とすることもできる。

【００２２】さらに、本発明の画像表示装置の製造方法は、成長用基板上に選択成長により基板側が開いた形状となるとなる結晶成長層を形成し、該結晶成長層に第１導電層、活性層、及び第２導電層を形成して発光素子を構成し、前記第１導電層と接続する第１電極と、前記第２導電層と接続する第２電極を成長用基板からの高さがほぼ同程度となるように形成し、前記結晶成長層を前記成長用基板から分離して配線用基板に倒置して実装することを特徴とする。

【００２３】また、本発明の素子実装基板は、複数の素子を配線用基板の基板主面上に配列して実装した構造を有する基板において、前記素子の結晶成長によって形成される結晶成長層が前記基板主面の法線方向において結晶成長時とは倒置されて前記配線用基板に実装されていることを特徴とする。

【００２４】上記本発明の画像表示装置においては、発光素子の結晶成長層が基板主面の法線方向において結晶成長時とは倒置されることから、電極側を結晶成長層の上側に形成した場合であっても倒置によって配線用基板に対峙する下側に位置することになり、配線用基板上に配線層を形成することで、実装の際に容易に電気的接続を図ることができる。従って、パッケージ形態する必要がなく、高密度に発光素子を配列することもできる。

【００２５】また、本発明の画像表示装置の製造方法においては、結晶成長層が選択成長によって形成されるため、簡単に基板主面に対して傾斜した傾斜結晶面を有する結晶成長層を形成することができ、従って、結晶成長層を倒置した場合に、光に取り出し窓を上面とすることが容易となる。また、前記第２導電層と接続する第２電極を成長用基板からの高さがほぼ同程度となるようにすることで、配線用基板との電気的な接続を容易なものとすることができる。

【００２６】

【発明の実施の形態】以下、本発明を適用した画像表示装置、画像表示装置の製造方法、さらには発光素子の製造方法、素子の配列方法、素子実装基板について、図面を参照しながら詳細に説明する。

【００２７】図１は第１の実施例の画像表示装置の要部のレイアウトを示す図であり、図１では垂直水平方向に２画素分ずつの要部を図示している。本実施例の画像表

示装置では、配線用基板１の主面上に水平方向に延在された複数本のアドレス線ＡＤＤ０、ＡＤＤ１が形成され、さらに図示しない層間絶縁膜を介して垂直方向に延在された複数本のデータ線ＤＬＲ０～ＤＬＢ１が形成されている。配線用基板１は例えばガラス基板や、合成樹脂又は絶縁層で被覆された金属基板、或いはシリコン基板等の半導体製造に汎用な基板であり、アドレス線やデータ線を求められる精度で形成可能な基板であればどのような基板であっても良い。

【００２８】アドレス線ＡＤＤ０、ＡＤＤ１は導電性の優れた金属材料層や半導体材料層と金属材料層の組み合わせ等によって形成され、その線幅は図１に示すように発光ダイオードのサイズMに比較して広い幅にすることができる。これは次に説明するように、一個の前記発光素子の占有面積が２５μｍ^{2}以上で１００００μｍ^{2}以下とされた微小なサイズの発光ダイオードを実装していることから実現できるものであり、従って、順次画素を走査して所要の画像を出力させる場合のアドレス線自体の抵抗による遅れを極力低減することができる。このアドレス線ＡＤＤ０，ＡＤＤ１は水平方向に延長されており、各画素当たり１本のアドレス線が通過する。従って、水平方向に隣接する画素同士では共通のアドレス線が選択に用いられる。

【００２９】データ線ＤＬＲ０～ＤＬＢ１は、アドレス線と同様に、導電性の優れた金属材料層や半導体材料層と金属材料層の組み合わせ等によって形成され、その線幅は図１に示すように配線用基板１の専有面積の約半分程度を占めるように形成することもできる。このような広い線幅もアドレス線と同様に、一個の発光素子の占有面積が２５μｍ^{2}以上で１００００μｍ^{2}以下とされ微小なサイズの発光ダイオードを実装しているために可能である。これらデータ線ＤＬＲ０～ＤＬＢ１は垂直方向に延長されており、各画素当たり発光ダイオードの数に応じて３本のデータ線が使用されている。例えば、図中左上の画素の発光ダイオードは、赤色発光ダイオードＤＲ００、緑色発光ダイオードＤＧ００、および青色発光ダイオードＤＢ００からなり、データ線ＤＬＲ０～ＤＬＢ０も各発光色ごとに設けられている。データ線ＤＬＲ０～ＤＬＢ１は垂直方向に隣接する画素の同じ発光色のダイオードの間では共通のデータ線が利用される。

【００３０】本実施例の画像表示装置は、発光ダイオードをマトリクス状に配列して、所要の画像信号（映像信号すなわち動画用信号を含む。以下同様。）に応じた発光を行う。この駆動方法としては、アクティブマトリクス型液晶表示装置と同様の点順次または線順次方式で本実施例の画像表示装置は駆動される。発光ダイオードは、例えば、青色及び緑色の発光ダイオード用としてサファイヤ基板上に成長された窒化ガリウム系のダブルヘテロ構造多層結晶を用いることができ、赤色の発光ダイオード用として砒化ガリウム基板上に成長された砒化アルミニウムガリウムまたは燐化インジウムアルミニウムガリウム系のダブルヘテロ構造多層結晶を用いることができる。発光ダイオードは互いに波長を異ならせた３つの発光素子の組からなる画素を構成するが、異なる波長の組は赤、緑、青に限らず、他の色の組であっても良い。

【００３１】本実施例の画像表示装置においては、各画素内において、水平方向に赤色の発光ダイオードＤＲ００、ＤＲ０１、ＤＲ１０、ＤＲ１１、次いで緑色の発光ダイオードＤＧ００、ＤＧ０１、ＤＧ１０、ＤＧ１１、次いで青色の発光ダイオードＤＢ００、ＤＢ０１、ＤＢ１０、ＢＧ１１が並んでいる。例えば、図中左上の画素の発光ダイオードは、赤色発光ダイオードＤＲ００、緑色発光ダイオードＤＧ００、および青色発光ダイオードＤＢ００の順にダイオードが配列されており、これら３つの発光ダイオードが１つの画素の組を構成する。

【００３２】ここで、各発光ダイオードは、例えばそれぞれ略正方形の形状を有し、非パッケージ状態のまま或いは微小パッケージ状態（例えば１ｍｍサイズ以下程度）のまま実装されるチップ構造を有している。図１のレイアウト図では、発光ダイオードの詳細な層構造について図示しないが、それぞれ発光ダイオードの平面形状は略正方形であり、その略正方形の発光ダイオードチップを実装することで、発光ダイオードのマトリクス状の配列が構成されている。各発光ダイオードの位置は、アドレス線ＡＤＤ０、ＡＤＤ１とデータ線ＤＬＲ０～ＤＬＢ１の交差位置に対応した位置になっており、各発光ダイオードはアドレス線に接続した電極パット部１１を介して電気的にアドレス線に接続され、同様に、データ線に接続した電極パット部１２を介して電気的にデータ線に接続される。電極パッド部１１は垂直方向に延在する小さい帯状領域であり、電極パッド部１２は水平方向に延在する小さい帯状領域である。各発光ダイオードはこれら電極パッド部１１、１２を介して電気的にアドレス線およびデータ線に接続され点順次或いは線順次の方式で駆動される。

【００３３】一個の発光ダイオードの素子占有面積は２５μｍ^{2}以上で１００００μｍ^{2}以下であることから、略正方形の各発光ダイオードのサイズは、その一辺が５ミクロンから１００ミクロン程度のサイズとされる。このような微小なサイズを以って配線用基板に実装される発光ダイオードとして、各発光ダイオードは微小パッケージ状態または非パッケージ状態のまま配線用基板１に実装される。各ダイオードの製造のために、好ましくは後述の発光ダイオードの製造方法を用いて製造することができる。一方、本実施例の画像表示装置では、その一画素当たりのピッチが垂直方向でＶであり、水平方向でＨであって、例えば０．１ミリメートルから１ミリメートルの範囲に設定される。これは動画用（テレビジョン受像機、ビデオ機器、ゲーム機器）や情報用（例えばコ

ンピュータ用）の画像表示装置としては、対角サイズで３０ｃｍから１５０ｃｍのものが適当であり、その画素数がＲＧＢを合わせて１画素とした場合で概ね３０万画素から２００万画素程度のものが実用上望ましく、また、人間の視覚特性からも、直視型の画像表示装置として画素ピッチを０．１ミリメートル（個人用高精細表示）から１ミリメートル（数人用動画表示）とすることが好ましいためである。従って、発光ダイオードをその一辺が５ミクロンから１００ミクロン程度のサイズとした場合では、各発光ダイオードの占有面積に対する当該画像表示装置上の一画素分の占有面積の比が１０以上４００００以下であることが好ましく、さらに１０以上１００００以下であることがより好ましい。

【００３４】通常の画像表示装置の発光素子は、典型的には０．３ミリメール角のサイズが樹脂パッケージ前のチップサイズであり、それに樹脂パッケージを施した場合には、１ミリメートルを越えることになる。従って、例えば画素ピッチを仮に５ミリとした場合には、前記各発光ダイオードの占有面積に対する画像表示装置上の一画素分の占有面積の比が１～２程度の数値に納まることになり、本実施例の如き各発光ダイオードの占有面積に対する画像表示装置上の一画素分の占有面積の比の範囲として好ましくは１０以上４００００以下であり、さらに好ましくは１０以上１００００以下の範囲であって、本実施例の範囲からは通常の典型的な画像表示装置はその比の範囲が外れたものとなっている。

【００３５】このような微細なチップサイズの発光ダイオードを用いることが本実施例の画像表示装置の背景にあるが、微細なチップサイズであっても十分な輝度が得られることが次のように示される。すなわち、屋内用表示装置としては、その十分な輝度として必要な値は５００ｃｄ／ｍ^{2}程度であり、これを光出力に換算すると赤色、緑色、青色の各色とも概ね５Ｗ／ｍ^{2}となる。これを画像表示装置で実現するためには、計算上は１つの発光ダイオードの平均光出力を０．０１７μＷから１．７μＷの範囲であれば良い。ここで信頼性については通常発光ダイオードと同等と仮定して考えてみると、その駆動電流密度を同等にした場合に、多少のマージンを加えても１平方ミクロンから１００平方ミクロン程度のサイズを発光ダイオードが有していれば良く、配線用基板に実装される発光ダイオードとして、一個の発光ダイオードの占有面積を２５μｍ^{2}以上で１００００μｍ^{2}以下に設定することは信頼性と輝度の面で十分なものとなる。

【００３６】微小サイズのまま実装される各発光ダイオードは、上述の如きサイズを有しており、後述する製造方法のように、素子形成用基板上に形成され、その後チップ毎に分離されて非パッケージ状態または微小パッケージ状態を以って実装されるものである。ここで非パッケージ状態とは、樹脂成形などのダイオードチップの外側を覆うような処理を施していない状態を指す。また、微小パッケージ状態とは薄い肉厚の樹脂などに被覆された状態であるが、通常のパッケージサイズよりも小さいサイズ（例えば１ｍｍ以下程度のもの）に収まっている状態を指す。後述の製造方法で詳述されるように、本実施例の画像表示装置に用いられる発光ダイオードはパッケージがない分またはパッケージが微小な分だけ微細なサイズで配線用基板上に実装される。

【００３７】次に、図２及び図３を参照しながら、第２の実施例の画像表示装置について説明する。本実施例は前記第１の実施例の画像表示装置の変形例であり、特に各発光ダイオードに電気的に接続する電流保持回路がチップ状に実装されている例である。

【００３８】図２のレイアウト図では、本実施例の画像表示装置の内の１画素分（Ｖ１ｘＨ１）の構造が示されている。第１の実施例のものと同様な配線用基板２１上に水平方向に延在されるアドレス線ＡＤＤと２本の電源線ＰＷ１、ＰＷ２が所要の間隔で形成されている。これらアドレス線ＡＤＤと２本の電源線ＰＷ１、ＰＷ２は、導電性の優れた金属材料層や半導体材料層と金属材料層の組み合わせ等によって形成され、その線幅は発光ダイオードや電流保持回路のチップのサイズに比較して広い幅とされる。また、同じ画素内には垂直方向に各発光ダイオード毎の信号線ＤＬＲ、ＤＬＧ、ＤＬＢが所要の間隔で形成されており、これら信号線ＤＬＲ、ＤＬＧ、ＤＬＢもアドレス線ＡＤＤと同様の構造、寸法で形成されている。

【００３９】本実施例の画像表示装置では、発光ダイオードＤＲ、ＤＧ、ＤＢがマトリクス状に配列され、所要の画像信号に応じた発光を行う。当該画素において、赤色発光ダイオードＤＲ、緑色発光ダイオードＤＧ、および青色発光ダイオードＤＢの順にダイオードが配列されており、これら３つの発光ダイオードが１つの画素の組を構成する。各発光ダイオードＤＲ、ＤＧ、ＤＢはそれぞれ略正方形の微小なサイズを以って実装されたチップ構造を有していることは前述の実施例と同様である。各発光ダイオードＤＲ、ＤＧ、ＤＢは電源線ＰＷ１と電源線ＰＷ２の間の領域に実装される。

【００４０】そして、本実施例の画像表示装置においては、各発光ダイオードＤＲ、ＤＧ、ＤＢに電気的に接続され各発光ダイオードＤＲ、ＤＧ、ＤＢを流れる電流保持するための電流保持回路ＰＴが各素子毎に形成されている。この電流保持回路ＰＴは、後述するトランジスタと容量を有する回路構成からなる回路であり、特に電流保持回路ＰＴは個別のチップ状に形成され微小なサイズを以って配線用基板２１に実装されたものである。本実施例では、各発光ダイオードＤＲ、ＤＧ、ＤＢと電流保持回路ＰＴを形成した前記電流保持回路チップが略同一のチップサイズを有しており、一個の発光ダイオードの素子占有面積は２５μｍ^{2}以上で１００００μｍ^{2}以下

とされ、且つ一個の電流保持回路ＰＴのチップの占有面積も同様に２５μｍ^{2}以上で１００００μｍ^{2}以下とされる。このような略同一のチップサイズとすることで、同じ実装工程での実装が可能となり、製造工程を容易に実現することができる。これら各電流保持回路ＰＴは電源線ＰＷ１とアドレス線ＡＤＤの間の領域に形成される。

【００４１】各発光ダイオードDR、DG、ＤＢと電流保持回路ＰＴの間および各信号線ＤＬＲ、ＤＬＧ、ＤＬＢやアドレス線ＡＤＤ、電源線ＰＷ１、ＰＷ２の間には、配線の必要から配線部２２～２６が形成される。配線部２２は垂直方向を長手方向とする帯状小領域であり、発光ダイオードと電源線ＰＷ２を接続する。配線部２３は垂直方向を長手方向とする帯状領域であり、発光ダイオードDR、DG、ＤＢとその発光ダイオードDR、DG、ＤＢを駆動する電流を保持するための電流保持回路ＰＴの間をそれぞれ接続する。配線部２４は発光ダイオードから水平に延在された後、電源線ＰＷ１に接続するために垂直に延在された帯状の領域であり、電流保持回路ＰＴと電源線ＰＷ１の間を接続する。配線部２５は垂直方向を長手方向とする帯状の小領域であり、電流保持回路ＰＴとアドレス線ＡＤＤの間を接続する。配線部２６は水平方向に延在された帯状の小領域であり、電流保持回路ＰＴと信号線ＤＬＲ、ＤＬＧ、ＤＬＢの間をそれぞれ接続する。これら各配線部２２～２６は各発光ダイオードDR、DG、ＤＢを微小なサイズを以って配線用基板に実装する場合に、後述するような接合用導電材を載置することができるものであり、電流保持回路ＰＴのチップを同様に微小なサイズを以って配線用基板に実装する場合にも後述するような接合用導電材を載置することができるものである。

【００４２】図３は図２示す本実施例の画像表示装置の回路図である。図中、ダイオード３１が発光ダイオードであり、画像信号に応じて所定の色の発光を行う。なお、ダイオード３１は赤、緑、青の３色であり、水平方向で並ぶ３つのダイオード３１が１つの画素を構成しているが、図３の回路図中は説明を簡素化するために色の区別をせずに示している。このダイオード３１に接続されたトランジスタ３２、３３と容量３４が電流保持回路を構成する。電源線ＰＷ１と電源線ＰＷ２の間でダイオード３１と直列にトランジスタ３２が接続され、トランジスタ３２がオン状態の場合に限り、ダイオード３１は発光する。電源線ＰＷ１と電源線ＰＷ２の一方は接地電圧を供給し他方は電源電圧を供給する。このトランジスタ３２のゲートには容量３４の一方の端子とスイッチングトランジスタとして機能するトランジスタ３３のソース・ドレイン領域の一方が接続する。このトランジスタ３３の他方のソース・ドレイン領域は画像信号が供給される信号線ＤＬに接続され、該トランジスタ３３のゲートは水平方向に延在するアドレス線ＡＤＤに接続される。

【００４３】アドレス線ＡＤＤはシフトレジスタ回路３６によって選択的にレベルが切り替えられる構造となっており、例えば複数のアドレス線の一本だけが高レベルにシフトして、その水平アドレスが選択されたことになる。信号線ＤＬは画像（映像）信号を各発光ダイオード３１に伝えるための配線であり、各発光ダイオード３１１つに対して一本の信号線ＤＬが対応する。アドレス線ＡＤＤはシフトレジスタ回路３６によって選択的にレベルシフトされるが、信号線ＤＬはシフトレジスタ・トランスファゲート回路３５によって走査され、選択された信号線ＤＬにはシフトレジスタ・トランスファゲート回路３５を介して画像信号が供給される。

【００４４】トランジスタ３２のゲートに接続され且つトランジスタ３３の一方のソース・ドレイン領域に接続する容量３４は、トランジスタ３２のゲートの電位をトランジスタ３３がオフ状態となった際に維持する機能を有する。このようにトランジスタ３３がオフとなった場合でも、ゲート電圧を維持できるために、発光ダイオード３１を駆動し続けることが可能である。

【００４５】ここで簡単に動作について説明する。水平のアドレス線ＡＤＤにシフトレジスタ回路３６から電圧を印加してアドレスを選択すると、その選択されたラインのスイッチングトランジスタ３３がオン状態となる。その時に、垂直方向に延在されている信号線ＤＬに画像信号を電圧として加えると、その電圧がスイッチングトランジスタ３３を介してトランジスタ３２のゲートに到達するが、同時に容量３４にもそのゲート電圧が蓄電され、その容量３４がトランジスタ３２のゲート電圧を維持するように動作する。水平方向のアドレス線ＡＤＤの選択動作が停止した後、すなわち選択にかかるアドレス線の電位が再び低レベルに遷移して、トランジスタ３３がオフ状態となった場合でも、容量３４はゲート電圧を維持しつづけ、原理的には次のアドレス選択が生ずるまで、容量３４は選択時のゲート電圧を保持し続けることが可能である。この容量３４がゲート電圧を維持している間は、トランジスタ３２はその維持された電圧に応じた動作を行い、発光ダイオード３１に駆動電流を流し続けることも可能である。このように発光ダイオード３１の発光している時間を長く保つことで、個々の発光ダイオードの駆動電流を低くしても画像全体の輝度を高くすることができる。

【００４６】次に、第３の実施例として、本発明の画像表示装置の製造方法について図４乃至図１２を参照しながら説明する。なお、この画像表示装置の製造方法は、そのまま発光素子の製造方法としても用いることができ、配線用基板に対して実装する前工程までの説明は発光素子の製造方法の説明でもある。

【００４７】図４に示すように、初めにサファイヤ基板５１を用意し、図示しない低温、高温のバッファ層を形

成した後、第２導電型クラッド層５２、活性層５３、第１導電型クラッド層５４が順次積層される。サファイヤ基板５１が素子形成用基板となる。ここで第２導電型クラッド層５２、活性層５３、第１導電型クラッド層５４は、例えは青色や緑色発光ダイオードを製造する場合には、窒化ガリウム系結晶成長層とすることができる。このような各層の成長によって、サファイヤ基板５１上にはｐｎ接合を有したダブルヘテロ構造の発光ダイオードが形成される。

【００４８】次に、図５に示すように、フォトリソグラフィー技術を用い、さらに蒸着と反応性イオンエッチングを利用して、第２導電型クラッド層５２に接続するようにｎ型電極５５が形成され、さらに第１導電型クラッド層５４に接続するようにｐ型電極５６も形成される。各電極５５、５６が各素子毎に形成されたところで、各素子の周囲を分離するように分離溝５７が形成される。この分離溝５７のパターンは一般的に残される発光ダイオードを正方形状とするために格子状となるが、これに限定されず他の形状でも良い。この分離溝５７の深さはサファイヤ基板５１の主面が露出する深さであり、第２導電型クラッド層５２は該分離溝５７によって分離されたものとなる。正方形状とされる発光ダイオードのサイズは、その占有面積が２５μｍ^{2}以上で１００００μｍ^{2}以下とされる程度の大きさであり、一辺のサイズは従って５μｍ乃至１００μｍである。

【００４９】図６に示すように、一時保持用基板６０を用意する。この一時保持用基板６０は各発光ダイオードを転写する場合に保持するための基板である。この一時保持用基板６０の表面には粘着材層６１が塗布されており、その粘着材層６１の表面６２を既に分離溝５７が形成された発光ダイオード側に圧着する。すると、粘着材層６１の表面６２には各発光ダイオードの表面側が粘着することになる。

【００５０】次に、図７に示すように、エネルギービームとしてエキシマレーザー光などの高出力パルス紫外線レーザーをサファイヤ基板５１の裏面側から表面側に透過するように照射する。この高出力パルス紫外線レーザーの照射によって、サファイヤ基板５１と結晶層である第２導電型クラッド層５２等の界面近傍での例えば窒化ガリウム層が窒素ガスと金属ガリウムに分解し、その第２導電型クラッド層５２とサファイヤ基板５１の間の接合力が弱くなり、その結果、図８ニ示すように、サファイヤ基板５１と結晶層である第２導電型クラッド層５２との間を容易に剥離することができる。

【００５１】サファイヤ基板５１を剥離した後、各発光ダイオードは素子分離された状態で一時保持用基板６０の粘着材層６１に保持され、図９に示すように、その第２導電型クラッド層５２の面を吸着用治具７０で吸着する。吸着用治具７０の吸着部７２が第２導電型クラッド層５２の裏面に接したところで、当該吸着用治具７０に設けられた吸着孔７１の内部圧力を減圧することで必要な吸着が行われる。

【００５２】吸着にかかる発光ダイオードの第２導電型クラッド層５２の裏面が十分に吸着したところで、吸着用治具７０を一時保持用基板６０から離し、図１０に示すように吸着にかかる発光ダイオードを個別に一時保持用基板６０から外す。

【００５３】ここまでが個別の小さなサイズの発光素子の製造方法となるが、引き続いて、配線用基板に実装することで画像表示装置が製造される。図１１は、配線用基板８０に吸着用治具７０に吸着されている発光ダイオードを実装する直前の状態を示す図であり、この発光ダイオードは、一個の素子の占有面積が２５μｍ^{2}以上で１００００μｍ^{2}以下とされる微小なサイズを以って構成されている。この段階では、配線用基板８０が既に用意されており、この配線用基板８０上には所要の信号線やアドレス線、電源線や接地線などの配線電極８１が既に形成されている。配線用基板８０は、例えばガラス基板や、合成樹脂又は絶縁層で被覆された金属基板、或いはシリコン基板等の半導体製造に汎用な基板であり、アドレス線やデータ線を求められる精度で形成可能な基板であればどのような基板であっても良い。配線電極８１上には、接合用導電材８２が形成されている。この接合用導電材８２は圧着されることで変形しながら且つ電気的な接続を果たす材料であれば良い。

【００５４】次に、図１２に示すように、吸着用治具７０を配線用基板８０に近づけ、所要の位置に発光ダイオードを圧着させて当該発光ダイオードを実装する。この非パッケージ状態の発光ダイオードの圧着によって接合用導電材８２は変形するが、確実に固定されて実装を完了する。このような発光ダイオードの実装作業を全部のダイオードについて繰り返し行うことでマトリクス状に画素が配列された画像表示装置が完成する。電流保持回路についても同様の非パッケージ状態のまま実装することができ、電流保持回路を有する回路構成も容易に製造することができる。

【００５５】本実施例の画像表示装置の製造方法を用いることで、窒化ガリウム基板上に形成する発光ダイオードやシリコン基板上に形成する発光ダイオードや回路素子の微小チップ化には、レーザーなどの手段が不要であり、基板裏面からの研磨、研削、化学エッチングや分離溝形成のためのエッチッグの組み合わせによって微小チップを形成できる。

【００５６】なお、上述の例では、発光ダイオードを１つずつ吸着して実装する例を説明したが、複数の吸着部を形成した治具を使用することで、その生産性を向上させることも可能であり、シリコン基板や化合物半導体基板上に素子を形成する場合には、エネルギービームの照射に限定されず、基板裏面からの研磨、研削、化学エッチングを用いても良い。

【００５７】発光素子であるＬＥＤ（発光ダイオード）は高価である為、上述のように１枚のウエハから数多くのＬＥＤチップを製造することによりＬＥＤを用いた画像表示装置を低コストにできる。すなわち、ＬＥＤチップの大きさを約３００μｍ角のものを上記のように数十μｍ角のＬＥＤチップにして、それを接続して画像表示装置を製造すれば画像表示装置の価格を下げることができる。

【００５８】そこで各素子を集積度高く形成し、各素子を広い領域に転写などによって離間させながら移動させ、画像表示装置などの比較的大きな表示装置を構成する技術が有り、例えば米国特許第５４３８２４１号に記載される薄膜転写法や、特開平１１－１４２８７８号公報に記載される表示用トランジスタアレイパネルの形成方法などの技術が知られている。米国特許第５４３８２４１号では基板上に密に形成した素子が粗に配置し直される転写方法が開示されており、接着剤付きの伸縮性基板に素子を転写した後、各素子の間隔と位置をモニターしながら伸縮性基板がＸ方向とＹ方向に伸張される。そして伸張された基板上の各素子が所要のディスプレイパネル上に転写される。また、特開平１１－１４２８７８号公報に記載される技術では、第１の基板上の液晶表示部を構成する薄膜トランジスタが第２の基板上に全体転写され、次にその第２の基板から選択的に画素ピッチに対応する第３の基板に転写する技術が開示されている。

【００５９】ところが前述のような技術では、次のような問題が生ずる。まず、前述の基板上に密に形成したディバイスを粗に配置し直す転写方法は、伸縮性基板の伸長時の不動点(支点)がディバイスチップの接着面のどの位置になるかによって、ディバイス位置が最小でチップサイズ(≧２０μｍ)だけずれるという本質的な問題を抱えている。そのために、ディバイスチップ毎の精密位置制御が不可欠になる。したがって、少なくとも１μｍ程度の位置合わせ精度が必要な高精細ＴＦＴアレイパネルの形成には、ＴＦＴデバイスチップ毎の位置計測と制御を含む位置合わせに多大な時間を要する。さらに、熱膨張係数の大きな樹脂フィルムへの転写の場合には、位置決め前後の温度／応力変動によって位置合わせ精度が損なわれ易い。以上の理由から、量産技術として採用することには極めて大きな問題がある。

【００６０】また、特開平１１－１４２８７８号に記載される技術では、最終的な転写の後に配線電極などが作成される。ところが、高速動作や低コスト化のための高集積化によって薄膜トランジスタや発光素子などの素子サイズを小さくすることが求められており、素子を所要の画素ピッチの位置に配設した後で、配線層などを形成する場合では、微細化された素子チップが広げられた領域に配設されている状態で配線を形成する必要があり、素子の位置精度の問題から配線不良などの課題が新たに噴出することになる。

【００６１】そこで、微細加工された素子をより広い領域に転写する際に、転写後も位置合わせ精度が損なわれることもなく、また配線不良などの問題も解決できる素子の配列方法および画像表示装置の製造方法が必要になる。そこで、以下、かかる素子の配列方法、画像表示装置の製造方法について説明する。

【００６２】[二段階拡大転写法]本実施形態の素子の配列方法および画像表示装置の製造方法は、高集積度をもって第一基板上に作成された素子を第一基板上で素子が配列された状態よりは離間した状態となるように一時保持用部材に転写し、次いで一時保持用部材に保持された前記素子をさらに離間して第二基板上に転写する二段階の拡大転写を行う。なお、本実施形態では転写を2段階としているが、素子を離間して配置する拡大度に応じて転写を三段階やそれ以上の多段階とすることもできる。

【００６３】図１３と図１４はそれぞれ二段階拡大転写法の基本的な工程を示す図である。まず、図１３の(a)に示す第一基板９０上に、例えば発光素子や液晶制御素子のような素子９２を密に形成する。液晶制御素子とは、最終製品として液晶パネルを形成した際に液晶の配向状態を制御する薄膜トランジスタなどの素子である。素子を密に形成することで、各基板当たりに生成される素子の数を多くすることができ、製品コストを下げることができる。第一基板９０は例えば半導体ウエハ、ガラス基板、石英ガラス基板、サファイヤ基板、プラスチック基板などの種々素子形成可能な基板であるが、各素子９２は第一基板９０上に直接形成したものであっても良く、他の基板上で形成されたものを配列したものであっても良い。

【００６４】次に図１３の（ｂ）に示すように、第一基板９０から各素子９２が図中破線で示す一時保持用部材９１に転写され、この一時保持用部材９１の上に各素子９２が保持される。ここで隣接する素子９２は離間され、図示のようにマトリクス状に配される。すなわち素子９２はｘ方向にもそれぞれ素子の間を広げるように転写されるが、ｘ方向に垂直なｙ方向にもそれぞれ素子の間を広げるように転写される。このとき離間される距離は、特に限定されず、一例として後続の工程での樹脂部形成や電極パッドの形成を考慮した距離とすることができる。一時保持用部材９１上に第一基板９０から転写した際に第一基板９０上の全部の素子が離間されて転写されるようにすることができる。この場合には、一時保持用部材９１のサイズはマトリクス状に配された素子９２の数（ｘ方向、ｙ方向にそれぞれ）に離間した距離を乗じたサイズ以上であれば良い。また、一時保持用部材９１上に第一基板９０上の一部の素子が離間されて転写されるようにすることも可能である。

【００６５】一時保持用部材９１への素子９２の転写は、後述するように、所要の吸着用治具やアクチュエーターなどを用いた機械的手段を使用して行うようにする

こともでき、或いは熱や光によって軟化、硬化、架橋、劣化などの反応を生ずる樹脂などを塗布した上で熱や光を局所的に照射して剥離や接着などを生じさせて選択的に転写を行うようにしても良い。さらには、熱や光と機械的手段の組み合わせで転写するようにしても良い。一時保持用部材９１と第一基板９０の面同士を対峙させて転写することが一般的ではあるが、一旦、第一基板９０から素子９２をチップ毎にばらばらに分離し、個々の素子９２を改めて一時保持用部材９１に並べるようにしても良い。

【００６６】このような第一転写工程の後、図１３の（ｃ）に示すように、一時保持用部材９１上に存在する素子９２は離間されていることから、各素子９２ごとに素子周りの樹脂の被覆と電極パッドの形成が行われる。素子周りの樹脂の被覆は電極パッドを形成し易くし、次の第二転写工程での取り扱いを容易にするなどのために形成される。電極パッドの形成は、後述するように、最終的な配線が続く第二転写工程の後に行われるため、その際に配線不良が生じないように比較的大き目のサイズに形成されるものである。なお、図１３の（ｃ）には電極パッドは図示していない。各素子９２の周りを樹脂９３が覆うことで樹脂形成チップ９４が形成される。素子９２は平面上、樹脂形成チップ９４の略中央に位置するが、一方の辺や角側に偏った位置に存在するものであっても良い。

【００６７】次に、図１３の（ｄ）に示すように、第二転写工程が行われる。この第二転写工程では一時保持用部材９１上でマトリクス状に配される素子９２が樹脂形成チップ９４ごと更に離間するように第二基板９５上に転写される。この転写も第一転写工程と同様に、所要の吸着用治具やアクチュエーターなどを用いた機械的手段を使用して行うようにすることもでき、或いは熱や光によって軟化、硬化、架橋、劣化などの反応を生ずる樹脂などを塗布した上で熱や光を局所的に照射して剥離や接着などを生じさせて選択的に転写を行うようにしても良い。さらには、熱や光と機械的手段の組み合わせで転写するようにしても良い。

【００６８】第二転写工程においても、隣接する素子９２は樹脂形成チップ９４ごと離間され、図示のようにマトリクス状に配される。すなわち素子９２はｘ方向にもそれぞれ素子の間を広げるように転写されるが、ｘ方向に垂直なｙ方向にもそれぞれ素子の間を広げるように転写される。第二転写工程によって配置された素子の位置が画像表示装置などの最終製品の画素に対応する位置であるとすると、当初の素子９２間のピッチの略整数倍が第二転写工程によって配置された素子９２のピッチとなる。ここで第一基板９０から一時保持用部材９１での離間したピッチの拡大率をｎとし、一時保持用部材９１から第二基板９５での離間したピッチの拡大率をｍとすると、略整数倍の値ＥはＥ＝ｎ×ｍであらわされる。拡大率ｎ、ｍはそれぞれ整数であっても良く、整数でなくともＥが整数となる組み合わせ（例えばｎ＝２．４でｍ＝５）であれば良い。

【００６９】第二基板９５上に樹脂形成チップ９４ごと離間された各素子９２には、配線が施される。この時、先に形成した電極パッド等を利用して接続不良を極力抑えながらの配線がなされる。この配線は例えば素子９２が発光ダイオードなどの発光素子の場合には、ｐ電極、ｎ電極への配線を含み、液晶制御素子の場合は、選択信号線、電圧線や、配向電極膜などの配線等を含む。

【００７０】次に、図１４は図１３の二段階拡大転写法の変形例であり、第一基板９０ａ上から一時保持用部材９１ａへの転写方法が異なる実施形態である。図１４の（ａ）に示すように第一基板９０ａ上に例えば発光素子や液晶制御素子のような素子９２が密に形成される。複数の素子９２は第一基板９０ａ上ではマトリクス状に配列されており、第一基板９０ａ自体は図１３の第一基板９０と同様に例えば半導体ウエハ、ガラス基板、石英ガラス基板、サファイヤ基板、プラスチック基板などの種々素子形成可能な基板であるが、各素子１２は第一基板９０上に直接形成したものであっても良く、他の基板上で形成されたものを配列したものであっても良い。

【００７１】このように複数の素子９２を第一基板９０ａ上にマトリクス状に形成したところで、一時保持用部材９１ａへ素子９２を離間しながら転写する。この場合には、第一基板９０ａと一時保持用部材９１ａが対峙するように保持され、第一基板９０ａ上のマトリクス状に配列された複数の素子９２を間引きするように転写する。すなわち、第一基板９０ａ上のある素子９２を転写する場合、その隣接した周囲の素子９２は転写しないで、所要距離だけ離間した位置の素子９２が第一基板９０ａと当該一時保持用部材９１ａが対峙している間に転写される。隣接した周囲の素子９２はこの間引き転写で第一基板９０ａに残されるが、別個の一時保持用部材に対して転写することで、密に形成した素子９２を無駄にすることなく有効に活用される。

【００７２】一時保持用部材９１ａへの素子９２の転写は、後述するように、所要の吸着用治具やアクチュエーターなどを用いた機械的手段を使用して行うようにすることもでき、或いは熱や光によって軟化、硬化、架橋、劣化などの反応を生ずる樹脂などを塗布した上で熱や光を局所的に照射して剥離や接着などを生じさせて選択的に転写を行うようにしても良い。さらには、熱や光と機械的手段の組み合わせで転写するようにしても良い。

【００７３】このような第一転写工程の後、図１４の（ｃ）に示すように、一時保持用部材９１ａ上に存在する素子９２は離間されていることから、各素子９２ごとに素子周りの樹脂９３の被覆と電極パッドの形成が行われ、続いて図１４の（ｄ）に示すように、第二転写工程が行われる。この第二転写工程では一時保持用部材９１

ａ上でマトリクス状に配される素子９２が樹脂形成チップ９４ごと更に離間するように第二基板９５上に転写される。これら素子周りの樹脂９３の被覆と電極パッドの形成と第二転写工程は図１３を用いて説明した工程と同様であり、二段階拡大転写の後で所要の配線が形成される点も同様である。

【００７４】これら図１３、図１４に示した二段階拡大転写法においては、第一転写後の離間したスペースを利用して電極パッドや樹脂固めなどを行うことができ、そして第二転写後に配線が施されるが、先に形成した電極パッド等を利用して接続不良を極力抑えながらの配線がなされる。従って、画像表示装置の歩留まりを向上させることができる。また、本実施形態の二段階拡大転写法においては、素子間の距離を離間する工程が２工程であり、このような素子間の距離を離間する複数工程の拡大転写を行うことで、実際は転写回数が減ることになる。すなわち、例えば、ここで第一基板９０、９０ａから一時保持用部材９１、９１ａでの離間したピッチの拡大率を２（ｎ＝２）とし、一時保持用部材９１、９１ａから第二基板９５での離間したピッチの拡大率を２（ｍ＝２）とすると、仮に一度の転写で拡大した範囲に転写しようとしたときでは、最終拡大率が２×２の４倍で、その二乗の１６回の転写すなわち第一基板のアライメントを１６回行う必要が生ずるが、本実施形態の二段階拡大転写法では、アライメントの回数は第一転写工程での拡大率２の二乗の４回と第二転写工程での拡大率２の二乗の４回を単純に加えただけの計８回で済むことになる。即ち、同じ転写倍率を意図する場合においては、$(n+m)^2=n^2+2nm+m^2$であることから、必ず２ｎｍ回だけ転写回数を減らすことができることになる。従って、製造工程も回数分だけ時間や経費の節約となり、特に拡大率の大きい場合に有益となる。

【００７５】なお、図１３、図１４に示した二段階拡大転写法においては、素子９２を例えば発光素子や液晶制御素子としているが、これに限定されず、他の素子例えば光電変換素子、圧電素子、薄膜トランジスタ素子、薄膜ダイオード素子、抵抗素子、スイッチング素子、微小磁気素子、微小光学素子から選ばれた素子若しくはその部分、これらの組み合わせなどであっても良い。

【００７６】［間引き転写の他の例］図１５は図１４の（ａ）と（ｂ）で示した間引き転写の他の一例を示す図である。間引き転写は転写元の基板と転写先の基板（部材）を対峙させて選択的に素子を転写することで行われるが、転写先の基板（部材）を大きなサイズとすることで、転写元の基板上に有る素子の全部を転写先の基板（部材）に移動させることが可能である。

【００７７】図１５は第一転写工程での拡大率３の場合の例を示しており、第一基板９０ｃを単位とすると一時保持用部材９１ｃは３の二乗の９倍の面積を有する。このため転写元の基板である第一基板９０ｃ上に有る素子９２の全部を転写するために、全部で９回の転写が行われる。第一基板９０ｃ上にマトリクス状に配される素子９２を３×３のマトリクス単位毎に分けて、その中の１つの素子９２が一時保持用部材９１ｃに順次転写されて最終的に全体の素子９２が転写される。

【００７８】図１５の（ａ）は第一基板９０ｃ上の素子９２の中３×３のマトリクス単位毎で第１番目の素子９２が一時保持用部材９１ｃに転写されるところを模式的に示しており、図１５の（ｂ）は３×３のマトリクス単位毎で第２番目の素子９２が一時保持用部材９１ｃに転写されるところを模式的に示している。第２番目の転写では、第一基板９０ｃの一時保持用部材９１ｃに対するアライメント位置が図中垂直方向にずれており、同様の間引き転写を繰り返すことで、素子９２を離間させて配置することができる。また図１５の（ｃ）は３×３のマトリクス単位毎で第８番目の素子９２が一時保持用部材９１ｃに転写されるところを模式的に示しており、図１５の（ｄ）は３×３のマトリクス単位毎で第９番目の素子９２が一時保持用部材９１ｃに転写されるところを模式的に示している。この３×３のマトリクス単位毎で第９番目の素子９２が転写された時点で、第一基板９０ｃには素子９２がなくなり、一時保持用部材９１ｃにはマトリクス状に複数の素子９２が離間された形式で保持されることになる。以降、図１３、図１４の（ｃ）、（ｄ）の工程により、二段階拡大転写が実行される。

【００７９】［樹脂形成チップ］次に、図１６および図１７を参照して、一時保持用部材上で形成され、第二基板に転写される樹脂形成チップについて説明する。樹脂形成チップ１００は、離間して配置されている素子１０１の周りを樹脂１０２で固めたものであり、このような樹脂形成チップ１００は、一時保持用部材から第二基板に素子１０１を転写する場合に使用できるものである。

【００８０】素子１０１は後述するような発光素子の例であるが、特に発光素子に限らず他の素子であっても良い。樹脂形成チップ１００は略平板上でその主たる面が略正方形状とされる。この樹脂形成チップ１００の形状は樹脂１０２を固めて形成された形状であり、具体的には未硬化の樹脂を各素子１０１を含むように全面に塗布し、これを硬化した後で縁の部分をダイシング等で切断することで得られる形状である。略平板状の樹脂２２の表面側と裏面側にはそれぞれ電極パッド１０３、１０４が形成される。これら電極パッド１０３、１０４の形成は全面に電極パッド１０３、１０４の材料となる金属層や多結晶シリコン層などの導電層を形成し、フォトリソグラフィー技術により所要の電極形状にパターンニングすることで形成される。これら電極パッド１０３、１０４は発光素子である素子１０１のｐ電極とｎ電極にそれぞれ接続するように形成されており、必要な場合には樹脂１０２にビアホールなどが形成される。

【００８１】ここで電極パッド１０３、１０４は樹脂形

成チップ１００の表面側と裏面側にそれぞれ形成されているが、一方の面に両方の電極パッドを形成することも可能であり、例えば薄膜トランジスタの場合ではソース、ゲート、ドレインの３つの電極があるため、電極パッドを３つ或いはそれ以上形成しても良い。電極パッド１０３、１０４の位置が平板上ずれているのは、最終的な配線形成時に上側からコンタクトをとっても重ならないようにするためである。電極パッド１０３、１０４の形状も正方形に限定されず他の形状としても良い。

【００８２】このような樹脂形成チップ１００を構成することで、素子１０１の周りが樹脂１０２で被覆され平坦化によって精度良く電極パッド１０３、１０４を形成できるとともに素子１０１に比べて広い領域に電極パッド１０３、１０４を延在でき、次の第二転写工程での転写を吸着治具で進める場合には取り扱いが容易になる。後述するように、最終的な配線が続く第二転写工程の後に行われるため、比較的大き目のサイズの電極パッド１０３、１０４を利用した配線を行うことで、配線不良が未然に防止される。

【００８３】［発光素子］図１８に本実施形態で使用される素子の一例としての発光素子の構造を示す。図１８の（ａ）が素子断面図であり、図１８の（ｂ）が平面図である。この発光素子はＧａＮ系の発光ダイオードであり、たとえばサファイヤ基板上に結晶成長される素子である。このようなＧａＮ系の発光ダイオードでは、基板を透過するレーザー照射によってレーザーアブレーションが生じ、ＧａＮの窒素が気化する現象にともなってサファイヤ基板とＧａＮ系の成長層の間の界面で膜剥がれが生じ、素子分離を容易なものにできる特徴を有している。

【００８４】まず、その構造については、ＧａＮ系半導体層からなる下地成長層１１１上に選択成長された六角錐形状のＧａＮ層１１２が形成されている。なお、下地成長層１１１上には図示しない絶縁膜が存在し、六角錐形状のＧａＮ層１１２はその絶縁膜を開口した部分にＭＯＣＶＤ法などによって形成される。このＧａＮ層１１２は、成長時に使用されるサファイヤ基板の主面をＣ面とした場合にＳ面（１－１０１面）で覆われたピラミッド型の成長層であり、シリコンをドープさせた領域である。このＧａＮ層１１２の傾斜したＳ面の部分はダブルヘテロ構造のクラッドとして機能する。ＧａＮ層１１２の傾斜したＳ面を覆うように活性層であるＩｎＧａＮ層１１３が形成されており、その外側にマグネシウムドープのＧａＮ層１１４が形成される。このマグネシウムドープのＧａＮ層１１４もクラッドとして機能する。

【００８５】このような発光ダイオードには、ｐ電極１１５とｎ電極１１６が形成されている。ｐ電極１１５はマグネシュームドープのＧａＮ層１１４上に形成されるＮｉ／Ｐｔ／ＡｕまたはＮｉ（Ｐｄ）／Ｐｔ／Ａｕなどの金属材料を蒸着して形成される。ｎ電極１１６は前述の図示しない絶縁膜を開口した部分でＴｉ／Ａｌ／Ｐｔ／Ａｕなどの金属材料を蒸着して形成される。なお、図２０に示すように下地成長層１１１の裏面側からｎ電極取り出しを行う場合は、ｎ電極１１６の形成は下地成長層１１１の表面側には不要となる。

【００８６】このような構造のＧａＮ系の発光ダイオードは、青色発光も可能な素子であって、特にレーザーアブレーションよって比較的簡単にサファイヤ基板から剥離することができ、レーザービームを選択的に照射することで選択的な剥離が実現される。なお、ＧａＮ系の発光ダイオードとしては、平板上や帯状に活性層が形成される構造であっても良く、上端部にＣ面が形成された角錐構造のものであっても良い。また、他の窒化物系発光素子や化合物半導体素子などであっても良い。

【００８７】［発光素子の配列方法］次に、図１９から図２１までを参照しながら、発光素子の配列方法について説明する。発光素子は図１８に示したＧａＮ系の発光ダイオードを用いている。

【００８８】先ず、図１９に示すように、第一基板１２１の主面上には複数の発光ダイオード１２２がマトリクス状に形成されている。発光ダイオード１２２の大きさは約２０μｍ程度とすることができる。第一基板１２１の構成材料としてはサファイヤ基板などのように光ダイオード１２２に照射するレーザの波長の透過率の高い材料が用いられる。発光ダイオード１２２にはｐ電極などまでは形成されているが最終的な配線は未だなされておらず、素子間分離の溝１２２ｇが形成されていて、個々の発光ダイオード１２２は分離できる状態にある。この溝１２２ｇの形成は例えば反応性イオンエッチングで行う。このような第一基板１２１を図１９に示すように一時保持用部材１２３に対峙させて選択的な転写を行う。

【００８９】一時保持用部材１２３の第一基板１２１に対峙する面には剥離層１２４と接着剤層１２５が２層になって形成されている。ここで一時保持用部材１２１の例としては、ガラス基板、石英ガラス基板、プラスチック基板などを用いることができ、一時保持用部材１２１上の剥離層１２４の例としては、フッ素コート、シリコーン樹脂、水溶性接着剤（例えばＰＶＡ）、ポリイミドなどを用いることができる。また一時保持用部材１２３の接着剤層１２５としては紫外線（ＵＶ）硬化型接着剤、熱硬化性接着剤、熱可塑性接着剤のいずれかからなる層を用いることができる。一例としては、一時保持用部材１２３として石英ガラス基板を用い、剥離層１２４としてポリイミド膜４μｍを形成後、接着剤層１２５としてのＵＶ硬化型接着剤を約２０μｍ厚で塗布する。

【００９０】一時保持用部材１２３の接着剤層１２５は、硬化した領域１２５ｓと未硬化領域１２５ｙが混在するように調整され、未硬化領域１２５ｙに選択転写にかかる発光ダイオード１２２が位置するように位置合わせされる。硬化した領域１２５ｓと未硬化領域１２５ｙ

が混在するような調整は、例えばＵＶ硬化型接着剤を露光機にて選択的に２００μｍピッチでＵＶ露光し、発光ダイオード１２２を転写するところは未硬化でそれ以外は硬化させてある状態にすれば良い。このようなアライメントの後、その位置の発光ダイオード１２２をレーザーにて第一基板１２１の裏面から照射して発光ダイオード１２２を第一基板１２１からレーザーアブレーションを利用して剥離する。ＧａＮ系の発光ダイオード１２２はサファイヤとの界面で金属のＧａと窒素に分解することから、比較的簡単に剥離できる。照射するレーザーとしてはエキシマレーザー、高調波ＹＡＧレーザーなどが用いられる。

【００９１】このレーザーアブレーションを利用した剥離によって、選択照射にっかかる発光ダイオード１２２はＧａＮ層と第一基板１２１の界面で分離し、反対側の接着剤層１２５の未硬化領域１２５ｙに発光ダイオード１２２のｐ電極部分を突き刺すようにして転写される。他のレーザーが照射されない領域の発光ダイオード１２２については、対応する接着剤層１２５の部分が硬化した領域１２５ｓであり、レーザーも照射されていないために　一時保持用部材１２３側に転写されることはない。なお、図１９では１つの発光ダイオード１２２だけが選択的にレーザー照射されているが、ｎピッチ分だけ離間した領域においても同様に発光ダイオード１２２はレーザー照射されているものとする。このような選択的な転写によっては発光ダイオード１２２第一基板１２１上に配列されている時よりも離間して一時保持用部材１２３上に配列される。

【００９２】次に、選択的な発光ダイオード１２２の第一基板１２１から一時保持用部材１２３への転写を行ったところで、図２０に示すように未硬化領域１２５ｙの接着剤層１２５を硬化させて発光ダイオード１２２を固着させる。この硬化は熱や光などのエネルギーを加えることで可能である。発光ダイオード１２２は一時保持用部材１２３の接着剤層１２５に保持された状態で、発光ダイオード１２２の裏面がｎ電極側（カソード電極側）になっていて、発光ダイオード１２２の裏面には樹脂（接着剤）がないように除去、洗浄されているため、電極パッド１２６を形成した場合では、電極パッド１２６は発光ダイオード１２２の裏面と電気的に接続される。

【００９３】接着剤層１２５の洗浄の例としては酸素プラズマで接着剤用樹脂をエッチング、ＵＶオゾン照射にて洗浄する。かつ、レーザーにてＧａＮ系発光ダイオードをサファイヤ基板からなる第一基板１２１から剥離したときには、その剥離面にＧａが析出しているため、そのＧａをエッチングすることが必要であり、ＮａＯＨ水溶液もしくは希硝酸で行うことになる。その後、電極パッド１２６をパターニングする。このときのカソード側の電極パッドは約６０μｍ角とすることができる。電極パッド１２６としては透明電極（ＩＴＯ、ＺｎＯ系など）もしくはＴｉ／Ａｌ／Ｐｔ／Ａｕなどの材料を用いる。透明電極の場合は発光ダイオードの裏面を大きく覆っても発光をさえぎることがないので、パターニング精度が粗く、大きな電極形成ができ、パターニングプロセスが容易になる。

【００９４】図２１は一時保持用部材１２３から発光ダイオード１２２を第二の一時保持用部材１２７に転写して、アノード電極（ｐ電極）側のビアホール１３０を形成した後、アノード側電極パッド１２９を形成し、樹脂からなる接着剤層１２５をダイシングした状態を示している。このダイシングの結果、素子分離溝１３１が形成され、発光ダイオード１２２は素子ごとに区分けされたものになる。素子分離溝１３１はマトリクス状の各発光ダイオード１２２を分離するため、平面パターンとしては縦横に延長された複数の平行線からなる。素子分離溝１３１の底部では第二の一時保持用部材１２７の表面が臨む。第二の一時保持用部材１２７上には剥離層１２８が形成される。この剥離層１２８は例えばフッ素コート、シリコーン樹脂、水溶性接着剤（例えばＰＶＡ）、ポリイミドなどを用いて作成することができる。第二の一時保持用部材１２７は、一例としてプラスチック基板にＵＶ粘着材が塗布してある、いわゆるダイシングシートであり、ＵＶが照射されると粘着力が低下するものを利用できる。一時保持部材１２７の裏面からエキシマレーザを照射する。これにより、例えば剥離層１２４としてポリイミドを形成した場合では、ポリイミドと石英基板の界面でポリイミドのアブレーションにより剥離が発生して、各発光ダイオード１２２は第二の一時保持部材１２７側に転写される。

【００９５】このプロセスの例として、第二の一時保持用部材１２７の表面を酸素プラズマで発光ダイオード１２２の表面が露出してくるまでエッチングする。まずビアホール１３０の形成はエキシマレーザ、高調波ＹＡＧレーザ、炭酸ガスレーザを用いることができる。このとき、ビアホールは約３～７μｍの径を開けることになる。アノード側電極パッドはＮｉ／Ｐｔ／Ａｕなどで形成する。ダイシングプロセスは通常のブレードを用いたダイシング、２０μｍ以下の幅の狭い切り込みが必要なときには上記レーザを用いたレーザによる加工を行う。その切り込み幅は画像表示装置の画素内の樹脂からなる接着剤層１２５で覆われた発光ダイオード１２２の大きさに依存する。一例として、エキシマレーザにて幅約４０μｍの溝加工を行い、チップの形状を形成する。

【００９６】次に、機械的手段を用いて発光ダイオード１２２が第二の一時保持用部材１２７から剥離される。図２２は、第二の一時保持用部材１２７上に配列している発光ダイオード１２２を吸着装置１３３でピックアップするところを示した図である。このときの吸着孔１３５は画像表示装置の画素ピッチにマトリクス状に開口していて、発光ダイオード１２２を多数個、一括で吸着で

きるようになっている。このときの開口径は、例えば約φ１００μｍで６００μｍピッチのマトリクス状に開口されて、一括で約３００個を吸着できる。このときの吸着孔１３５の部材は例えば、Ｎｉ電鋳により作製したもの、もしくはＳＵＳなどの金属板１３２をエッチングで穴加工したものが使用され、金属板１３２の吸着孔１３５の奥には、吸着チャンバ１３４が形成されており、この吸着チャンバ１３４を負圧に制御することで発光ダイオード１２２の吸着が可能になる。発光ダイオード１２２はこの段階で樹脂からなる接着剤層１２５で覆われており、その上面は略平坦化されており、このために吸着装置１３３による選択的な吸着を容易に進めることができる。

【００９７】図２３は発光ダイオード１２２を第二基板１４０に転写するところを示した図である。第二基板１４０に装着する際に第二基板１４０にあらかじめ接着剤層１３６が塗布されており、その発光ダイオード１２２下面の接着剤層１３６を硬化させ、発光ダイオード１２２を第二基板１４０に固着して配列させることができる。この装着時には、吸着装置１３３の吸着チャンバ１３４が圧力の高い状態となり、吸着装置１３３と発光ダイオード１２２との吸着による結合状態は解放される。接着剤層１３６はＵＶ硬化型接着剤、熱硬化性接着剤、熱可塑性接着剤などによって構成することができる。発光ダイオード１２２が配置される位置は、一時保持用部材１２３、１２７上での配列よりも離間したものとなる。そのとき接着剤層１３６の樹脂を硬化させるエネルギーは第二基板１４０の裏面から供給される。ＵＶ硬化型接着剤の場合はＵＶ照射装置にて、熱硬化性接着剤の場合はレーザにて発光ダイオード１２２の下面のみ硬化させ、熱可塑性接着剤場合は、同様にレーザ照射にて接着剤を溶融させ接着を行う。

【００９８】また、第二基板１４０上にシャドウマスクとしても機能する電極層１３７を配設し、特に電極層１３７の画面側の表面すなわち当該画像表示装置を見る人がいる側の面に黒クロム層１３８を形成する。このようにすることで画像のコントラストを向上させることができると共に、黒クロム層１３８でのエネルギー吸収率を高くして、選択的に照射されるビーム１５３によって接着剤層１３６が早く硬化するようにすることができる。この転写時のＵＶ照射としては、ＵＶ硬化型接着剤の場合は約１０００ｍＪ／ｃｍ^{2}を照射する。

【００９９】図２４はＲＧＢの３色の発光ダイオード１２２、１４１、１４２を第二基板１４０に配列させ絶縁層１３９を塗布した状態を示す図である。図２２および図２３で用いた吸着装置１３３をそのまま使用して、第二基板１４０にマウントする位置をその色の位置にずらすだけでマウントすると、画素としてのピッチは一定のまま３色からなる画素を形成できる。絶縁層１３９としては透明エポキシ接着剤、ＵＶ硬化型接着剤、ポリイミドなどを用いることができる。３色の発光ダイオード１２２、１４１、１４２は必ずしも同じ形状でなくとも良い。図２４では赤色の発光ダイオード１４１が六角錐のＧａＮ層を有しない構造とされ、他の発光ダイオード１２２、１４２とその形状が異なっているが、この段階では各発光ダイオード１２２、１４１、１４２は既に樹脂形成チップとして樹脂からなる接着剤層１２５で覆われており、素子構造の違いにもかかわらず同一の取り扱いが実現される。

【０１００】図２５は配線形成工程を示す図である。絶縁層１３９に開口部１４５、１４６、１４７、１４８、１４９、１５０を形成し、発光ダイオード１２２、１４１、１４２のアノード、カソードの電極パッドと第二基板１４０の配線用の電極層１３７を接続する配線１４３、１４４、１５１を形成した図である。このときに形成する開口部すなわちビアホールは発光ダイオード１２２、１４１、１４２の電極パッド１２６、１２９の面積を大きくしているのでビアホール形状は大きく、ビアホールの位置精度も各発光ダイオードに直接形成するビアホールに比べて粗い精度で形成できる。このときのビアホールは約６０μｍ角の電極パッド１２６、１２９に対し、約φ２０μｍのものを形成できる。また、ビアホールの深さは配線基板と接続するもの、アノード電極と接続するもの、カソード電極と接続するものの３種類の深さがあるのでレーザのパルス数で制御し、最適な深さを開口する。その後、保護層を配線上に形成し、画像表示装置のパネルは完成する。このときの保護層は図２５の絶縁層１３９と透明エポキシ接着剤などの同様の材料が使用できる。この保護層は加熱硬化し配線を完全に覆う。この後、パネル端部の配線からドライバーＩＣを接続して駆動パネルを製作することになる。

【０１０１】上述のような発光素子の配列方法においては、一時保持用部材１２３に発光ダイオード１２２を保持させた時点で既に、素子間の距離が大きくされ、その広がった間隔を利用して比較的サイズの電極パッド１２６、１２９などを設けることが可能となる。それら比較的サイズの大きな電極パッド１２６、１２９を利用した配線が行われるために、素子サイズに比較して最終的な装置のサイズが著しく大きな場合であっても容易に配線を形成できる。また、本実施形態の発光素子の配列方法では、発光素子の周囲が硬化した接着剤層１２５で被覆され平坦化によって精度良く電極パッド１２６，１２９を形成できるとともに素子に比べて広い領域に電極パッド１２６，１２９を延在でき、次の第二転写工程での転写を吸着治具で進める場合には取り扱いが容易になる。また、発光ダイオード１２２の一時保持用部材１２３への転写には、ＧａＮ系材料がサファイヤとの界面で金属のＧａと窒素に分解することを利用して、比較的簡単に剥離できる。

【０１０２】［液晶制御素子の配列方法］次に、図２６

から図３１までを参照しながら、液晶制御素子の配列方法について説明する。液晶制御素子とは、本実施形態において具体的には、最終製品として液晶パネルを形成した際に液晶の配向状態を制御する薄膜トランジスタである。

【０１０３】先ず図２６に示すように、石英ガラス基板などの第一基板１６１上にアモルファスシリコン膜１６２が形成される。このアモルファスシリコン膜１６２は後の工程で犠牲となる剥離膜である。このアモルファスシリコン膜１６２上には下地絶縁膜としてシリコン酸化膜１６３が形成され、その上に薄膜トランジスタ１６４がマトリクス状に密に形成される。薄膜トランジスタ１６４はポリシリコン膜上にゲート酸化膜、ゲート電極を形成して、ポリシリコン膜にソース・ドレイン領域を形成したものである。これら薄膜トランジスタ１６４は素子分離されており、例えば反応性イオンエッチングなどの方法によって素子分離用の溝がアモルファスシリコン膜１６２の一部を露出する程度に形成される。

【０１０４】次に図２７に示すように、このような第一基板１６１を一時保持用部材１６５に対峙させて選択的な転写を行う。一時保持用部材１６５の第一基板１６１に対峙する面には剥離層１６６と接着剤層１６７が２層になって形成されている。ここで一時保持用部材１６５の例としては、ガラス基板、石英ガラス基板、プラスチック基板などを用いることができ、一時保持用部材１６５上の剥離層１６６の例としては、フッ素コート、シリコーン樹脂、水溶性接着剤（例えばＰＶＡ）、ポリイミドなどを用いることができる。また一時保持用部材１６５の接着剤層１６７としては紫外線（ＵＶ）硬化型接着剤、熱硬化性接着剤、熱可塑性接着剤のいずれかからなる層を用いることができる。

【０１０５】一時保持用部材１６５の接着剤層１６７は、硬化した領域１６７ｓと未硬化領域１６７ｙが混在するように調整され、未硬化領域１６７ｙに選択転写にかかる薄膜トランジスタ１６４が位置するように位置合わせされる。硬化した領域１６７ｓと未硬化領域１６７ｙが混在するような調整は、例えばＵＶ硬化型接着剤を露光機にて選択的に露光し、薄膜トランジスタ１６４を転写するところは未硬化でそれ以外は硬化させてある状態にすれば良い。このようなアライメントの後、その位置の薄膜トランジスタ１６４をレーザーにて第一基板１６１の裏面から照射して薄膜トランジスタ１６４を第一基板１６１からレーザーアブレーションを利用して剥離する。照射するレーザーとしてはエキシマレーザー、高調波ＹＡＧレーザーなどが用いられる。

【０１０６】このレーザーアブレーションを利用した剥離によって、選択照射にかかる薄膜トランジスタ１６４は反対側の接着剤層１６７の未硬化領域１６７ｙに転写される。他のレーザーが照射されない領域の薄膜トランジスタ１６４については、対応する接着剤層１６７の部分が硬化した領域１６７ｓであり、レーザーも照射されていないために一時保持用部材１６５側に転写されることはない。なお、図２７では１つの薄膜トランジスタ１６４だけが選択的にレーザー照射されているが、ｎピッチ分だけ離間した領域においても同様に薄膜トランジスタ１６４はレーザー照射されて転写されているものとする。このような選択的な転写によって薄膜トランジスタ１６４は第一基板１６１上に配列されている時よりも離間して一時保持用部材１６５上に配列される。

【０１０７】次に、選択的な薄膜トランジスタ１６４の第一基板１６１から一時保持用部材１６５への転写を行ったところで、図２８に示すように未硬化領域１６７ｙの接着剤層１６７を硬化させてを固着させる。この硬化は熱や光などのエネルギーを加えることで可能である。薄膜トランジスタ１６４は一時保持用部材１６５の接着剤層１６７に保持された状態で、確実に保持される。

【０１０８】図２９に示すように、次に一時保持用部材１６５から第２の一時保持用部材１６８に薄膜トランジスタ１６４を転写する。第２の一時保持用部材１６８は薄膜トランジスタ１６４の薄膜半導体層側を第二基板上に載せるために使用され、特に薄膜トランジスタ１６４の表裏が問題とならない場合には、第２の一時保持用部材１６８は使用しなくとも良い。一時保持用部材１６５から第２の一時保持用部材１６８に転写される場合には、個々の薄膜トランジスタ１６４で分離できるように、分離溝１６７ｇが形成される。分離溝１６７ｇの底部は剥離層１６６まで至っている。または、分離溝１６７ｇは剥離層１６６も分離する。

【０１０９】この剥離層１６６で剥離させることで、一時保持用部材１６５から第２の一時保持用部材１６８に薄膜トランジスタ１６４を転写し（図３０）、続いて、図示しない吸着手段によって第二基板上に離間しながら転写する（第二転写工程）。この工程は前述の発光素子の配列方法における図２２によって示す工程と同様である。

【０１１０】最後に、図３１に示すように、ガラス基板や透明プラスチック基板などの第二基板１７６上に、薄膜トランジスタ１６４を離間して形成し、ゲート電極線とソース電極、ドレイン電極を形成して、薄膜トランジスタ１６４のソース、ドレインと接続する。その上に透明電極膜１７２、配向膜１７３を形成し、反対側には対向基板１６９とその表面に透明電極膜１７５、配向膜１７４を形成したものを対峙させ、液晶を封入して液晶パネルを作成する。第二基板１７６上の薄膜トランジスタ１６４は液晶の制御素子として機能する。第二基板１７６上で薄膜トランジスタ１６４は二段階の拡大転写によって十分に離間されており、第一転写工程と第二転写工程のそれぞれで離間した転写が行われる。本実施形態の二段階拡大転写法では、同じ転写倍率を意図する場合においては、第一転写工程と第二転写工程の拡大率をｎ

倍、m倍とすると、１回でそれだけ拡大する場合に比べて、（n＋m）^{2}＝n^2＋２nm＋m^{2}であることから、必ず２nm回だけ転写回数を減らすことができることになる。従って、製造工程も回数分だけ時間や経費の節約となり、特に拡大率の大きい場合に有益となる。

【０１１１】ところで、発光ダイオードなどの発光素子をマトリクス状に配列して素子を構成した画像表示装置を製造する場合、配線用基板上に個々の発光素子を実装して製造する装置がいくつか知られている。

【０１１２】図３２は発光ダイオードの実装形態として、特許第２８９５５６６号の明細書および図面に開示される発光ダイオードである。この素子は同一面側に正負一対の電極部を有するいわゆるフリップチップ方式の発光ダイオードの例であり、リードフレーム２００は間隔を隔てて並列に配設された正負一対の電極を形成するリード部材２０１、２０６により構成されている。両リード部材２０１、２０６にはそれらの先端部２０２、２０７に発光チップ１９０を載置する平坦部２０３、２０８が形成されている。また、平坦部２０３、２０８に続く側周面にはそれら平坦部２０３、２０８から外側に傾斜して反射部２０４、２０９が一体的に形成されている。ＧａＮ青色発光チップである発光チップ１９０の各電極部分ははんだバンプ２０５を介して負極となるリード部材２０１および正極となるリード部材２０６にそれぞれ接合されている。

【０１１３】図３３は特開平９－２９３９０４号公報において説明されるチップタイプＬＥＤ（発光ダイオード）の例を示す。これは導電層を形成した絶縁性のセラミックス支持部材２１１の上にＬＥＤ素子２１３を載置し、ＬＥＤ素子２１３の電極２１４と電極端子２１２をワイヤー２１５でワイヤーボンディングし、キャビティー内に封止樹脂２１６を満たして固化した構造を有する。

【０１１４】図３４は同じく特開平９－２９３９０４号公報に開示されるチップタイプＬＥＤの例である。セラミックスの支持部材２２１に一対の電極端子２２２が形成されており、ＬＥＤ素子２２３の表面の一対の電極２２４は導電性のろう材２２５によりフリップチップ接続されている。ＬＥＤ素子２２３はセラミックス支持部材と強固に接着させるためにＬＥＤ素子と支持体の隙間に封止樹脂２２６が注入されている。

【０１１５】しかしながら、このような発光ダイオードをマトリクス状に配列して画像表示装置を製造する場合、発光ダイオードを個別にパッケージに収納してから、平面型画像表示装置などへの組み立てのためにアレイ状に複数の発光ダイオードを並べて実装する必要が生じている。ＬＥＤチップはウエハの状態から個々のチップ毎にダイシングされ、それぞれパッケージに封止されるために、1個のＬＥＤチップはベアチップの状態でサブミリ角の大きさであり、パッケージに収納した状態では数ミリ程度のサイズがある。その結果、一画素の大きさも大きくなって解像度が低下してしまい、高精細で小型の画像表示装置は容易には組み立てられないものとされていた。また、発光ダイオードがＧａＮ系の窒化物半導体である場合、通常サファイヤ基板上に発光ダイオードを形成するため、パッケージはサファイヤ基板の厚みよりも厚い厚みになっていた。

【０１１６】そこで、高精細な画像表示を可能とし、しかも短時間で製造でき且つ製造プロセス上のコストも削減可能である発光素子の実装方法について説明する。

【０１１７】例１

図３５は発光素子の実装方法を工夫した画像表示装置の一例を示す要部断面図である。本例の画像表示装置は、図３５に示すようにフルカラー対応のカラー画像表示装置２３１であり、個々の発光素子として赤、緑、青のそれぞれの発光が可能な発光ダイオードをマトリクス状に配列したものである。

【０１１８】本例の画像表示装置２３１においては、ガラス基板もしくはプラスチック基板からなる配線用基板２４０の基板主面２４１には、あらかじめ所要の配線パターンを有して形成された配線層２４７、２４８が形成されている。ここで配線層２４８はｐ電極に信号を供給するための配線であり、配線層２４７はｎ電極に信号を供給するための配線である。これら配線層２４７、２４８の一方は共通化することもできる。

【０１１９】配線層２４８上には、結晶成長時の状態とは倒置して配設された結晶成長層２４３がｐ電極２４４を介して配されている。結晶成長層２４３は後述するように、選択成長によってマスク層の窓部を介し、倒置されて上側に位置してなる下地成長層２４５から成長した層である。この結晶成長層２４３はウルツ鉱型の結晶構造を有する窒化物半導体材料であるシリコンドープのＧａＮ層を材料とし、その傾斜した側面がＳ面（１－１０１面）で覆われた六角錐形状を呈する。また、図３５は断面図であるため、結晶成長層２４３の断面は倒置した略正三角形形状となる。

【０１２０】この結晶成長層２４３には活性層をｎ型半導体層とｐ型半導体層で挟んだ発光領域が形成される。活性層は倒置した六角錐形状の最外郭近くに形成される。本例では、隣接する発光素子の活性層のバンドギャップエネルギーは異なっていて、それぞれ赤色、緑色、青色のいずれかの発光色に対応したものとなっているが、その他の構造や寸法はほぼ同一である。

【０１２１】六角錐形状の結晶成長層２４３は結晶成長時の向きと比べて基板主面の法線方向において上下逆となるように配線用基板２４０上に実装される。従って、六角錐形状の底面が丁度上面となり、上面が光の取出し側となる。詳しくは、六角錐形状の結晶成長層２４３は結晶成長時に用いられる図示しないマスク層の窓部を介して下地成長層２４５とつながっており、そのマスク層

の窓部がそのまま光の取出し口となる。

【０１２２】下地成長層２４５は選択成長の種層として機能するが、マスク層の窓部を介して結晶成長層２４３とも接続して下地成長層２４５の平坦な上面は光取出し面２５０としても利用される。さらに下地成長層２４５はｎ電極側の配線の一部としても機能し金属層からなるｎ電極２４９と結晶成長層２４３の間の電流経路となる。ｎ電極２４９は発光素子の倒置によって下地成長層２４５の下部に位置するが、結晶成長層２４３がｎ電極２４９よりは大きく成長した層であることから、ｎ電極２４９の下部のバンプ２４６を形成して、結晶成長層２４３と高さを合わせるようにしている。バンプ２４６はメッキ工程などを利用して形成される接続部であり、電解もしくは無電解によりＣｕ、Ｎｉなどのバンプを約１０ミクロンの高さで形成したものであり、その表面は酸化防止のために約０．１ミクロンのＡｕメッキが施されている。バンプ２４６の下部は実装時に基板主面２４１上に配設された配線層２４７に接続する。

【０１２３】バンプ２４６の周囲や配線層２４７、２４８の周囲、さらには結晶成長層２４３の周囲には素子の機能の上では空隙部が形成されるが、その空隙部は本例の画像表示装置では熱硬化接着剤や紫外線硬化型接着剤などの接着剤からなる接着剤層２４２で充填される。

【０１２４】図３６は本例の画像表示装置に実装される個々の発光ダイオードを示す図であり、（Ａ）が素子の断面図であり、（Ｂ）が素子の上面図である。図３５に示した画像表示装置では複数の配列される発光ダイオードがそれぞれ倒置されて実装されるため、図３６のものとは基板主面の法線方向において上下逆となる。

【０１２５】ここで図３６に示す発光ダイオードについて説明すると、配線用基板２４０とは異なる例えばサファイヤ基板などの成長用基板を用い、好ましくは下地成長層２４５上に六角錐形状または六角台形形状の結晶成長層２４３を形成するのに選択成長法が用いられる。結晶成長層２４３を選択成長によって形成する場合、容易に結晶成長層２４３は基板主面に対して傾斜した例えばＳ面などの傾斜結晶面を有した構造を呈する。特にＳ面はＣ＋面の上に選択成長した際に見られる安定面であり、比較的得やすい面であって六方晶系の面指数では（１，－１，０，１）面である。このＳ面について、窒化ガリウム系化合物半導体で結晶層を構成した場合には、Ｓ面でのボンド数は最も多いものとなる。従って、実効的にＶ／III 比が上昇することになり、積層構造の結晶性の向上に有利である。また、基板と異なる方位に成長すると基板から上に伸びた転位が曲がることもあり、欠陥の低減にも有利となる。

【０１２６】ここで結晶成長層２４３は、第１導電型層、活性層２５１、及び第２導電型層２５２からなる発光領域を形成可能な材料層であれば良く、特に限定されるものではないが、その中でもウルツ鉱型の結晶構造を有することが好ましい。このような結晶層としては、例えばＩＩＩ族系化合物半導体やＢｅＭｇＺｎＣｄＳ系化合物半導体、ＢｅＭｇＺｎＣｄＯ系化合物半導体を用いることができ、更には窒化ガリウム（ＧａＮ）系化合物半導体、窒化アルミニウム（ＡｌＮ）系化合物半導体、窒化インジウム（ＩｎＮ）系化合物半導体、窒化インジウムガリウム（ＩｎＧａＮ）系化合物半導体、窒化アルミニウムガリウム（ＡｌＧａＮ）系化合物半導体を好ましくは形成することができ、特に窒化ガリウム系化合物半導体などの窒化物半導体が好ましい。なお、本発明において、ＩｎＧａＮ、ＡｌＧａＮ、ＧａＮなどは必ずしも、３元混晶のみ、２元混晶のみの窒化物半導体を指すのではなく、例えばＩｎＧａＮでは、ＩｎＧａＮの作用を変化させない範囲での微量のＡｌ、その他の不純物を含んでいても本発明の範囲であることはいうまでもない。

【０１２７】この結晶層の選択成長方法としては、種々の気相成長法を挙げることができ、例えば有機金属化合物気相成長法（ＭＯＣＶＤ（ＭＯＶＰＥ）法）や分子線エピタキシー法（ＭＢＥ法）などの気相成長法や、ハイドライド気相成長法（ＨＶＰＥ法）などを用いることができる。その中でもＭＯＣＶＤ法によると、迅速に結晶性の良いものが得られる。ＭＯＣＶＤ法では、Ｇａソースとして TMG（トリメチルガリウム）、ＴＥＧ（トリエチルガリウム）、Ａｌソースとしては TMA（トリメチルアルミニウム）、ＴＥＡ（トリエチルアルミニウム）、Ｉｎソースとしては、TMI（トリメチルインジウム）、ＴＥＩ（トリエチルインジウム）などのトリアルキル金属化合物が多く使用され、窒素源としてはアンモニア、ヒドラジンなどのガスが使用される。また、不純物ソースとしてはＳｉであればシランガス、Ｇｅであればゲルマンガス、ＭｇであればＣｐ２Ｍｇ（シクロペンタジエニルマグネシウム）、ＺｎであればＤＥＺ（ジエチルジンク）などのガスが使用される。ＭＯＣＶＤ法では、これらのガスを例えば６００°Ｃ以上に加熱された基板の表面に供給して、ガスを分解することにより、ＩｎＡｌＧａＮ系化合物半導体をエピタキシャル成長させることができる。

【０１２８】具体的な選択成長法としては、下地成長層２４５の上に薄いマスク層を形成し、そのマスク層を選択的に開口して窓領域を形成することでも、選択成長が可能である。マスク層は例えば酸化シリコン層或いは窒化シリコン層によって構成することができる。窓領域はマスク層に形成される開口部であり、例えば六角形とすることができるが、他の形状、たとえば円形状、正方形状、三角形状、矩形状、菱形、楕円形状およびこれらの変形形状などの種種の形状にすることができる。マスク層の窓領域からの選択成長では、横方向に結晶成長が進むことから、貫通転位を抑える利点も生ずる。

【０１２９】本発明の画像表示装置に用いられる発光ダ

イオードにおいては、活性層２５１は傾斜した結晶面に平行な面内に延在され且つ第１導電層と第２導電層２５２に挟まれた構造とされる。活性層２５２は結晶成長層２４３に形成されるが、結晶成長層２４３に形成されるとは、結晶成長層２４３に対して半導体層を積層する場合と、結晶成長層の内部や表面の形成する場合の両方を含む。

【０１３０】第１導電型はｐ型又はｎ型のクラッド層であり、第２導電型はその反対の導電型である。例えば結晶成長層をシリコンドープの窒化ガリウム系化合物半導体層によって構成した場合では、ｎ型クラッド層をシリコンドープの窒化ガリウム系化合物半導体層によって構成し、その上にＩｎＧａＮ層を活性層２５１として形成し、さらにその上にｐ型クラッド層としてマグネシウムドープの窒化ガリウム系化合物半導体層を形成してダブルヘテロ構造をとることができる。活性層２５１であるＩｎＧａＮ層をＡｌＧａＮ層で挟む構造とすることも可能である。また、活性層２５１は単一のバルク活性層で構成することも可能であるが、単一量子井戸（ＳＱＷ）構造、二重量子井戸（ＤＱＷ）構造、多重量子井戸（ＭＱＷ）構造などの量子井戸構造を形成したものであっても良い。量子井戸構造には必要に応じて量子井戸の分離のために障壁層が併用される。活性層２５１をＩｎＧａＮ層とした場合には、特に製造工程上も製造し易い構造となり、素子の発光特性を良くすることができる。さらにこのＩｎＧａＮ層は、窒素原子の脱離しにくい構造であるＳ面の上での成長では特に結晶化しやすくしかも結晶性も良くなり、発光効率を上げることが出来る。

【０１３１】結晶成長層２４３上に形成されるｐ電極２４４は活性層２５１に電流を注入するための電極であるが、本例においては、傾斜した結晶面を有する傾斜結晶面の表面に被着されて、最終的には発光ダイオード素子自体が倒置されることから、ｐ電極２４４は上向きに開いた反射膜としても機能し、発光ダイオード素子自体が倒置される構造から光取出し効率の向上を図ることができる。

【０１３２】本例の画像表示装置においては、各発光ダイオード素子が結晶成長時とは倒置されて配線用基板２４０上に配設される。この時、平坦な下地成長層２４５の上面が結晶成長層２４３の活性層２５１からの光の光取出し面２５０として機能し、ｐ電極２４４の反射膜としての機能も手伝って光取出し効率を高くすることができる。結晶成長層２４３は選択成長による六角錐形状を有するが、ｎ電極２４９側にはバンプ２４６が配設されており、発生した光の光取出し面２５０として機能する各素子毎の下地成長層２４５をほぼ面一にすなわち水平に同じ高さに保つことができ、さらに接着剤２４２で周囲を固めることで結晶成長層２４３などが傾いてしまうような問題も未然に防止できる。

【０１３３】各発光ダイオード素子は素子完成後に実装されるため、たとえば欠陥のある素子を実装しないようにすることで、画像表示装置の全体に歩留まりは向上する。また、バンプ２４６によって素子は正負一対の電極が配線用基板２４０側に集められた構造になり、電極が光取出しのための面積を減ずることもない。この点から本例の画像表示装置は高精細なカラー表示が可能であり、製造プロセス上も選択成長の利点を巧妙に取り込んだものとなっている。

【０１３４】なお、本例の画像表示装置において、ｎ電極２４９やバンプ２４６などは隣接するダイオード間で共通としても良く、また、下地成長層２４５は隣接する素子間で共通で分離されていない構造であっても良い。また、本例では、画像表示装置はカラー表示であるとしたが、２色表示の装置や、ＲＧＢ以外の発光色の組み合わせにかかる画像表示装置であっても良い。また、各ダイオードを駆動するための選択トランジスタなどを配線用基板２４０上に配することも可能である。

【０１３５】また、本例において素子は、発光素子として説明したが、これに限定されずに、基板上に倒置される素子はトランジスタやその他の半導体素子であっても良く、このような素子を配した素子実装基板を構成し、後の工程で画像表示装置やその他の半導体装置を完成させても良い。

【０１３６】例２

本例は、例１の画像表示装置の異なる構造の発光ダイオードを用いた構造の装置である。本例の画像表示装置は、図３７に示すように、配線用基板２６０の基板主面２６１上に配線層２６８、２６９が形成され、それら配線層２６８、２６９上にはそれぞれバンプ２６６、２６７が形成され、バンプ２６６、２６７の上側にはｐ電極２６４、ｎ電極２６５を介して結晶成長層２６３が接続されている。結晶成長層２６３は略平板状であり、図示しない活性層が延在されており、ｐ電極２６４、ｎ電極２６５を活性層を挟む第１導電層、第２導電層に電気的に接続するように形成した後、倒置され、結晶成長層２６３の下面に位置するｐ電極２６４、ｎ電極２６５がバンプ２６６、２６７の上部に接続する。バンプ２６６、２６７の周囲は例１と同様に熱硬化接着剤や紫外線硬化型接着剤などの接着剤からなる接着剤層２６２で充填されている。

【０１３７】本例の画像表示装置においては、ｐ電極２６４、ｎ電極２６５がバンプ２６６、２６７に接続され、光を発生させる結晶成長層２６３を水平に同じ高さに保つことができ、さらに接着剤層２６２で周囲を固めることで結晶成長層２６３などが傾いてしまうような問題も未然に防止できる。また、各発光ダイオード素子は素子完成後に実装されるため、たとえば欠陥のある素子を実装しないようにすることで、画像表示装置の全体に歩留まりは向上する。また、バンプ２６６、２６７によって素子は正負一対の電極が配線用基板２６０側に集め

られた構造になり、電極が光取出しのための面積を減ずることもない。この点から本実施例の画像表示装置は高精細なカラー表示が可能である。

【０１３８】例３
本例は例１の画像表示装置の製造方法の例であり、図３８乃至図４６を参照しながらその工程順に説明する。

【０１３９】図３８に示すように、Ｃ面を主面とするサファイヤ基板からなる成長用基板２７０が使用され、その成長用基板２７０上に低温と高温のバッファ層などからなる下地成長層２７１が形成され、その下地成長層２７１を覆ってシリコン酸化膜または窒化膜からなるマスク層が形成され、そのマスク層には結晶成長させる領域に対応して窓領域が形成される。次いで、窓領域からの選択成長による結晶成長から側面が傾斜したＳ面で覆われた六角錐形状の結晶成長層２７２が得られ、この結晶成長層２７２に図示しない第１導電層、活性層、および第２導電層が形成され、さらに、ｐ電極２７３が例えばＮｉ／Ｐｔ／Ａｕなどの多層金属膜によって構成され、ｎ電極２７４が例えばＴｉ／Ａｌ／Ｐｔ／Ａｕなどの多層金属膜によってマスク層を開口した部分に形成される。ｐ電極２７３は例えば蒸着によって形成されるが、他方のｎ電極２７４はリフトオフなどの手法を用いて形成される。

【０１４０】このようにｐ電極２７３とｎ電極２７４を形成した後、成長用基板２７０上の下地成長層２７１は素子毎に分離される。この素子毎の分離には例えば反応性イオンエッチングが用いられる。各素子のチップサイズについて、例示すると、素子自体は例えば２０ミクロン角程度のサイズであるが、チップのピッチは約２５ミクロン程度となる。

【０１４１】次に、成長用基板２７０の全面にレジスト層２７５を形成し、この時のレジスト層２７５の厚みをｐ電極２７３の頂点部分の高さと同程度とする。次いでレジスト層２７５の前記ｎ電極２７４に対応した領域を開口し、図３９に示すように開口部２７６を当該レジスト層２７５に形成して底部に前記ｎ電極２７４を臨ませる。

【０１４２】レジスト層２７５の開口部２７６に、バンプ２７７をメッキ工程などを利用して形成する。すなわち、このバンプ２７７はメッキ工程などを利用して形成される接続部であり、電解もしくは無電解によりＣｕ、Ｎｉなどのバンプを約１０ミクロンの高さで形成したものであり、その表面は酸化防止のために約０．１ミクロンのＡｕメッキが施されている。メッキバンプ２７７の形成後、図４０に示すように、レジスト層２７５が除去される。

【０１４３】レジスト層２７５の除去後、図４１に示すように、例えばガラス基板などによって構成される転写用基板２８０上に転写材２７８が塗布されたものを用意し、先のバンプ２７７を形成した成長用基板２７０を転写用基板２８０に対向させる。ここで転写材２７８は粘着材などであり、次に照射されるレーザー光の波長に対して吸収の低い材料が好ましい。これはレーザー光によるアブレーションが低く、分離した発光素子の位置精度が良好となるからである。成長用基板２７０と転写用基板２８０の主面同士を対向させたところで、成長用基板２７０の裏面すなわち発光素子の裏面からＫｒＦエキシマレーザー或いは三倍波ＹＡＧレーザーなどのレーザー光を照射する。このレーザー光の照射によって下地成長層２７１と成長用基板２７０の界面には、窒素が発生し、発光ダイオードは素子ごと分離される。

【０１４４】このレーザー光の照射によって分離された各発光ダイオードは、図４２に示すように、転写材２７８に埋められながら転写用基板２８０に一時的に保持される。このとき、丁度、成長用基板２７０が剥がれた面である下地成長層２７１の上面には、Ｇａ層２８１が付着している。この下地成長層２７１の上面は光取出し面となることから、Ｇａ層２８１を除去する必要があり、エッチングなどが施される。このエッチングはアルカリ系、もしくは酸系にいずれでも良いが、転写材２７８の密着強度が低下することのないようにエッチング液が選定される。

【０１４５】画像表示装置はＲＧＢの単色の発光素子を規則的は配列させて構成されることから、図４３に示すように、配線用基板の電極ピッチに合わせて、選択的に転写用基板２８０から発光素子を取り出す。これは転写用基板２８０の基板上に保持された発光ダイオードは同一で単色の発光波長を有するとの前提によるものであり、異なる発光波長の素子を実装するためには、たとえば複数枚の転写用基板２８０が使用される。本例では、選択的な発光素子の取り出しのために、吸着ヘッド２８２が使用される。吸着ヘッド２８２の先端部２８４には、吸引孔２８３が形成され、先端部２８４にピッチは配線用基板の電極ピッチに沿ったものとなっている。吸着ヘッド２８２の先端部２８４は吸引孔２８３の周囲で平坦とされ、その平坦な部分に発光素子の光取出し面となる下地成長層２７１の上面が吸着される。この吸着作業は、個々の素子毎に行うことも可能であるが、本例のように、配線用基板の電極ピッチに合わせて複数の発光素子を同時に吸着させるようにすることもでき、本例を利用することで製造プロセスを簡略化して製造コストを低減できる。

【０１４６】配線用基板の電極ピッチに合致した複数の発光素子は、図４４に示すように、配線用基板２９０のところまで運ばれ、該配線用基板２９０の主面に垂直な方向から基板主面に対して各素子が接着される。配線用基板２９０の主面には予め配線層２９１、２９２が形成されており、吸着ヘッド２８２が各素子を配線用基板２９０の主面に圧着した後、開放すると各発光素子は配線用基板２９０に仮接着される。配線用基板２９０の主面

には接着剤２９３が塗布されており、各素子を配線用基板２９０の主面で保持するのに寄与する。ここで接着剤２９３は例えば熱硬化型接着剤や紫外線硬化型接着剤である。

【０１４７】このような配線用基板２９０の主面への搬送を３原色の各素子について行うと、図４５に示す状態となる。この時点で隣接する素子は発光する光に波長は異なるものとされる。各素子はバンプ２７７を用いて基板主面に対して水平に維持されたまま確実に実装される。

【０１４８】次いで、加圧ヘッド２９５を各素子の光取出し側である下地成長層２７１の上面から押し付け、接着剤２９３を硬化させる。接着剤２９３が熱硬化型接着剤の場合には、加圧ヘッド２９５としてパルスヒートで加熱する加熱加圧ヘッドとすることができ、紫外線硬化型接着剤の場合には加圧しながら配線用基板２９０の裏面側から紫外線を照射することが望ましい。または、加圧ヘッド２９５をガラスや石英ガラスなどの光透過材料で構成し、上側から紫外線を照射するようにすることもできる。

【０１４９】本例の画像表示装置の製造方法においては、配線用基板２９０の電極ピッチに合わせた複数の発光素子が一括して配線用基板２９０の主面に実装されるため、その製造コストを低減できるとともに短時間での製造が可能である。また、各素子はバンプ２７７を用いて確実に水平に実装され、傾いたりすることもなく、またアライメントのためのマージンも小さくて良くなることから、高精度に発光素子を配列されることができ、また、バンプ２７７を用いて確実な電気配線や、光取出し効率の最大化も図ることができる。

【０１５０】また、転写用基板２８０に保持されている状態で、発光素子の検査を行うことができ、不良な素子を早期に除去して歩留まりを改善できる。また、Ｇａ層の除去を配線用基板２９０への実装前に行うことができ、エッチングで配線用基板２９０を損傷するような問題も回避できる。

【０１５１】例４

本例は、図４７および図４８に示すように、配線用基板の電極ピッチに合わせて発光素子を形成し、直接配線用基板に実装する例である。

【０１５２】図４７に示すように、成長用基板３０５上には配線用基板の電極ピッチに合わせて発光素子が形成されている。発光素子は前述の実施例と同様に下地成長層３１１上に六角錐状の結晶成長層３１２が形成され、結晶成長層３１２上にはｐ電極３１３が下地成長層３１１上には更にｎ電極３１４が形成され、ｐ電極３１３と高さを同程度とするためのバンプ３１５が形成されている。成長用基板３０５上には複数の発光素子が形成され、その間隔が配線用基板３０１の電極層３０３、３０２のピッチに対応したものとなっている。

【０１５３】発光素子が形成された成長用基板３０５を配線用基板３０１と対向させ、成長用基板３０５の裏面からＫｒＦエキシマレーザー或いは三倍波ＹＡＧレーザーなどのレーザー光を照射することで、下地成長層３１１と成長用基板３０５の界面には、窒素が発生し、発光素子は素子ごと分離され、配線用基板３０１に保持される。

【０１５４】図４８は発光素子が配線用基板３０１に保持された状態を示しており、以後、他の波長の発光素子についても実装を行い、接着剤３０７を硬化させることで画像表示装置が完成する。このときＧａ層３１６が下地成長層３１１の上面に形成されていることから、接着剤層３０７が紫外線硬化型の場合では、配線用基板３０１の裏面側から紫外線を照射する。接着剤層３０７が熱硬化型の場合では、例３と同じ条件での硬化工程で良い。接着剤層３０７が硬化した後でＧａ層３１６を除去することで、配線用基板３０１へのダメージを著しく低減できる。

【０１５５】例５

本例は、図４９に示すように、配線用基板の電極ピッチに合わせて選択的にレーザー光を照射して、発光素子を直接配線用基板に実装する例である。

【０１５６】図４９に示すように、成長用基板３２８上には発光素子が複数形成されており、発光素子は前述の例と同様に下地成長層３２７上に六角錐状の結晶成長層３２４が形成され、結晶成長層３２４上にはｐ電極３２６が下地成長層３２７上には更にｎ電極が形成され、ｐ電極３２６と高さを同程度とするためのバンプ３２５が形成されている。

【０１５７】一方、配線用基板３２０の主面には電極層３２１、３２２が所要のピッチで形成されており、成長用基板３２８と配線用基板３２０が対向して保持された状態で、配線用基板の電極ピッチに合わせてレーザービームが照射される。成長用基板３２８の裏面からＫｒＦエキシマレーザー或いは三倍波ＹＡＧレーザーなどのレーザー光を照射することで、下地成長層３２７と成長用基板３２８の界面には、窒素が発生し、発光素子は素子ごと分離され、配線用基板３２０に保持されるが、レーザービームの照射が電極ピッチに合わせた選択的なものであるために、成長用基板３２８上の全部の発光素子が分離するわけではなく、配線用基板の電極ピッチに合わせた単色の素子だけが確実に転写される。この工程を他の波長の素子に対して繰り返すことで画像表示装置が完成する。レーザー光は単一ビームをスキャンする方法と、単一ビームで成長用基板と配線用基板を移動する方法とがある。

【０１５８】例６

本例は２回転写用基板を用いて実装する例であり、本例を図５０乃至図５４を参照しながら説明する。

【０１５９】図５０に示すように、成長用基板３３６上

には発光素子を構成するように、下地成長層３３２上に六角錐状の結晶成長層３３３が形成され、結晶成長層３３３上にはｐ電極３３４が下地成長層３３２上には更にｎ電極が形成され、ｐ電極３３４と高さを同程度とするためのバンプ３３５が形成されている。成長用基板３３６上には発光素子は配線用基板の電極ピッチに合わせて離間している。この成長用基板３３６は転写用基板３３０と対向するように保持され、成長用基板３３６の裏面からレーザー光を照射することで、発光素子は素子ごと分離され、転写用基板３３０に転写される。転写用基板３３０にはこの時シリコーン樹脂などからなる転写材３３１が形成されていて、この転写材３３１により、発光素子は素子ごとに保持される。

【０１６０】次に、図５１に示すように、Ｇａ層の除去により、転写用基板３３０に光取出し面が外側となる形で保持され、さらに図５２に示すように、転写材３４０が上面に塗布された第２の転写用基板３４１が貼り合わせられる。この場合において、転写材３４０は例えば紫外線硬化型粘着材であり、第２の転写用基板３４１はガラスもしくは石英ガラスである。

【０１６１】次に、最初の転写用基板３３０が剥がされることで、図５３に示すように、発光素子は第２の転写用基板３４１に転写される。

【０１６２】そして図５４に示すように、配線用基板３４２の主面には電極層３４３、３４４が所要のピッチで形成されているところで、第２の転写用基板３４１と配線用基板３４２が対向して保持された、配線用基板の電極ピッチに合わせてレーザービームが照射される。成長用基板３２８の裏面からレーザー光を照射することで、転写材３４０のアブレーションにより発光素子は素子ごと分離され、配線用基板３４２に保持される。この転写はレーザービームの照射が電極ピッチに合わせた選択的なものであるために、成長用基板３２８上の全部の発光素子が分離するわけではなく、配線用基板の電極ピッチに合わせた単色の素子だけが確実に転写される。この工程を他の波長の素子に対して繰り返し、配線用基板３４２上の接着剤３４５を硬化させて画像表示装置が完成する。なお、転写材３４０のアブレーションの残さが発光素子裏面に付着しているときは洗浄もしくは研磨の工程を付加する。

【０１６３】例７

本例は例６の変形例であり、図５５に示すように、第２の転写用基板３５０上の転写材３５１には、発光素子を構成するように、下地成長層３５３上に六角錐状の結晶成長層３５４が形成され、ｐ電極と高さを同程度とするためのバンプ３５５が形成されているが、第２の転写用基板３５０上において、発光素子は配線用基板の電極ピッチに合わせて離間しているのではなく、製造上で便宜なピッチで配されている。なお、その他の工程においては例６と実質的に同じである。

【０１６４】次いで、図５６に示すように、第２の転写用基板３５０の裏面からレーザー光を選択的に照射することで、転写材３５１のアブレーションにより発光素子は素子ごと分離され、配線層３６２、３６３を有する配線用基板３６０に保持される。この転写はレーザービームの照射が電極ピッチに合わせた選択的なものであるために、全部の発光素子が一度に分離するわけではなく、配線用基板の電極ピッチに合わせた単色の素子だけが確実に転写される。この工程を他の波長の素子に対して繰り返し、配線用基板３６０上の接着剤３６１を硬化させて画像表示装置が完成する。なお、転写材３５１のアブレーションの残さが発光素子裏面に付着しているときは洗浄もしくは研磨の工程を付加する。

【０１６５】例８

本例は、ｎ電極配線とｐ電極配線を結晶成長層について上下に分けて形成した画像表示装置の例である。本例の画像表示装置は、図５７に示すように、配線用基板３７０の基板主面３７１上にｐ電極配線３７２が形成され、そのｐ電極配線３７２の上端に接続する形で、六角錐形状の傾斜した傾斜結晶面を有する結晶成長層３７４がその周囲の接着剤層３７３に埋め込まれて支持されている。結晶成長層３７４には図示しない第１導電層、活性層、第２導電層が形成されており、この結晶成長層３７４は結晶成長時とは倒置した形で接着剤層３７３に支持されている。結晶成長層３７４の傾斜結晶面に平行な面にはｐ電極３７５が形成されており、結晶成長層３７４の上側には、結晶成長時に用いた平板状の下地成長層３７６が存在し、この下地成長層３７６の上面側が光取り出し面３７７とされ、この下地成長層３７６の光取り出し面３７７において、発光領域となる第１導電層、活性層、第２導電層の積層部とは基板主面３７１の法線方向で重ならない下地成長層３７６の角部にはｎ電極配線３７８が形成され電気的に接続されている。このｎ電極配線３７８の一部は前記接着剤層３７３上にも延在されており、たとえば樹脂層からなる接着剤層３７３が硬化した後、ｎ電極配線３７８が所要のパターンに形成される。ｎ電極配線３７８はポリイミドなどの樹脂層からなる保護層３７９によって被覆されている。

【０１６６】本例の画像表示装置においては、ｐ電極、ｎ電極の双方が結晶成長面側に存在する発光素子とは異なり、少なくともｎ電極配線３７８は下地成長層３７６の光取り出し面３７７側に位置するために、配線の分だけ発光素子のチップサイズを小さくすることができる。また、ｎ電極配線３７８とｐ電極配線３７２は結晶成長層３７４について上下に分けて形成され、３次元的に離れることになるので、短絡することがなくなり、配線幅を広く形成することが可能になる。したがって、配線の形成も容易に行うことができる。

【０１６７】なお、上述の例では、バンプをＣｕ，ＮｉにＡｕのコートをしたものとして説明したが、半田バン

プによる接続であっても良い。発光素子の電極上のバンプは半田メッキ、もしくは半田蒸着によって形成され、配線用基板に保持される接着剤の代わりにフラックスを用いて、配線用基板に予め塗布しておくことができる。発光素子はそのフラックスの粘着性により配線用基板上に保持される。３色の発光素子が剥離・転写されたら、配線用基板を一括してリフローして配線用基板と発光素子を接続しても良い。この時は配線用基板はリフロー炉に入れることになるので、ガラス基板を使用する。接続後はフラックス洗浄を行い、封止材をチップと配線用基板の間に入れて、封止材を硬化させる。半田を用いた接続の場合は、接続抵抗が低抵抗になり、半田溶融時のセルフアライメントにより発光素子のアライメント精度が改善され、画素ピッチが配線電極のパターニング精度と一致するようになるので、画素ピッチが一定になり、画像表示装置は高精細なものとなる。発光素子の修理をする場合は封止材の注入前に発光素子の点灯検査を行い、不良が発生した場合にはその発光素子の局部加熱により、半田バンプを溶融して修理をする。

【０１６８】本発明において画像表示装置とは、発光ダイオード（ＬＥＤ）、半導体レーザーなどの発光素子を用いた表示装置（ディスプレイ装置）であれば良く、発光素子が配線用基板上に配列されて、他の電子機器などに組み込まれる構造のものから、更に例示的には、テレビジョン受像機、ビデオ再生装置、コンピュータのなどの電子機器のモニター、ゲーム機器の出力装置、電子家電などのモニターなどを含み、また、比較的小さいなサイズのものでは、自動車搭載型案内装置、携帯電話、携帯情報端末、録画装置や監視装置などのモニター画面などであっても良い。

【０１６９】

【発明の効果】上述のように本発明の画像表示装置によれば、解像度や画質、発光効率などの諸特性に優れ、且つ大画面化が容易で、製造コストの低減も実現できる画像表示装置を得ることができる。特に、本発明の画像表示装置によれば、発光素子が一個の素子の占有面積が$25\mu m^2$以上で$10000\mu m^2$以下とされた微細なサイズであるために、発光素子自体を高密度に配線用基板に配設することが可能であり、また、個々の発光素子を完成させた後に配線用基板に対して実装するために歩留りは良好であり、大画面化する場合でもその画面全体に亘るミクロンオーダーの厳格なプロセス管理などは不要となる。

【０１７０】また、本発明の画像表示装置の製造方法によれば、発光素子自体を高密度に配線用基板に配設することが容易に実現され、一時保持用基板やエネルギービームを活用することで、微小な素子を転写しながら配線用基板の所要の位置に実装することができる。

【０１７１】一方、本発明の素子の配列方法及び画像形成装置の製造方法によれば、一時保持用部材に素子を保持させた時点で既に、素子間の距離が大きくされ、その広がった間隔を利用して比較的サイズの電極パッドなどを設けることが可能となる。それら比較的サイズの大きな電極パッドを利用した配線が行われるために、素子サイズに比較して最終的な装置のサイズが著しく大きな場合であっても容易に配線を形成できる。

【０１７２】また、本発明の素子の配列方法及び画像形成装置の製造方法によれば、発光素子の周囲が硬化した接着剤層で被覆され平坦化によって精度良く電極パッドを形成できるとともに素子に比べて広い領域に電極パッドを延在でき、次の第二転写工程での転写を吸着治具で進める場合には取り扱いが容易になる。また、発光ダイオードの一時保持用部材への転写には、ＧａＮ系材料がサファイヤとの界面で金属のＧａと窒素に分解することを利用して、比較的簡単に剥離できる。

【０１７３】さらに、本発明の素子の配列方法及び画像形成装置の製造方法によれば、同じ転写倍率を意図する場合においては、第一転写工程と第二転写工程の拡大率をn倍、m倍とすると、１回でそれだけ拡大する場合に比べて、$(n+m)^2=n^2+2nm+m^2$であることから、必ず２ｎｍ回だけ転写回数を減らすことができることになる。従って、製造工程も回数分だけ時間や経費の節約となり、特に拡大率の大きい場合に有益となる。

【０１７４】また、各発光ダイオード素子が結晶成長時とは倒置されて配線用基板上に配設される本発明の画像表示装置においては、平坦な下地成長層の上面が光の光取出し面として機能し、ｐ電極の反射膜としての機能も手伝って光取出し効率を高くすることができる。結晶成長層は選択成長により例えば六角錐形状を有するが、ｎ電極側にはバンプが配設されており、各素子毎の下地成長層および結晶成長層を水平に同じ高さに保つことができ、さらに接着剤で周囲を固めることで結晶成長層などが傾いてしまうような問題も未然に防止できる。

【０１７５】各発光ダイオード素子は素子完成後に実装されるため、たとえば欠陥のある素子を実装しないようにすることで、画像表示装置の全体に歩留まりは向上する。また、バンプによって素子は正負一対の電極が配線用基板側に集められた構造になり、電極が光取出しのための面積を減ずることもない。この点から本実施例の画像表示装置は高精細なカラー表示が可能であり、製造プロセス上も選択成長の利点を巧妙に取り込んだものとなっている。

【０１７６】本実施例の画像表示装置の製造方法においては、配線用基板の電極ピッチに合わせた複数の発光素子が一括して配線用基板の主面に実装されるため、その製造コストを低減できるとともに短時間での製造が可能である。また、各素子はバンプを用いて確実に水平に実装され、傾いたりすることもなく、またアライメントのためのマージンも小さくて良くなることから、高精度に発光素子を配列されることができ、また、バンプを用い

て確実な電気配線や、光取出し効率の最大化も図ることができる。

【図面の簡単な説明】

【図１】本発明の第１の実施例である画像表示装置の要部のレイアウト図である。

【図２】本発明の第２の実施例である画像表示装置の要部のレイアウト図である。

【図３】本発明の第２の実施例である画像表示装置の回路図である。

【図４】本発明の第３の実施例である画像表示装置の製造方法における結晶層の形成工程を示す工程図である。

【図５】本発明の第３の実施例である画像表示装置の製造方法における分離溝の形成工程を示す工程図である。

【図６】本発明の第３の実施例である画像表示装置の製造方法における一時保持用基板の圧着工程を示す工程図である。

【図７】本発明の第３の実施例である画像表示装置の製造方法におけるエネルギービームの照射工程を示す工程図である。

【図８】本発明の第３の実施例である画像表示装置の製造方法における素子形成用基板の剥離工程を示す工程図である。

【図９】本発明の第３の実施例である画像表示装置の製造方法における発光素子の吸着工程を示す工程図である。

【図１０】本発明の第３の実施例である画像表示装置の製造方法における発光素子の分離工程を示す工程図である。

【図１１】本発明の第３の実施例である画像表示装置の製造方法における発光素子の実装直前の状態を示す工程図である。

【図１２】本発明の第３の実施例である画像表示装置の製造方法における発光素子の実装後の状態を示す工程図である。

【図１３】本発明の実施形態の素子の配列方法を示す模式図である。

【図１４】本発明の実施形態の他の素子の配列方法を示す模式図である。

【図１５】本発明の実施形態の素子の配列方法における間引き転写を示す模式図である。

【図１６】本発明の実施形態の素子の配列方法における樹脂形成チップを示す概略斜視図である。

【図１７】本発明の実施形態の素子の配列方法における樹脂形成チップを示す概略平面図である。

【図１８】本発明の実施形態の素子の配列方法に用いられる発光素子の例を示す図であって、（ａ）断面図と（ｂ）平面図である。

【図１９】本発明の実施形態の発光素子の配列方法における第一転写工程の工程断面図である。

【図２０】本発明の実施形態の発光素子の配列方法における電極パッド形成工程の工程断面図である。

【図２１】本発明の実施形態の発光素子の配列方法における他の電極パッド形成工程の工程断面図である。

【図２２】本発明の実施形態の発光素子の配列方法における吸着工程の工程断面図である。

【図２３】本発明の実施形態の発光素子の配列方法における第二転写工程の工程断面図である。

【図２４】本発明の実施形態の発光素子の配列方法における絶縁層の形成工程の工程断面図である。

【図２５】本発明の実施形態の発光素子の配列方法における配線形成工程の工程断面図である。

【図２６】本発明の実施形態の液晶制御素子の配列方法における薄膜トランジスタの形成工程の工程断面図である。

【図２７】本発明の実施形態の液晶制御素子の配列方法における第一転写工程の工程断面図である。

【図２８】本発明の実施形態の液晶制御素子の配列方法における一時保持用部材での保持状態を示す工程断面図である。

【図２９】本発明の実施形態の液晶制御素子の配列方法における一時保持用部材から第二の一時保持用部材への転写工程の工程断面図である。

【図３０】本発明の実施形態の液晶制御素子の配列方法における第二の一時保持用部材での保持状態を示す工程断面図である。

【図３１】本発明の実施形態の液晶制御素子の配列方法における液晶パネルとして対向基板を形成して液晶を封入した状態を示す工程断面図である。

【図３２】発光素子の一例を示す断面図である。

【図３３】発光素子の他の一例を示す断面図である。

【図３４】発光素子の更に他の一例を示す断面図である。

【図３５】発光素子の結晶成長層が倒置して実装された画像表示装置の第１の例を示す要部の断面図である。

【図３６】第１の例である画像表示装置を構成する発光ダイオードを示す図であって、素子の断面図（Ａ）及び素子の平面図（Ｂ）である。

【図３７】第２の例である画像表示装置の要部の断面図である。

【図３８】第３の例である画像表示装置の製造方法における結晶成長層の形成工程及び電極形成工程を示す工程断面図である。

【図３９】第３の例である画像表示装置の製造方法におけるレジスト層の形成工程を示す工程断面図である。

【図４０】第３の実施例である画像表示装置の製造方法におけるバンプの形成工程を示す工程断面図である。

【図４１】第３の実施例である画像表示装置の製造方法におけるエネルギービームの照射工程を示す工程断面図である。

【図４２】第３の実施例である画像表示装置の製造方法

における一時保持用基板への転写工程を示す工程断面図である。

【図４３】第３の実施例である画像表示装置の製造方法における発光素子の吸着工程を示す工程断面図である。

【図４４】第３の実施例である画像表示装置の製造方法における発光素子の実装工程を示す工程断面図である。

【図４５】第３の実施例である画像表示装置の製造方法における発光素子の実装後の状態を示す工程断面図である。

【図４６】第３の実施例である画像表示装置の製造方法における発光素子の加圧工程を示す工程断面図である。

【図４７】第４の実施例である画像表示装置の製造方法におけるエネルギービームの照射工程を示す工程断面図である。

【図４８】第４の実施例である画像表示装置の製造方法における発光素子の実装工程を示す工程断面図である。

【図４９】第５の実施例である画像表示装置の製造方法におけるエネルギービームの照射工程を示す工程断面図である。

【図５０】第６の実施例である画像表示装置の製造方法におけるエネルギービームの照射工程を示す工程断面図である。

【図５１】第６の実施例である画像表示装置の製造方法における転写工程を示す工程断面図である。

【図５２】第６の実施例である画像表示装置の製造方法における第２転写工程を示す工程断面図である。

【図５３】第６の実施例である画像表示装置の製造方法における第２転写工程後の状態を示す工程断面図である。

【図５４】第６の実施例である画像表示装置の製造方法における実装工程時の状態を示す工程断面図である。

【図５５】第７の実施例である画像表示装置の製造方法における発光素子形成時の状態を示す工程断面図である。

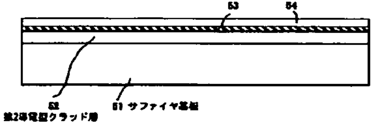
【図５６】第７の実施例である画像表示装置の製造方法におけるエネルギー照射を伴う実装工程を示す工程断面図である。

【図５７】第８の実施例である画像表示装置の断面図である。

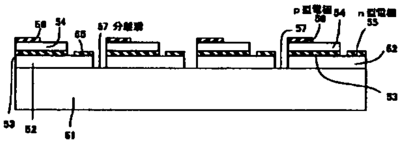
【符号の説明】

１、２１、８０　配線用基板
ＤＲ００～ＤＢ１１、ＤＲ、ＤＧ、ＤＢ、３１　発光ダイオード
ＰＴ　電流保持回路
３２、３３　トランジスタ
３４　容量
５１　サファイヤ基板
５２　第２導電型クラッド層
５３　活性層
５４　第１導電型クラッド層
５５　ｎ型電極
５６　ｐ型電極
５７　分離溝
６０　一時保持用基板
７０　吸着用治具
８１　配線電極
９０、９０ａ、９０ｃ、１２１、１６１　第一基板
９１、９１ａ、９１ｃ、１２３、１６５　一時保持用部材
９５、１４０、１６８　第二基板
９２、１０１　素子
１２２　発光ダイオード
１６４　薄膜トランジスタ
２４０、２６０、２９０、３０１、３２０、３４２、３６０、３７０　配線用基板
２４３、２６３、２７２、３１２、３２４、３３３、３５４、３７４　結晶成長層
２７０、３００、３２８、３３６　成長用基板
２４４、２６４、２７３、３１３、３２６、３７５　ｐ電極
２４５、２７１、３１１、３２７、３３２、３５３　下地結晶層
２４９、２６５、２７４、３１４　ｎ電極
２４６、２６６、２６７、２７７、３１５、３２５、３３５、３５５　バンプ
２８０、３３０、３４１、３５０　転写用基板
２８２　吸着ヘッド

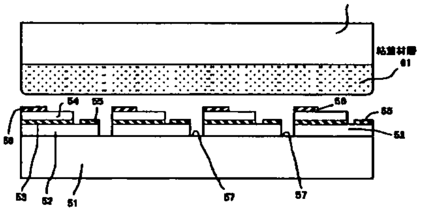
【図４】



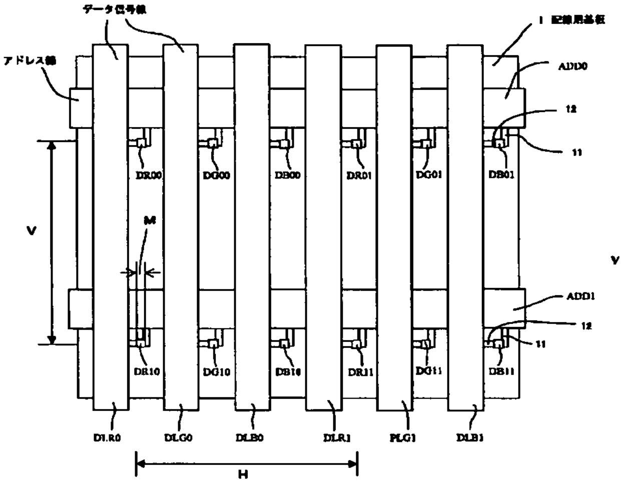
【図５】



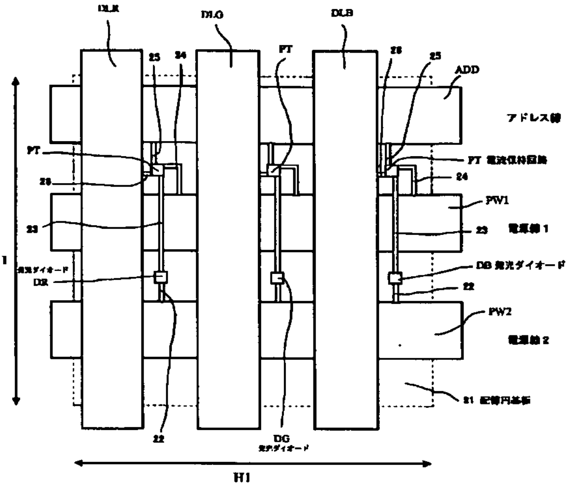
【図６】



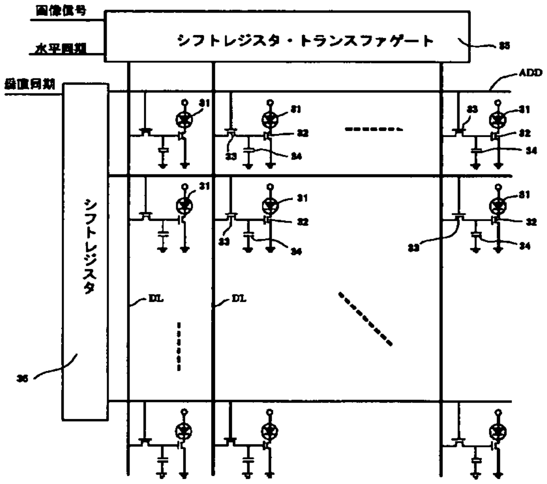
【図１】



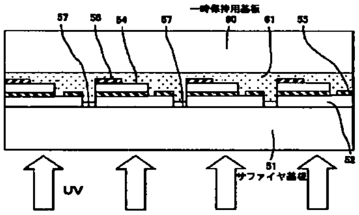
【図２】



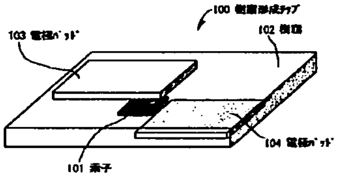
【図３】



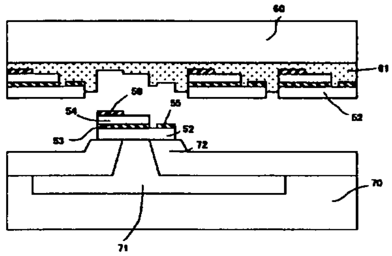
【図７】



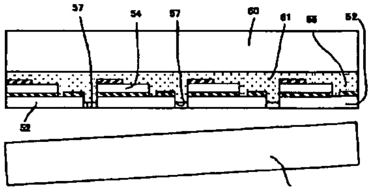
【図１６】



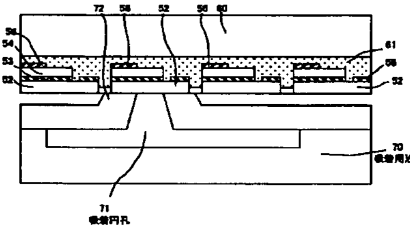
【図１０】



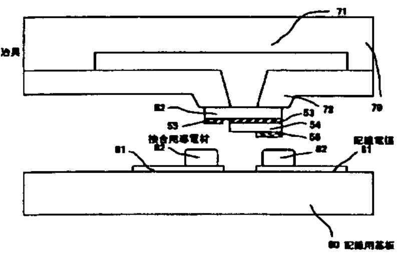
【図８】



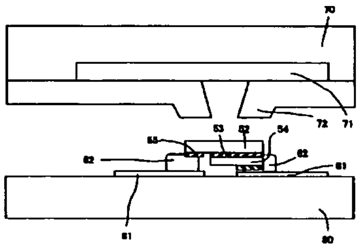
【図９】



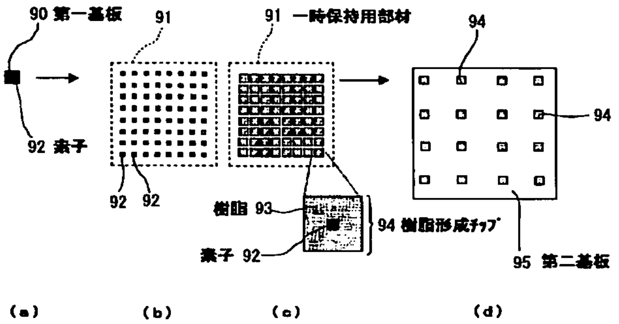
【図１１】



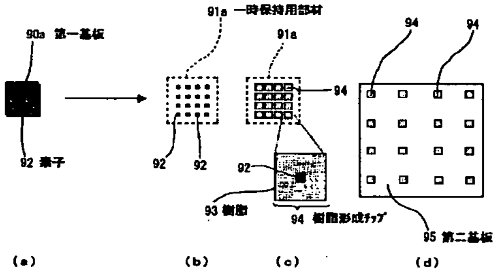
【図１２】



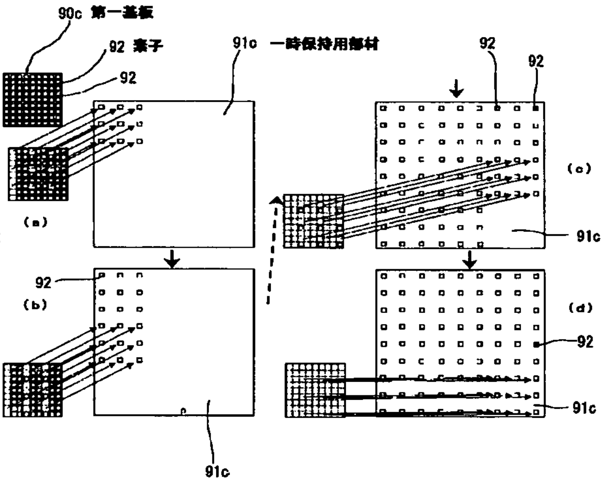
【図１３】



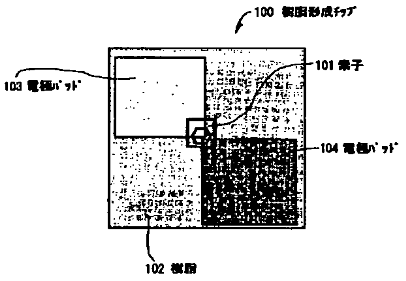
【図１４】



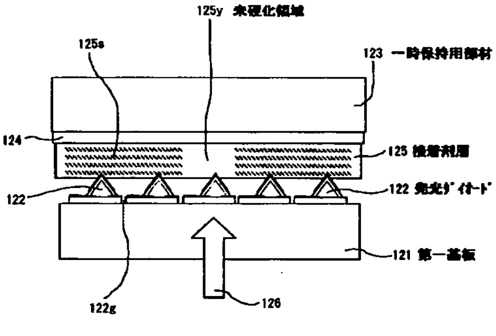
【図１５】



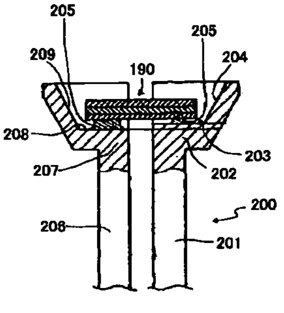
【図１７】



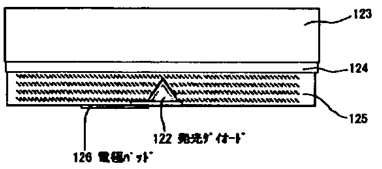
【図１９】



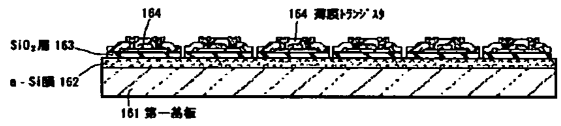
【図３２】



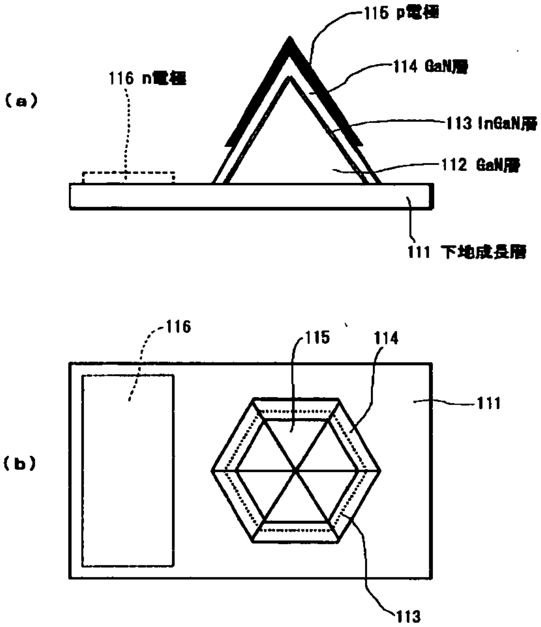
【図２０】



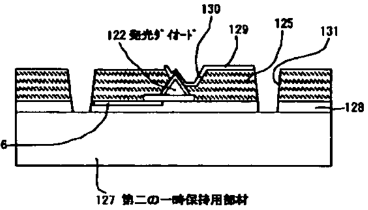
【図２６】



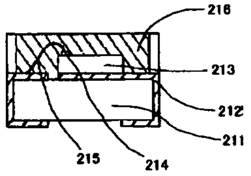
【図１８】



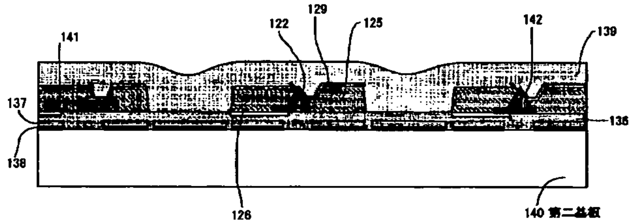
【図２１】



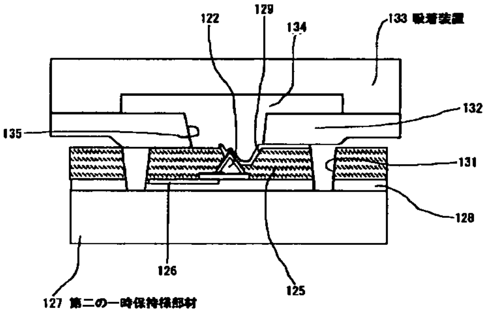
【図３３】



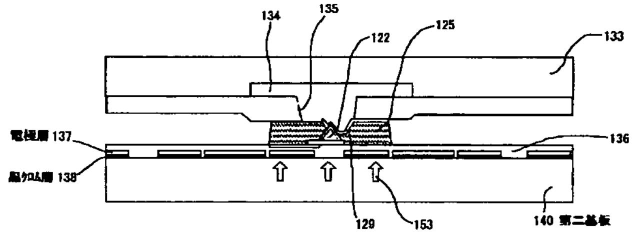
【図２４】



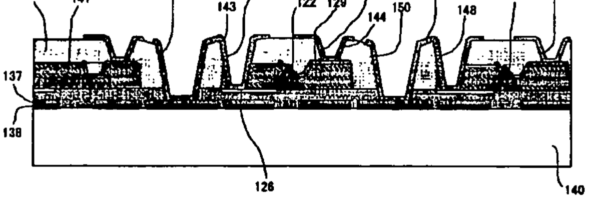
【図２２】



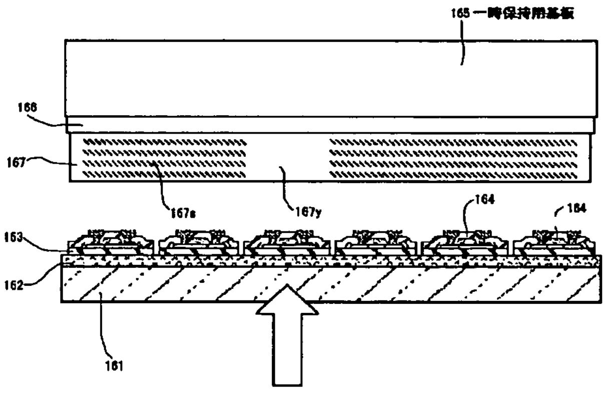
【図２３】



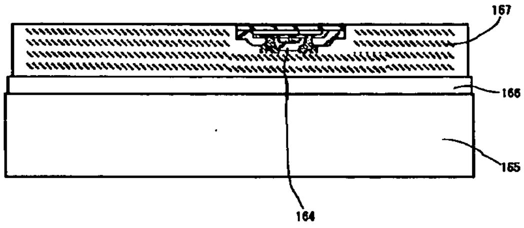
【図２５】



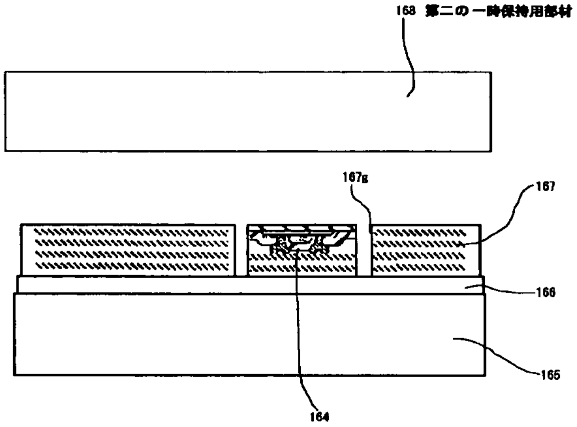
【図２７】



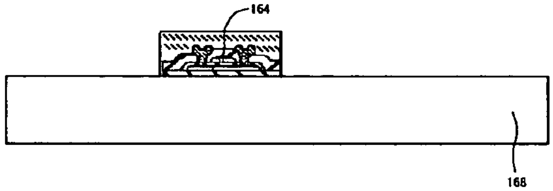
【図２８】



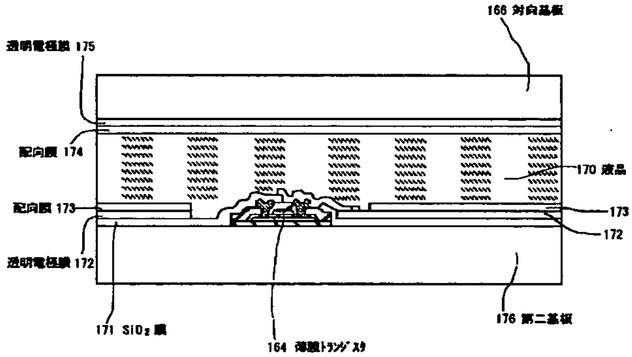
【図２９】



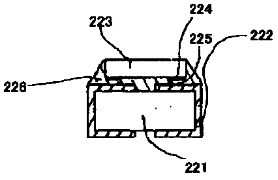
【図３０】



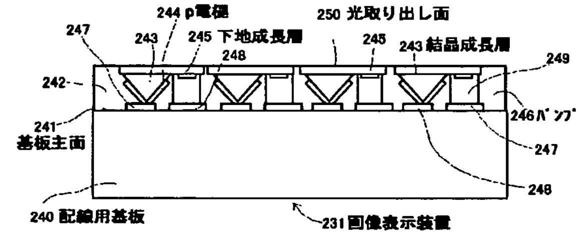
【図３１】



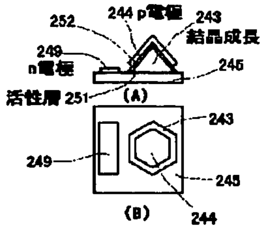
【図３４】



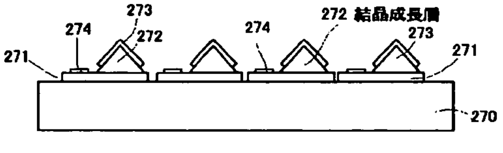
【図３５】



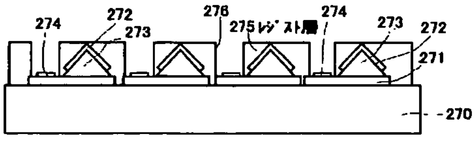
【図３６】



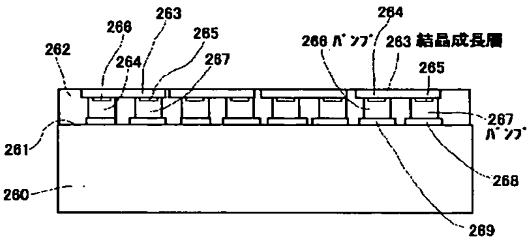
【図３８】



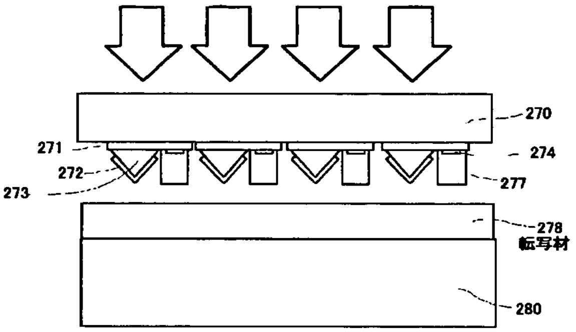
【図３９】



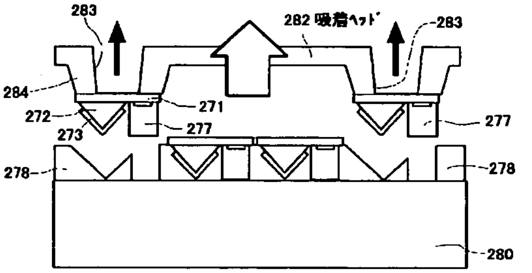
【図３７】



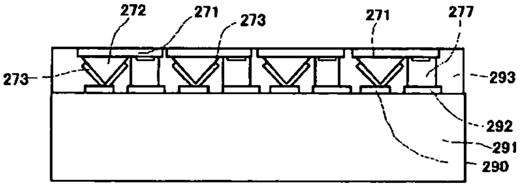
【図４１】



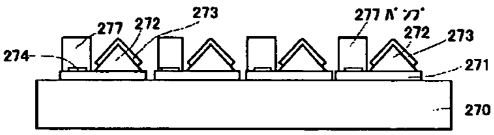
【図４３】



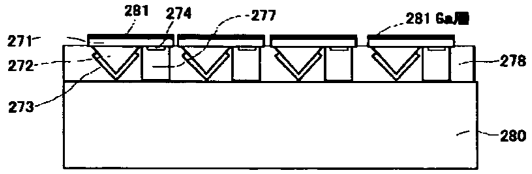
【図４５】



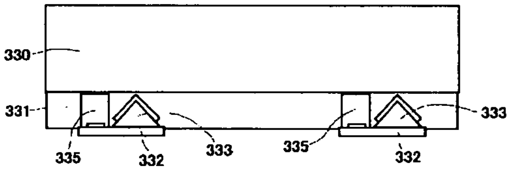
【図４０】



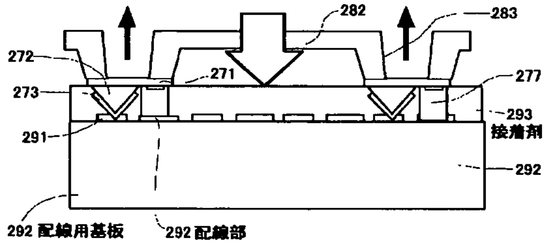
【図４２】



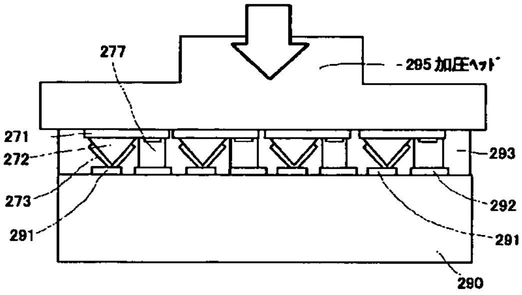
【図５１】



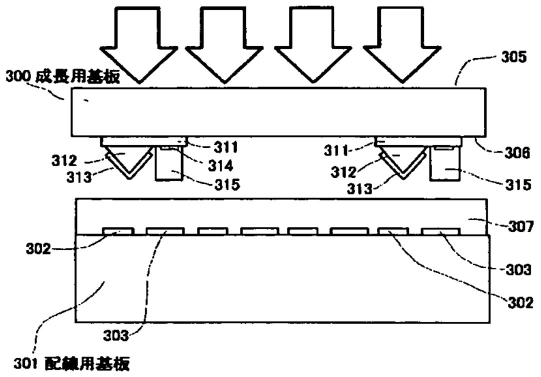
【図４４】



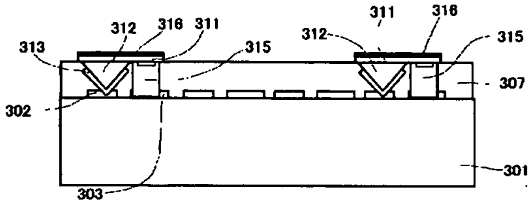
【図４６】



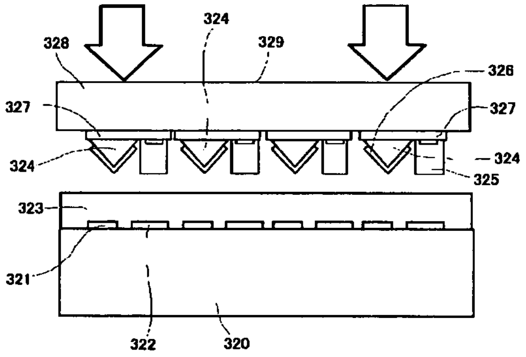
【図４７】



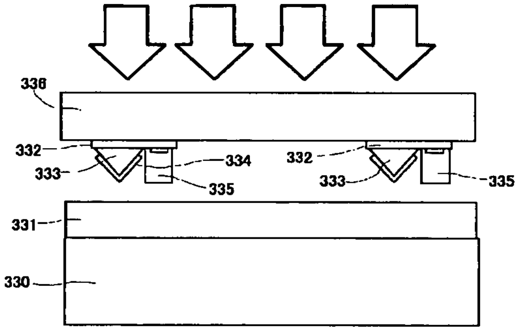
【図４８】



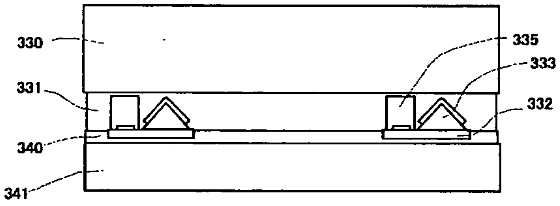
【図４９】



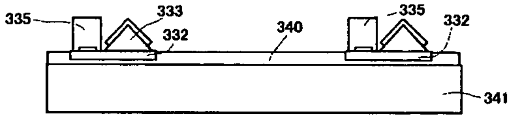
【図５０】



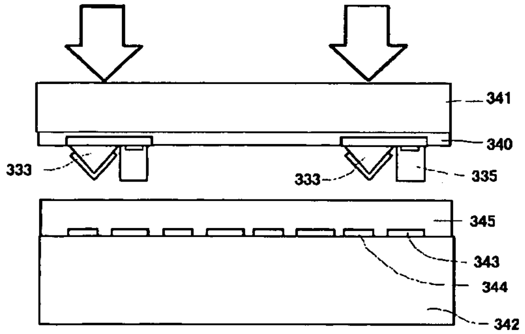
【図５２】



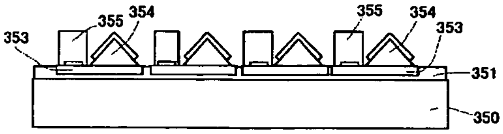
【図５３】



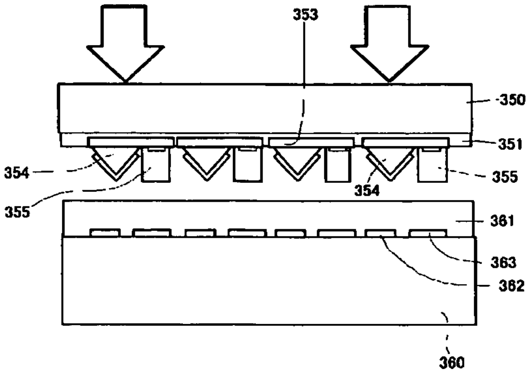
【図５４】



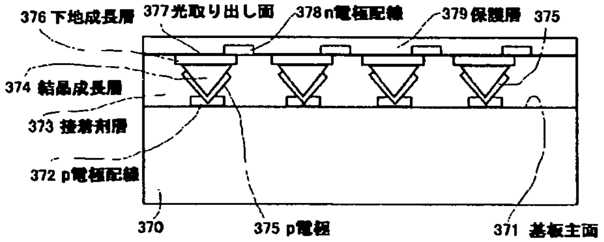
【図５５】



【図５６】



【図５７】



フロントページの続き

(72)発明者　土居　正人
東京都品川区北品川６丁目７番35号　ソニー株式会社内

Fターム(参考)　5C094 AA05 AA10 AA43 AA44 BA03
BA26 BA43 CA19 CA20 EA04
EA07 JA08
5F041 AA37 CA05 CA34 CA40 CA65
CA76 CA82 CA92 DA04 DA13
DA20 FF06